



# МИКРО ПРОЦЕССОРНЫЕ СРЕДСТВА И СИСТЕМЫ

1 | 1987

ISSN 0233-4844

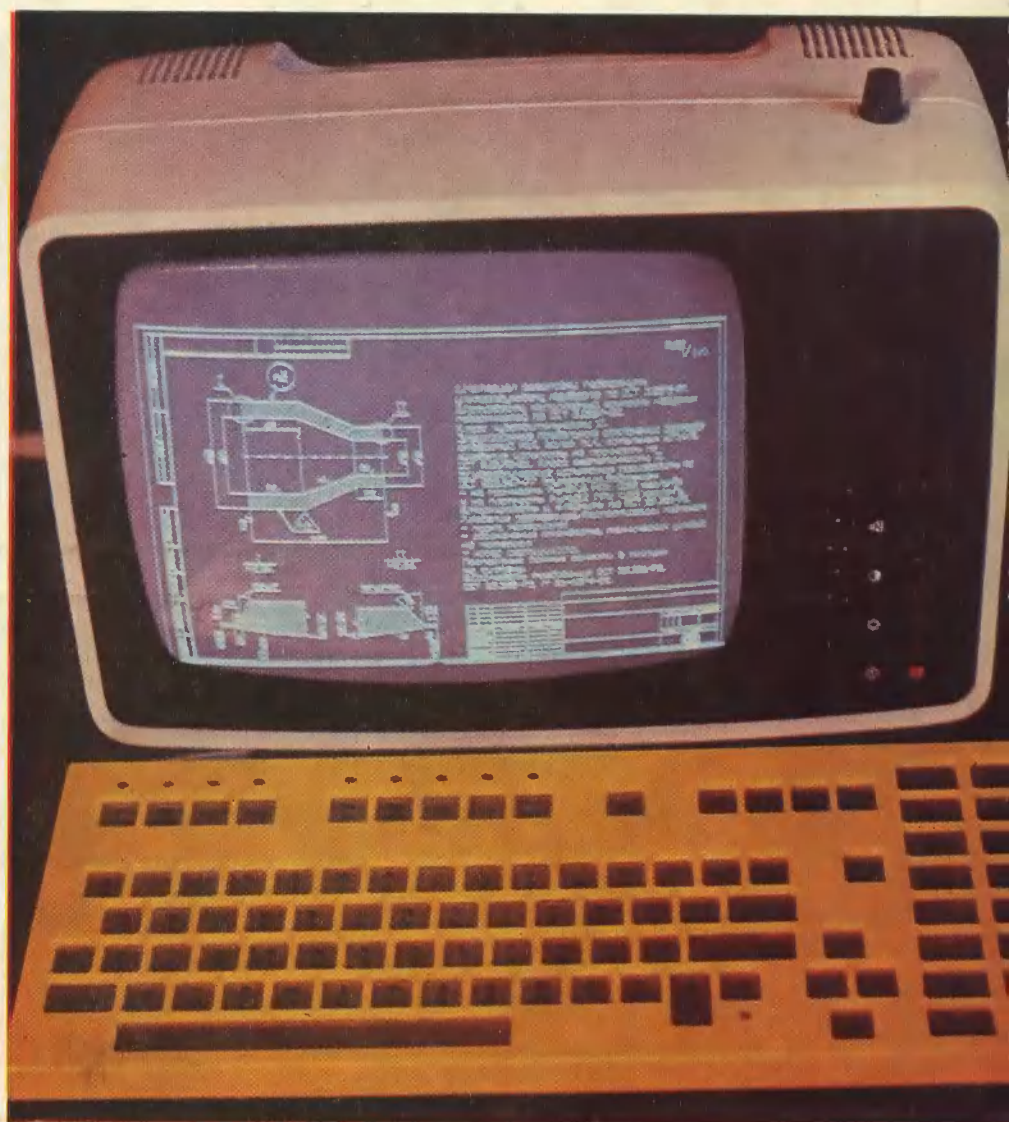
**Одноплатная ППЭВМ «Истра»:** открытая трех-процессорная архитектура, ОЗУ объемом 1256М байт, ПЗУ объемом 64К байт — эмулирует персональные ЭВМ на базе МПК БИС серий КР580, К1810

**16-разрядная высокопроизводительная микроЭВМ** на основе комплекта БИС К1810 со встроенными аппаратными средствами самодиагностики

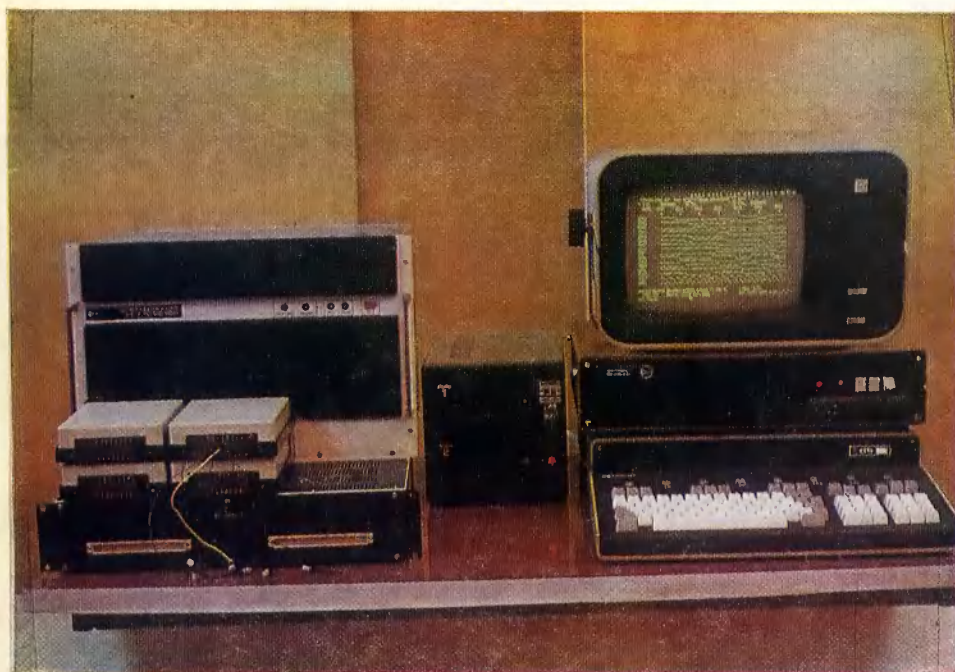
**Расширенный микропроцессорный комплект БИС серии К588** для построения микросистем, работающих в реальном масштабе времени

**Универсальный комплекс средств отладки «Электроника НЦ-803»** для автономной отладки аппаратуры и программ микропроцессорных систем, контроля и диагностирования систем в процессе производства и эксплуатации

**САДКО** — система автоматической диагностики, контроля и отладки, используется в качестве гибкого средства проектирования



# КОМПЛЕКС СРЕДСТВ ОТЛАДКИ МИКРОПРОЦЕССОРНЫХ СИСТЕМ «ЭЛЕКТРОНИКА НЦ-803»

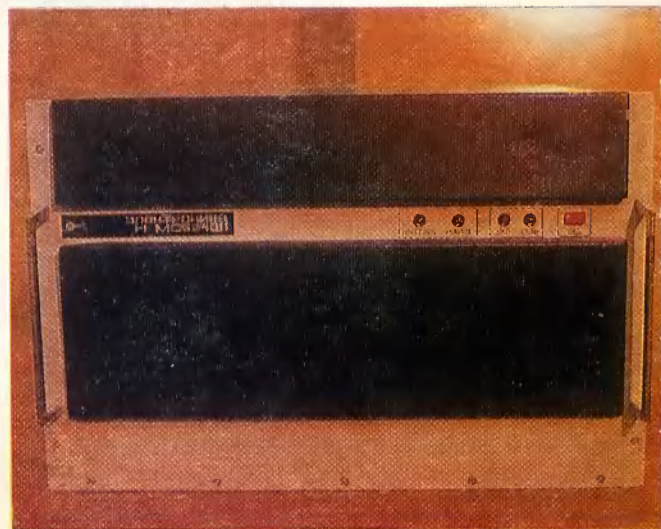


(К ст. Горového В. Р., Васильева Н. П.)

Комплекс средств отладки микропроцессорных систем «Электроника НЦ-803»

Устройство электрофизического сопряжения (ЭФС) в раскрытом виде

Блок логических устройств «Электроника НМС 59401.1»



ОРГАН  
ГОСУДАРСТВЕННОГО  
КОМИТЕТА СССР  
ПО НАУКЕ И ТЕХНИКЕ

Издается с 1984 года

# ММП МИКРО ПРОЦЕССОРНЫЕ СРЕДСТВА И СИСТЕМЫ

ВЫХОДИТ ШЕСТЬ РАЗ В ГОД НАУЧНО-ТЕХНИЧЕСКИЙ И ПРОИЗВОДСТВЕННЫЙ ЖУРНАЛ 1 / 1987 МОСКВА

**СОДЕРЖАНИЕ  
МИКРОПРОЦЕССОРНАЯ  
ТЕХНИКА**

Ершов А. П. — Колонка редактора	2
Ракитов А. — Информатизация общества и стратегия ускорения	3
Бобков В. А., Чернуха Б. Н., Свиридович В. С., Ключников В. П. — Расширенный микропроцессорный комплект БИС серии К588	6
Кушарев В. Н., Свиридович В. С., Чернуха Б. Н., Ключников В. П., Бобков В. А., Становский В. В. — Контроллер аналого-цифрового преобразователя К588ВГ4	7
Кушарев В. Н., Свиридович В. С., Чернуха Б. Н., Бобков В. А., Ключников В. П., Нижникова Н. В. — Таймер К588ВВ1	12

**ПЕРСОНАЛЬНЫЕ  
КОМПЬЮТЕРЫ**

Воробьев А. Д., Кнеллер Э. Г., Пац В. Б. — ППЭВМ «Истра»: архитектура, технические характеристики	15
Вигдорчик Г. В., Вохменцев М. Я., Климович В. П., Леонов П. П., Семик В. П. — Персональная ЭВМ ПК-11	16
Вигдорчик Г. В., Вохменцев М. Я., Климович В. П., Леонов П. П. — Персональная ЭВМ «Квант»	18
Алексенко А. Г., Глазков М. А., Галицын А. А. — Высоконадежная ПЭВМ на базе БИС К1810ВМ86	21

**ПРОГРАММНОЕ  
ОБЕСПЕЧЕНИЕ**

Брябрин В. М., Блинов Д. М. — Интегрированная система для решения прикладных задач	28
Гнездилова Г. Г. — Интегрированная операционная среда персональной ЭВМ	31
Ляпин А. А., Деснер И. Г. — Кроссассемблер для микропроцессора К1810ВМ86	35
Завилов В. Н., Константинов М. Ю., Померанец М. В. — Программирование на языке Паскаль для микроЭВМ «Электроника БК0010»	37
Варсанюфьев Д. В., Дымченко А. Г., Кушниренко А. Г., Лебедев Г. В. — Непосредственный драйвер текста НДТ-83 и системы на его базе	39

**Тестирование  
и отладка**

Горовой В. Р., Васильев Н. П. — Комплекс средств отладки микропроцессорных систем «Электроника НЦ-803»	44
Пилипович В. А., Есман А. К., Ермилов А. А., Савченко А. А. — 16-разрядный микроконтроллер со встроенными средствами поиска неисправностей с помощью сигнатурного анализа	46
Соколовский А. С., Яковлев Н. И., Смолин А. Т., Сытник М. Г. — Комбинированный цифровой прибор для диагностирования неисправностей МП систем	50
Тюлькин С. П. — Программа тестирования ОЗУ	54
Ткаченко А. М., Варго В. Л., Тютюнников Н. В. — Методы тестирования микроЭВМ	56
Щеглов А. Ю. — Диагностирование микросхем ОЗУ с использованием кода Хэмминга	59
Тетерин Ю. Н. — Организация встроенного тестирования устройства подготовки данных на основе ЕС 9075	60
Гайдучок Р. М., Шумский Г. А. — Портативная система отладки — тестер «Садко»	63
Бородин С. М., Зайцев В. Л., Новиков Ю. В. — Быстродействующий логический анализатор для аппаратно-программных комплексов разработки микропроцессорных систем	65
Бородин С. М., Новиков Ю. В. — Модуль логического анализатора для контрольно-измерительных систем на базе микроЭВМ	67
Коршун И. Г., Яременко В. Г. — Простой 64-входовый логический анализатор на микроЭВМ «Электроника ДЗ-28»	68
Богущ С. С., Борисов В. С., Горемыкин В. В. — Обнаружение и исправление ошибок в ПЗУ	71

**Обмен опытом**

Грибов И. В., Шумаков А. В. — Опыт эксплуатации диалоговых вычислительных комплексов	75
--------------------------------------------------------------------------------------	----

**УЧЕБНЫЙ ЦЕНТР**

Щелкунов Н. Н., Дианов А. П. — Одноплатный 16-разрядный микроконтроллер	77
Кузьминов А. Ю., Мацея А. В. — Сопряжение анализатора спектра СК4-72/2 с микроЭВМ СМ1800	83

**Справочная информация**

Валиков В. В. — Синхрогенератор для формирователей телевизионного сигнала	86
Однократно программируемые ПЗУ серии КР556	91

## СОЮЗ ИНФОРМАТИКИ И ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ — НА СЛУЖБУ ОБЩЕСТВУ

Мы открываем первый выпуск журнала 1987 года приветствием, обращенным к новым 25 тысячам подписчиков журнала от нашего сложившегося читательского актива, от авторов и редакционно-издательских работников. Новый год ставит перед нашим журналом немало серьезных новых задач. Нам предстоит, не утрачивая уже сложившихся направлений и форм работы, существенно расширить кругозор журнала, охватить проблемы информатики и вычислительной техники во всей их многоплановости и разнообразии.

Претендуя на такой охват, мы должны составить достаточно четкое представление о содержании информатики и ее месте в развитии общества. Не пытаясь сказать последнего слова в освещении этого важного вопроса, попробуем в сжатой форме дать «рабочее» толкование информатики и назвать ее важнейшие разделы и понятия.

Прежде всего, следует различать информатику как науку, как «сумму технологий» и как область человеческой деятельности.

Предметом информатики как науки является изучение законов, методов и способов накопления, передачи и обработки информации — прежде всего, с помощью электронных вычислительных машин. Общенаучное понятие информации, отражающее структуру материи, конкретизируется в информатике как данные и знания, в частности, в виде моделей, алгоритмов и программ.

Материнскими науками для информатики стали математика, кибернетика, системотехника, электроника, логика и лингвистика. Основными научными направлениями информатики в настоящее время являются теоретические основы вычислительной техники, статистическая теория информации, теория математического моделирования и вычислительного эксперимента, алгоритмизация, программирование, искусственный интеллект и информология, изучающая процессы коммуникации и распространения информации в социальных системах.

Прикладная информатика обслуживает науку, технику, производство и другие виды человеческой деятельности путем создания и передачи в общество новых информационных технологий. Такие технологии всегда являлись неотъемлемой и существенной частью человеческой цивилизации и привели к созданию огромных социально-технических структур, удовлетворяющих информационные потребности общества. В настоящее время создание новых информационных технологий происходит на основе компьютеризации. Ее основными формами являются встраивание ЭВМ в существующие и новые машины и системы, создание автоматизированных рабочих мест, конструирование роботов, построение автоматических систем управления работой машин и производств, создание автоматизированных систем организационного управления и принятия решений, переход к безбумажному документообороту, создание автоматизированных информационных систем и вычислительных центров коллективного пользования, построение автоматических систем наблюдения за природными явлениями естественного и антропогенного происхождения, создание глобальных систем связи и распространения массовой информации.

Комплексная программа научно-технического прогресса стран — членов Совета экономической взаимопомощи до 2000 года выделяет в качестве наиболее приоритетных направлений компьютеризации и электронизации следующие разработки: супер-ЭВМ нового поколения с быстродействием свыше 10 млрд операций/с, массовое производство персональных ЭВМ, единая система передачи цифровой информации, скоростные волоконнооптические линии связи, спутниковая связь, цифровые радио- и телевидение, видео- и звукозапись, новые поколения электронных приборов, датчиков и контрольно-измерительных средств, новое поколение унифицированных больших и сверхскоростных интегральных схем.

Создание всей этой грандиозной инфосферы, однако, не является самоцелью, а служит лишь основой, средством более широкого глобального процесса информатизации общества. Раскрытие этого понятия служит в высшей степени своевременная статья профессора А. Ракитова, перепечатываемая в данном выпуске «МП».

А. П. Ершов

На первой странице обложки — общий вид персональной ЭВМ ПК-11 (см. статью Вигдорчика Г. В. и др.)

## ИНФОРМАТИЗАЦИЯ ОБЩЕСТВА И СТРАТЕГИЯ УСКОРЕНИЯ

На совещании в ЦК КПСС по ускорению научно-технического прогресса М. С. Горбачев, говоря об индустрии информатики как катализаторе научно-технического прогресса, отметил, что она влечет за собой революционные перемены в производстве. В чем суть и значение этих перемен? Что они несут нам в перспективе? Эти вопросы выдвигаются сейчас на передний план.

Необыкновенная «разносторонность», а также простота в обращении современных, особенно персональных, ЭВМ, делающая их доступными каждому человеку, даже незнакомому с тонкостями профессионального программирования, обеспечили им быстрое распространение. Этот процесс и получил название компьютеризации. Она осуществляется в сфере производительных сил и относится к их технической составляющей. Над ней надстраивается гораздо более глубокий процесс — информатизация, охватывающая все стороны общественной жизни. Речь идет о систематической реорганизации и совершенствовании, повышении эффективности социально значимой деятельности на основе применения современной электронно-вычислительной техники и информационных систем.

Можно утверждать: информатизация сопоставима по своему всемирно-историческому значению с индустриализацией, которая началась примерно три столетия назад и неизменно изменила не только производство, но и весь облик тогдашнего общества, образ жизни и содержание культуры. Использование машин, паровых двигателей и других технических нововведений невероятно усилило производительность труда, в тысячи раз увеличило физическую мощь человека. Однако индустриализация практически не затронула важнейшую сферу человеческой деятельности — сферу интеллектуальную, умственный труд. Духовное творчество, теоретические исследования, управление обществом и производством осуществлялись на той же материальной основе, что и до индустриализации.

Даже на первых стадиях компьютеризации значительная часть ЭВМ использовалась для автоматизации промышленного производства и лишь небольшая доля — для повышения эффективности умственной деятельности. Между тем само развитие материального производства, особенно с наступлением НТР, требовало все большего объема знаний, все более разносторонней информации, необходимой для принятия сложных, своевременных и эффективных решений в постоянно усложняющемся мире. Это приводило к тому, что в наиболее развитых промышленных странах число людей, занятых в так называемой информационной сфере, непрерывно росло. Подобное положение становится тормозом на пути социаль-

ного и научно-технического прогресса, отвлекая значительную часть средств из сферы материального производства в сферу информационной деятельности.

Важным обстоятельством, делающим информатизацию общества неотложной необходимостью, является ограниченность сырьевых, энергетических, экономических и человеческих ресурсов. В буржуазном сознании этот факт отразился в ряде теорий, провозглашающих неизбежное замедление социального и научно-технического прогресса, снижение производства до уровня нулевого роста, а то и прямых призывов к попятному движению человечества. Напротив, современная марксистско-ленинская мысль неразрывно связывает решение текущих и перспективных задач, стоящих перед миром социализма, с ускорением социально-экономического развития.

Но как совместить ускорение и объективную ограниченность ресурсов? Очевидно, необходимо совершенствовать все виды производств, вводить новую, «щадящую» безотходную технологию, минимизировать затраты сырья, потери энергии, эффективно использовать человеческие ресурсы, что невозможно без ускоренного развития научных знаний и внедрения их в практику. В свою очередь это потребует принятия глубоких, научно обоснованных, революционных по существу политических решений. Недаром В. И. Ленин отмечал: «Политика не может не иметь первенства над экономикой. Рассуждать иначе, значит забывать азбуку марксизма» (Полн. собр. соч., т. 42, с. 278).

Таким образом, быстрый, опережающий рост всех видов научного познания, прежде всего общественно-политического, всех видов информации выступает одной из предпосылок ускорения прогресса. В нынешних условиях выигрывает историческое соревнование та социально-экономическая система, которая будет располагать информацией более высокого качества, будет производить ее быстрее, в большем объеме и эффективнее использовать для достижения своих целей.

Речь, следовательно, идет о наработке принципиально новых информационных ресурсов человечества. Информатизация, включающая общественно-политические, научные, технические и общекультурные знания, — это единственный вид ресурсов, который в ходе поступательного развития человечества не только не истощается, но увеличивается, качественно совершенствуется и вместе с тем содействует наиболее рациональному, эффективному использованию всех остальных ресурсов, их сбережению, а в ряде случаев расширению и созданию новых.

Компьютеризация и информатизация общества знаменуют наступление нового этапа научно-технической революции. Его можно охарактеризовать как научно-технологический. Первая особенность этого этапа заключается в том, что научные знания во все возрастающей степени начинают использоваться не только для создания качественно новой техники, но и для разработки принципиально новых технологий. В отличие от традиционных технологических форм они базируются на системном подходе, предполагающем математическое моделирование процессов, переработку и использование огромных массивов данных. Это позволяет учитывать все затраты ресурсов, влияние сопутствующих факторов, взаимодействие с окружающей средой, далеко идущие социальные последствия. Другая особенность научно-технологического этапа состоит в резком возрастании роли человеческого фактора, творческой активности человека, принимающего ответственные решения.

Вопреки рассуждениям сторонников технологического пессимизма современная технология, освобождая человеческий интеллект от рутинных операций, многократно увеличивая запас и разнообразие доступной ему информации, является мощным фактором реабилитации и стимулирования творческой деятельности. Таким образом, человеческое творчество порождает новейшую технику и технологию, а они в свою очередь ведут к наращиванию интеллектуальных ресурсов человечества. В этом диалектическом взаимодействии мощный резерв ускорения социально-экономического прогресса.

Вместе с тем неверно думать, что в нашем обществе этот процесс проходит гладко. В силу ряда причин — консерватизма, бюрократизма, некомпетентности, непонимания преимуществ компьютеризации, опасения конкуренции со стороны «интеллектуальных» машин — компьютеризация и информатизация наталкиваются на значительные трудности, скрытое, а иногда и явное сопротивление. К тому же промышленность, сельское хозяйство, системы управления пока слабо подготовлены к применению новой вычислительной и информационной техники. Дело не в том, чтобы «навесить» компьютеризированные, автоматизированные информационные системы на существующие традиционные технологические процессы и формы управления, что совершенно неэффективно и только компрометирует идею компьютеризации (достаточно вспомнить многочисленные неудачи с внедрением АСУ в недавнем прошлом), а в том, чтобы радикально и даже революционно изменить технологию, структуру производства и управления. Только в этом случае компьютеризация даст качественно новый эффект.

Конечно, не следует рассчитывать на одни лишь положительные последствия научно-технического прогресса. В социалистическом обществе никто не заинтересован в структурной безработице, в создании резервной армии труда, в неэффективном использовании квалификации и творческого потенциала трудя-

щихся. Но быстрые, подчас радикальные изменения технической и технологической базы неизбежно приведут к устареванию существующих производственного опыта и навыков, изменению квалификационных требований почти ко всем профессиональным категориям и возрастным группам. Это обстоятельство необходимо заранее предусмотреть и учесть в общегосударственных, отраслевых и локальных планах по систематической переподготовке и перекалфикации почти всех категорий трудящихся. В противном случае эффект компьютеризации будет снижен. Более того, возможны и такие нежелательные социальные последствия, как нехватка квалифицированной рабочей силы в одних районах и отраслях и их избыток в других.

Активизация человеческого фактора требует высокого уровня информированности о достижениях науки, техники и технологии. Это может быть обеспечено только на основе создания продуманных и хорошо организованных государственных, региональных, отраслевых систем информации. Надо сказать, что существующие системы передачи, хранения и использования научно-технической информации, складывавшиеся на протяжении последних трех десятилетий, сами значительно устарели. Заменяя поток оригинальной исследовательской информации так называемой вторичной информацией, они нередко возводят барьеры между автором и потребителем научных идей, изобретений и открытий, усложняют процесс получения информации и тем самым обесценивают ее. В современных условиях, когда информация не только быстро создается, но и быстро стареет, это совершенно недопустимо.

Следует также учитывать, что потребность обращаться к информационным системам не складывается стихийно. Она возникает и воспринимается как результат активного отношения к информации. Не вдаваясь в подробности, отметим: нужна система мероприятий в общегосударственном масштабе, направленная на то, чтобы глубокое понимание необходимости постоянно обновлять опыт, овладевать новыми знаниями проникло во все слои нашего общества.

Информатизация общеобразовательной и профессиональной школы, вузов создает предпосылки для появления нового «компьютерного поколения». В течение ближайших 15—20 лет во все сферы народного хозяйства, управления, в культурные и научно-исследовательские учреждения начнут приходиться кадры, овладевшие компьютерной культурой. Для них взаимодействие с новой информационной техникой будет столь же привычным и естественным, как для предшествующих поколений

работа с традиционной техникой и технологией. «Компьютерное поколение» не только будет уметь программировать и свободно владеть новой вычислительной техникой, но и применять ее для решения практических — производственных, социальных, культурных задач.

Все это выдвигает ряд сложных этических и правовых проблем, связанных с производством и применением информации. Возможно, появится необходимость в установлении четких правовых ограничений, препятствующих распространению дезинформации или использованию знаний во вред человеку и обществу. Заметно усложнятся и воспитательные задачи. Следует прямо сказать, что разработка этих проблем у нас практически еще не начата. В капиталистических странах, также вступивших на путь информатизации, нередко утверждается, что она ведет к разобщению людей, к разрушению социальных связей, к так называемому «компьютерному одиночеству». По этому поводу можно заметить следующее: все зависит от того, какие решения будут приняты, какими способами они будут осуществляться, какие конечные стратегические цели ставит перед собой общество.

В условиях социализма информатизация призвана способствовать укреплению социальных связей, сплочению производственных коллективов при одновременном создании условий для всестороннего расцвета личности, развития творческой индивидуальности каждого человека. Она может оказать сильное воздействие на всю социальную сферу, жилищное строительство, процесс проектирования городов и жилых массивов, организацию досуга, самообразование, организацию семейной жизни, медицинскую профилактику и т. д. Рост общей информированности населения, возможность с помощью развитых информационных систем и персональных компьютеров получать различного рода консультации, в том числе медицинские и педагогические, непосредственно на дому, организовать ряд новых надомных производств поможет значительно облегчить положение семейных женщин, улучшить воспитание детей, усовершенствовать общий режим семейной жизни.

Соединение новейших достижений в области вычислительной техники, средств связи, телекоммуникаций и т. д. существенным образом повлияет на темпы и формы овладения высшими ценностями культуры. Вопреки заявлениям буржуазной пропаганды, именно социалистическое общество в условиях быстрой информатизации сможет предоставить всем своим гражданам максимально широкий доступ ко всем достижениям мировой культуры.

Разумеется, эти общие положения не избавляют нас от необходимости дальнейших глубоких исследований процесса информатизации. Сейчас они приобретают особую актуальность. С начала 80-х годов во всех развитых в промышленном отношении странах были приняты и начали осуществляться на национальном и региональном уровнях программы создания компьютеров пятого поколения и роботов третьего поколения, предполагающих использование теории искусственного интеллекта. Реализация этих проектов может поставить человечество перед неожиданными и труднопредсказуемыми последствиями. Именно поэтому в Японии, США и странах Западной Европы начали проводить широким фронтом исследования по информатизации общества и создавать соответствующие научные учреждения. Однако их опыт, заслуживая тщательного изучения, не может быть механически перенесен в нашу страну, так как в социалистическом обществе процесс информатизации и компьютеризации происходит в принципиально других экономических, политических, социальных и культурных условиях.

Чтобы избежать возможных просчетов и ошибок в руководстве социально-политическими и общекультурными механизмами, включенными в процесс информатизации, крайне необходимо, по нашему мнению, в предельно сжатые сроки образовать в структуре Академии наук центр по изучению информатизации общества. Так как процесс информатизации сложен, противоречив и динамичен, то его исследование не может ограничиваться лишь общими выводами и отвлеченными рекомендациями. Оно должно реализоваться в системе целостного проектирования, задача которого — разработать методологию и создать научные основы для крупных проектов по информатизации различных сторон общественной жизни, учитывающих взаимосвязь и взаимодействие технических, экономических, социальных, психологических, культурных, политических и т. п. факторов.

Поскольку гигантизм в научных исследованиях давно показал свою несостоятельность, предлагаемый центр мыслится как учреждение в высшей степени современное, компактное, укомплектованное высококвалифицированными специалистами. Его работа должна строиться на основе функционально-целевых программ, ориентированных на решение практических проблем информатизации, на принципах хозрасчетной организации научных исследований. Такой центр мог бы координировать проектные разработки по информатизации общества на отраслевых, региональных и локальных уровнях и одновременно осуществлять пропаганду достижений и перспектив информатизации.

Решение поставленного здесь вопроса нельзя затягивать и откладывать, так как тактика «отстать, чтобы затем наверстать упущенное» несовместима со стратегией ускорения.

А. Ракитов.

Доктор философских наук, профессор

УДК 621.328.3.049.776

В. А. Бобков, Б. Н. Чернуха, В. С. Свиридович, В. П. Ключников

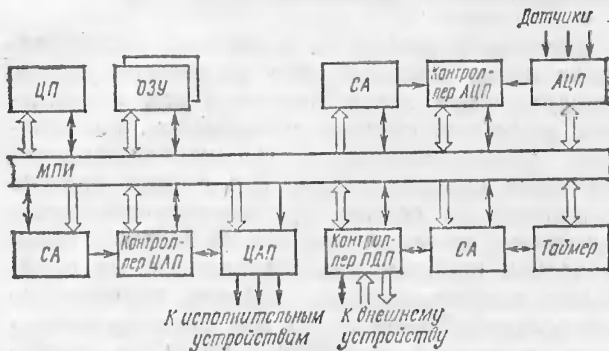
## РАСШИРЕННЫЙ МИКРОПРОЦЕССОРНЫЙ КОМПЛЕКТ БИС СЕРИИ К588

От редакции. В этом номере представлен состав расширенного микропроцессорного комплекта БИС серии К588, а также даны описание и технические характеристики двухканального таймера К588ВН1 и контроллера алфавитно-цифрового преобразователя К588ВГ4. Остальные БИС комплекта серии К588: селектор адреса К588ВТ1, контроллер прерываний К588ВН1, контроллер прямого доступа к памяти К588ВТ2, кодек мультиплексного канала К588ВГ3, контроллер ЦАП К588ВГ5 и адаптер мультиплексного канала К588ВГ6 — будут рассмотрены в последующих номерах.

Базовый микропроцессорный комплект КМДП БИС серии К588 [1] для модулей процессора и ОЗУ с системой команд и интерфейсом микроЭВМ «Электроника 60» предназначен для построения микроощных и малогабаритных вычислителей [2—4]. Для организации систем реального времени необходимы высокоэффективные устройства отсчета и формирования интервалов времени, аппаратная реализация быстрой обработки прерываний и передачи данных. В развитие базового комплекта серии К588 разработан следующий набор КМДП микросхем:

К588ВТ1 — селектор адреса (СА); К588ВН1 — таймер; К588ВН1 — контроллер прерываний (КПРВ); К588ВТ2 — контроллер прямого доступа к памяти (КПДП); К588ВГ3 — кодек мультиплексного канала (КДК); К588ВГ4 — контроллер АЦП (КАЦП); К588ВГ5 — контроллер ЦАП (КЦАП); К588ВГ6 — адаптер мультиплексного канала (АК).

Один из возможных вариантов структуры базового устройства управления на основе расширенного комплекта КМДП БИС серии К588 представлен на рисунке.



Структурная схема базового устройства для управляющих систем на основе микропроцессорного комплекта КМДП БИС серии К588

Сопряжение микросхем с центральным процессором осуществляется с помощью селектора адреса, выделяющего адресную часть в циклах обмена информацией по совмещенной шине адреса и данных, выполняемых в соответствии с требованиями интерфейса микроЭВМ «Электроника», и разделяющего информационные и адресные шины на внешнем устройстве. Селектор осуществ-

ляет также сравнение адреса внешнего устройства, запрограммированного на выводах, с адресом на системной магистрали и в случае их совпадения выбирает один из регистров внешнего устройства, управляя чтением или записью информации в данный регистр. Обмен информацией с внешним регистром происходит 16-разрядными словами или байтами. Выбранные с помощью СА, регистры контроллеров загружаются под управлением центрального процессора и определяют режим работы контроллеров. С помощью одного СА осуществляется адресация восьми регистров внешнего устройства. БИС К588ВТ1 выпускается в 42-выводном металлокерамическом корпусе 429.42-3.

Контроллер прерываний К588ВН1 может применяться автономно или совместно с другими контроллерами. Он осуществляет запрос и прерывание центрального процессора в соответствии с интерфейсом ЭВМ «Электроника 60» по требованиям прерываний от двух внешних устройств либо других контроллеров. Контроллер может работать в двух режимах, выдавая адрес вектора прерывания с внешних перемычек или из одного, двух идентичных внутренних регистров, предназначенных для хранения адреса вектора прерывания соответствующих внешних устройств.

Режим работы контроллера, приоритетность запросов прерывания и их маскирование определяются содержимым регистра состояния. Загрузка внутренних регистров осуществляется с помощью селектора адреса. В системе, включающей несколько контроллеров, более высоким приоритетом обладает тот, который находится ближе к центральному процессору. Микросхема К588ВН1 выпускается в 28-выводном металлокерамическом корпусе 4119.28.2-3.02.

Контроллеры аналого-цифрового К588ВГ4 и цифро-аналогового К588ВГ5 преобразователей предназначены для создания устройств сопряжения с реальными объектами в системах управления, сбора, передачи и обработки данных. Первый контроллер управляет 256 аналоговыми каналами и может работать в режимах: управления буферным запоминающим устройством (при этом данные, полученные от АЦП, записываются в буферное ЗУ) и сравнения данных от АЦП с эталонной величиной, хранящейся в регистре эталона контроллера. Объем буферного ЗУ определяется содержимым регистра режима и не превышает 256 16-разрядных слов.

Режим работы КАЦП определяется содержимым регистра состояния. Загрузка регистров КАЦП осуществляется под управлением центрального процессора,



Микросхема выполнена в 48-выводном металлокерамическом корпусе 4134.48-2.

Второй контроллер управляет цифро-аналоговыми преобразователями по 64 каналам и поступлением на них преобразуемой информации, хранящейся в буферном запоминающем устройстве. Загрузка буферного ЗУ осуществляется под управлением центрального процессора или в режиме прямого доступа к памяти. Микросхема выпускается также в 48-выводном металлокерамическом корпусе 4134.48-2.

Кодек мультимплексного канала К588ВГ3 и адаптер К588ВГ6 служат для организации межмашинного обмена информацией и (или) связи центрального процессора с удаленными источниками информации и исполнительными устройствами в распределенных системах управления [4]. Кодек преобразует последовательный фазоманипулированный код Манчестер-2 в последовательный нормализованный код, а также осуществляет контроль принимаемой информации на соответствие требованиям кода Манчестер-2, контроль четности и распознавание типа синхросигнала. Предельная тактовая частота работы БИС К588ВГ3 12 МГц обеспечивает передачу информации по мультимплексному каналу со скоростью 1 Мбит/с. Разрядность передаваемой информации 2...28 бит. Микросхема выполнена в 42-выводном металлокерамическом корпусе 429.42-3.

Адаптер канала К588ВГ6 представляет собой следующий по сравнению с кодом функциональный уровень иерархии средств для организации мультимплексного канала. Он обеспечивает сопряжение мультимплексного канала с 8- или 16-разрядной параллельной шиной данных, распознавание адресов абонентов мультимплексного канала, предварительную дешифрацию команд и контроль передаваемой информации на четность. Предельная частота работы БИС АК 12 МГц. Микросхема разработана в 48-выводном металлокерамическом корпусе 4134.48-2.

Таймер К588ВН1 предназначен для создания устройств измерения и формирования временных интервалов. Содержит два 16-разрядных независимых счетчика, работающих на частоте в 2 МГц. Каждый из счетчиков может работать в двух режимах: счета импульсов тактовой частоты и счета импульсов по разрешающему внешнему сигналу. С БИС таймера можно создавать счетчики на 32, 48 и более разрядов. Для набора различных опорных частот в БИС таймера предусмотрен независимый 7-разрядный делитель, работающий на частоте 4 МГц. Один из счетчиков может работать в режиме делителя частоты с программируемым коэффициентом деления 1...2<sup>12</sup>. Микросхема К588ВН1 выпускается в 42-выводном металлокерамическом корпусе 429.42-3.

Контроллер прямого доступа к памяти К588ВТ2 реализует функции запроса и захвата магистрали для ПДП, осуществляет управление магистралью и внешним устройством в цикле ПДП. Контроллер обслуживает одно внешнее устройство и может работать в монопольном и асинхронном режимах. В монопольном режиме информация передается массово, а в асинхронном — по одному слову. Объем адресуемой внешней памяти до 256К байт, объем передаваемого массива информации до 128К байт. Скорость передачи информации в режиме ПДП по 750 Кбайт/с. Микросхема К588ВТ2 разработана в 48-выводном металлокерамическом корпусе 4134.48-2. Ниже приведены основные характеристики микросхем.

#### Основные электрические характеристики микросхем расширенного комплекта серии К588:

Напряжение питания, В . . . . .	$\pm 5 \pm 10\%$
Ток потребления в статическом режиме, мА, не более	850
Выходной ток:	
нижнего уровня при $U_{OL} = 0,4$ В, мА, не менее . . . . .	0,8
высокого уровня при $U_{OH} = (U_{CC} - 0,4)$ В, мА, не менее . . . . .	0,4
Ток утечки по входам, мА, не более . . . . .	5

Предлагаемый набор контроллеров является первой очередью расширения микропроцессорного комплекта КМДП БИС серии К588 и предназначен для решения наиболее часто встречающихся задач управления.

Все микросхемы освоены в серийном производстве.

#### ЛИТЕРАТУРА

1. Бобков В. А., Шиллер В. А. Комплект КМДП БИС для специализированных 16-разрядных микровычислительных систем с унифицированным интерфейсом // Электронная промышленность.— 1981.— Вып. 4.— С. 32—35.
2. Черняковский Д. Н., Шиллер В. А., Юровский А. А. Процессор с системой команд и интерфейсом микроЭВМ «Электроника 60» на основе БИС серии КР588 // Электронная промышленность.— 1983.— Вып. 9.— С. 11—13.
3. Коинов Е. В., Тихомиров С. Н., Черняковский Д. Н., Шиллер В. А. Модуль ЗУ с унифицированным интерфейсом на основе БИС серии КР588 // Электронная промышленность.— 1983.— Вып. 9.— С. 14—17.
4. Грошов Г. И., Дроздов Р. В., Криворучко Ю. Т., Огородников Ю. Т. Вычислитель на микропроцессорных БИС серии К588 // Электронная промышленность.— 1983.— Вып. 9.— С. 22—23.
5. Хвош С. Т., Горской В. В., Свиридович В. С. Организация мультимплексных каналов на основе интерфейсного комплекта БИС.— ЛДНТП.— 1984.

Статья поступила 11 сентября 1986 г.

УДК 681.327.8.06

В. Н. Кушарев, В. С. Свиридович, Б. Н. Чернуха, В. П. Ключников, В. А. Бобков, В. В. Становский

## КОНТРОЛЛЕР АНАЛОГОЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ К588ВГ4

Контроллер АЦП состоит из следующих функциональных блоков (рис. 1):

блок управления каналом (БУК), который организует стандартные циклы обмена с ЦП по каналу МПИ, управляет записью (чтением) данных во внутренние регистры контроллера, буферное запоминающее устройство (БЗУ), направлением передачи информации через магистральные приемопередатчики;

12-разрядный (РР1...РР12) регистр режима (РР), в разрядах РР1...РР8 которого хранится код номера последнего опрашиваемого канала, а в разрядах РР9...РР12 — старшие разряды адреса БЗУ;

8-разрядный регистр запоминающего устройства (РЗУ) для хранения адреса, по которому происходит обращение к БЗУ;

12-разрядный регистр данных эталона (РДЭ), содержащий информацию, с которой сравниваются данные, полученные от АЦП;

блок селекции адреса (БСА), дешифрирующий адрес БЗУ;

блок сравнения данных (БСД), выполняющий сравнение данных, полученных от АЦП, и содержимого РДЭ;

блок сравнения кода номера канала КА (БСК) для формирования внутреннего сигнала «цикл окончен»;

8-разрядный, двоничный, суммирующий счетчик (СЧ), формирующий код адреса канала;

мультимплексор (МП), состоящий из восьми 2-канальных мультимплексоров и коммутирующий на выходы

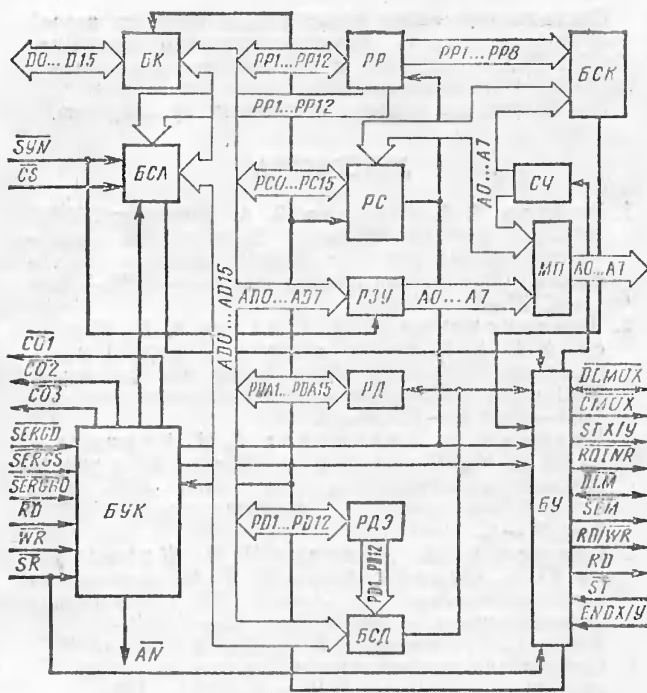


Рис. 1. Структурная схема контроллера АЦП

При PC4=1 запуск контроллера от ВУ разрешен, а при PC4=0 — запрещен;

PC5 организует повтор цикла преобразования. После окончания опроса заданного числа каналов при PC5=1 в PC0 записывается «Лог.0», а при PC5=0 — в С4 записывается содержимое PC8...PC15, и цикл работы с АЦП повторяется;

PC6 определяет появление сигнала RQINR по условию PC7=1. Если PC6=1, то появление сигнала RQINR разрешено, если PC6=0 — запрещено;

PC7 информирует ЦП о появлении результатов обработки аналоговых сигналов. В PC7 записывается «Лог.1», если PC3=0 и произошла запись информации в РД, а также если PC3=1 и произошла запись информации в БЗУ. По сигналу SR и при выполнении циклов «чтение РДЭ», «запись РДЭ», «запись РС» PC7 устанавливается в «Лог.0»;

PC8...PC15 — это часть РС, состоящая из двух регистров. К одному можно обращаться только в цикле «запись РС». В него заносится код номера канала КА, с которого начнется цикл обслуживания АЦП. Обращение ко второму регистру происходит в цикле «чтение РС». При PC3=1 записывается адрес номера канала КА, по которому выполнено преобразование, и при PC3=0 — код номера канала КА, данные которого хранятся в РДП.

Обращение к PC0, PC2...PC6 возможно по каналу МПИ только в режимах «чтение РС», «запись РС», а обращение к PC1 и PC7 — только в режиме «чтение РС».

Условное графическое обозначение микросхемы приведено на рис. 2. Назначение выводов показано в таблице.

либо значения разрядов СЧ в циклах обращения к АЦП, либо значения разрядов РЗУ в циклах обращения к БЗУ по каналу МПИ;

13-разрядный регистр данных АЦП (РД), используемый для хранения результатов сравнения информации, полученной от АЦП, с содержимым РДЭ;

буфер канала (БК), осуществляющий развязку контроллера с каналом МПИ;

блок управления (БУ), АЦП и БЗУ; 16-разрядный (PC0...PC15) регистр состояния (РС), определяющий режим и условия работы контроллера и имеющий следующие назначения разрядов:

PC0 определяет условие запуска контроллера. При PC0=1 запуск обслуживания АЦП производится программно, а при PC0=0 — по инициативе внешнего устройства (ВУ). Кроме того, в данный разряд записывается «Лог.0» по приходу сигнала «начальная установка» SR, а также при PC5=1, полаче на контроллер сигнала «преобразование исполнено» ENDX/Y и равенстве состояния СЧ содержимому разрядов PPI...PP8 регистра PP;

PC1 информирует ЦП о возникновении повторной загрузки РД в режиме сравнения данных (PC3=0) и об окончании режима работы с БЗУ (PC3=1); при PC3=0 и попытке записи в РД, где хранится информация о результате предшествующих сравнений, нового результата сравнения PC1 устанавливается в состояние «Лог.1» (также при PC3=1 и окончании опроса заданного числа каналов). По сигналу SR и при выполнении циклов «чтение РДЭ», «запись РДЭ», «запись РС» PC1 устанавливается в состояние «Лог.0»;

PC2 определяет появление сигнала RQINR по условию PC1=1. Если PC2=1, то появление сигнала RQINR разрешено, если PC2=0 — запрещено;

PC3 устанавливает режим работы контроллера. При PC3=0 контроллер работает в режиме сравнения данных, полученных в АЦП, с содержимым РДЭ, а при PC3=1 — в режиме обмена с БЗУ;

PC4 определяет условия запуска контроллера от ВУ.

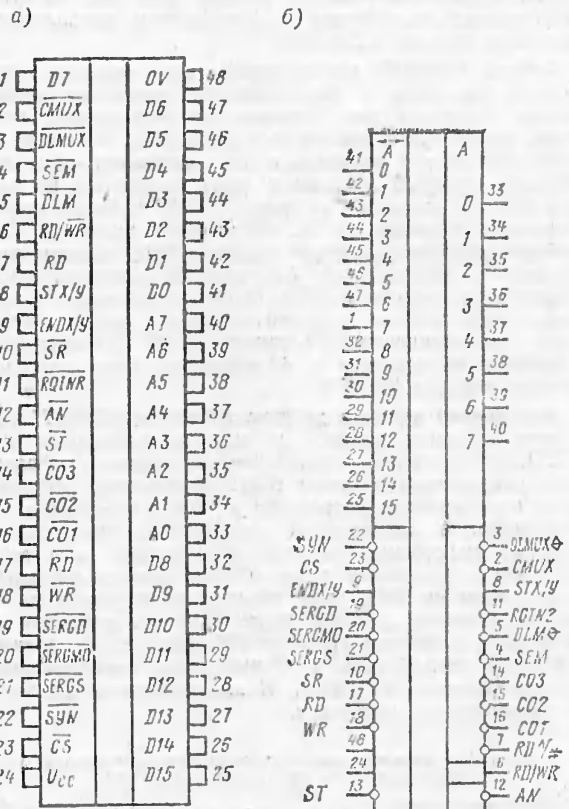


Рис. 2. Условное графическое обозначение микросхемы K588BG4: а) по порядку расположения выводов; б) по функциональному назначению выводов

### Назначение выводов микросхемы K588BG4

Вывод	Назначение, наименование
1, 25...32, 41...47 33...40	Входы (выходы) информационного канала D0...D15
	Выходы адреса номера канала KA A0...A7
2	Выход «строб KA» $\overline{CMUX}$
3	Вход (выход) «задержка переключения KA» $\overline{DLMUX}$
4	Выход «выбор БЗУ» $\overline{SEM}$
5	Вход (выход) «задержка записи (чтения) БЗУ» $\overline{DLM}$
6	Чтение-запись данных БЗУ $\overline{RD}/\overline{WR}$
7	Чтение АЦП $\overline{RD}$
8	Пуск АЦП $\overline{ST X/Y}$
9	Вход «преобразование исполнено» $\overline{END X/Y}$
10	Вход «начальная установка» $\overline{SR}$
11	Выход «требования прерывания» $\overline{RQINR}$
12	Выход «ответ» $\overline{AN}$
13	Вход «внешний запуск» $\overline{ST}$
14...16	Выходы «управление МПП» $\overline{CO1}... \overline{CO3}$
17	Вход «чтение данных» $\overline{RD}$
18	Вход «запись данных» $\overline{WR}$
19	Вход «выбор РД» $\overline{SERGD}$
20	Вход «выбор РП» $\overline{SERGM0}$
21	Вход «выбор РС» $\overline{SERGS}$
22	Вход «синхронизация обмена» $\overline{SYN}$
23	Вход «выбор устройства» $\overline{CS}$
24	$U_{cc}$ «питание»
48	OV «общий»

Применение контроллера АЦП. Устройство обработки аналоговых сигналов (рис. 3) состоит из контроллера K588BG4, селектора адреса (СА) K588BT1, контроллера прерываний (КПРВ) K588BN1, магистральных приемопередатчиков (МПП1, МПП2) K588BA1, 256-канального коммутатора аналоговых сигналов (КА). Приемопередатчики предназначены для развязки информационного канала МПИ и электрического согласования с контроллером АЦП, БЗУ. Селектор адреса осуществляет согласование контроллера с МПИ. Контроллер прерываний осуществляет запрос на прерывание ЦП в соответствии по сигналу «требование прерывания»  $\overline{RQINR}$ , поступающему с контроллера АЦП. Алгоритм работы устройства обработки аналоговых сигналов следующий.

Процессор реализует запись данных во внутренние регистры контроллера, определяя тем самым режим и условия управления устройством обработки аналоговых сигналов. Затем по запуску от ВУ или программно происходят преобразование аналоговых сигналов, поступающих на вход АЦП через КА, и выдача результатов обработки ЦП.

Контроллер АЦП работает в следующих режимах:

1. Обмен по каналу МПИ, в котором процессор осуществляет стандартные циклы «ввод», «вывод» и обращение к внутренним регистрам контроллера АЦП, БЗУ.

2. Обслуживание АЦП, при котором на вход АЦП с КА последовательно поступают и преобразуются аналоговые сигналы с заданного числа каналов. Обращение возможно в свою очередь, в двух режимах:

режим работы с БЗУ; при этом результаты преобразования сигналов в АЦП записываются в БЗУ по адресу, совпадающему с номером опрашиваемого канала КА;

режим сравнения данных, получаемых в АЦП, с содержимым регистра данных эталона контроллера АЦП; анализ результата сравнения и выполнение условий.

В циклах «вывод» ЦП производит запись данных во внутренние регистры контроллера и БЗУ. Начальная

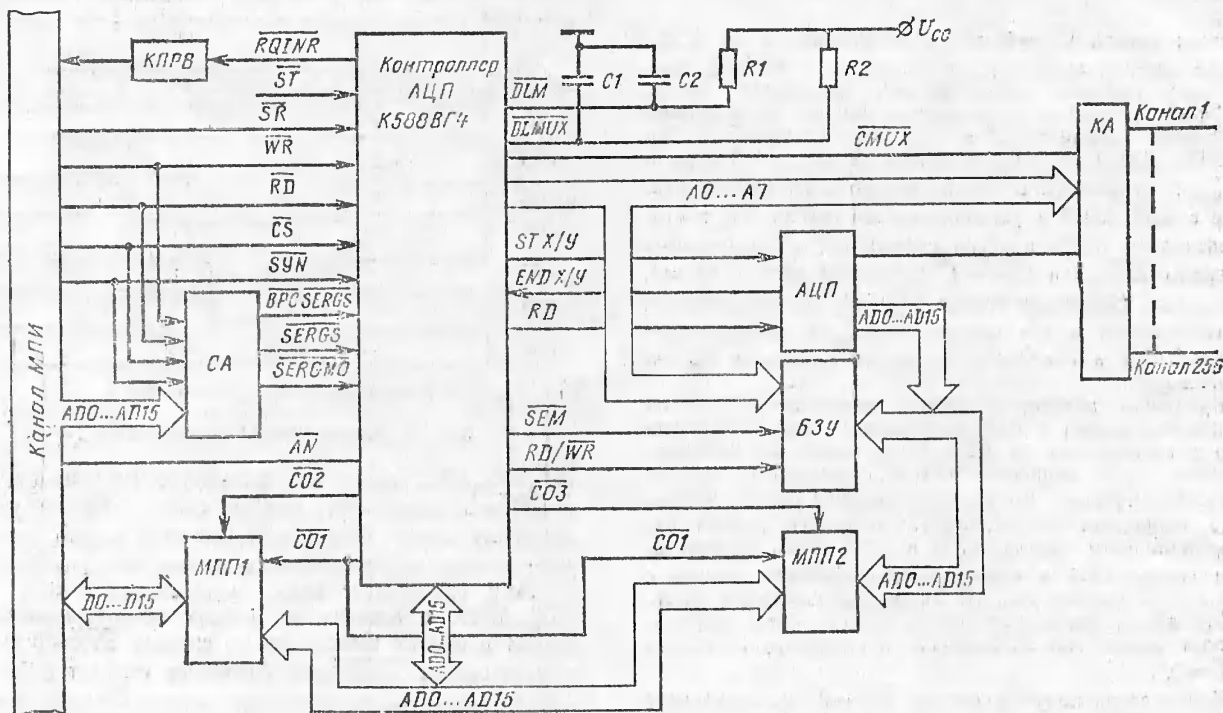
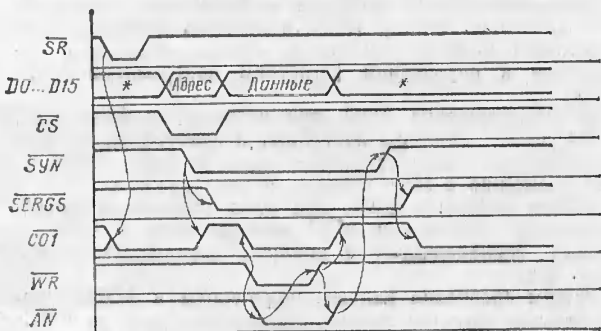


Рис. 3. Структурная схема устройства обработки аналоговых сигналов

установка микросхемы K588BG4 производится подачей отрицательного импульса длительностью не менее 500 нс на вывод SR, по которому разряды PC0, PC1, PC7 и сигнал CO1 устанавливаются в «0», а все другие сигналы принимают значения, соответствующие условному графическому обозначению (см. рис. 2).

Алгоритм записи данных во внутренние регистры контроллера одинаков для всех регистров (рис. 4). После начальной установки на выходах AD0...AD15 устанавливается адрес PC, сопровождающийся сигналами CS=0, SYN=0. Контроллер АЦП по сигналу SYN=0 запрещает МПП1, МПП2 передачу данных информационного канала МПИ к контроллеру АЦП, БЗУ, АЦП, формируя сигнал CO1=0. Селектор адреса, принимая данные информационного канала МПИ, сигналы CS=0, SYN=0, сравнивает адрес, установленный ЦП на AD0...AD15, с адресом, установленным на входах программирования адреса, и при их совпадении по сигналу SYN=0 формирует сигнал SERGS=0. Процессор снимает с AD0...AD15 адрес PC, фор-



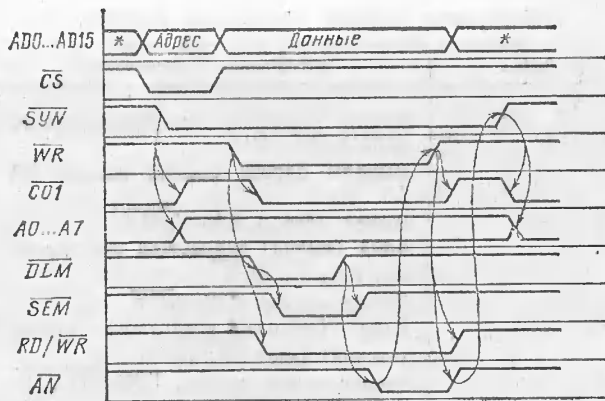
\*-значение сигнала произвольно

Рис. 4. Режим записи данных в PC

мирует сигнал CS=1, затем устанавливает на AD0...AD15 данные, сопровождая их сигналом WR=0. Контроллер, получив сигнал WR=0, формирует сигнал CO1=0, разрешая прохождение данных по информационному каналу МПИ к БЗУ, АЦП через МПП1, МПП2. Далее происходит запись данных в PC с установкой сигнала AN в «0», по которому снимаются данные с AD0...AD15 и устанавливается сигнал WR в «1». Контроллер АЦП, получив сигнал WR=1, формирует сигналы AN=1 и CO1=1. Принимая сигнал AN=1, процессор формирует сигнал SYN=1, по которому СА устанавливает в «1» сигнал SERGS, а контроллер — сигнал CO1 в «0». На этом запись данных в PC заканчивается.

Временная диаграмма работы микросхемы K588BG4 в режиме записи в БЗУ приведена на рис. 5. Процессор устанавливает на AD0...AD15 адрес, по которому данные будут записаны в БЗУ, формирует сигналы CS=0 и SYN=0. Контроллер, получив сигнал SYN=0, запрещает МПП1, МПП2 передачу данных информационного канала МПИ в БЗУ, АЦП, устанавливая сигнал CO1 в «1», и переписывает данные с DO...D7 на выходы A0...A7. Затем ЦП снимает с AD0...AD15 адрес, формирует сигнал CS=1, затем устанавливает данные на AD0...AD15 и формирует сигнал WR=0.

Контроллер, получив сигнал WR=0, устанавливает сигналы CO1, RD/WR в «0», а по выводу DLM формирует импульс, длительность которого зависит от па-

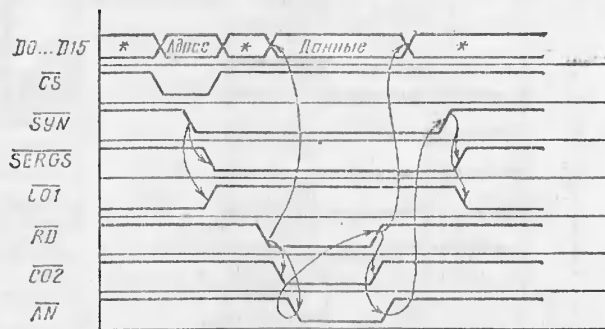


\*-значение сигнала произвольно

Рис. 5. Режим записи данных в БЗУ

раметров RC-испochки, подключенной к нему. По фронту импульса сигнал SEM устанавливается в «0». Изменяя параметры R, C можно программировать длительность импульса на выводе DLM, определяющего время, необходимое для записи (чтения) БЗУ. Срез этого импульса устанавливает сигнал AN в «0», а сигнал SEM в «1», информируя ЦП о выполнении записи данных в БЗУ. Получив сигнал AN=0, ЦП снимает данные с AD0...AD15 и устанавливает сигнал WR в «1», по которому контроллер устанавливает сигналы AN, RD/WR, CO1 в «1». Получив сигнал AN=1, ЦП формирует сигнал SYN=1, по которому контроллер снимает адрес с выходов A0...A7 и устанавливает сигнал CO1 в «0». Запись данных в БЗУ выполнена.

В циклах «ввод» ЦП организует чтение данных внутренних регистров контроллера и БЗУ. Алгоритм чтения данных внутренних регистров контроллера одинаков для всех регистров (рис. 6). Процессор устанавливает



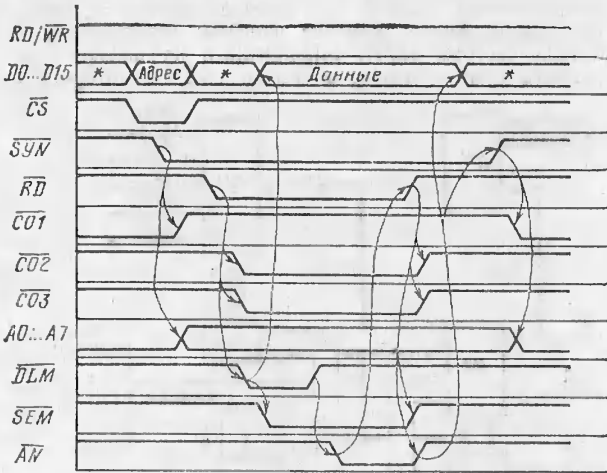
\*-значение сигнала произвольно

Рис. 6. Режим чтения данных из PC

на AD0...AD15 адрес PC, формирует сигналы CS=0 и SYN=0. Контроллер, получив сигнал SYN=0, устанавливает сигнал CO1 в «1». Селектор адреса принимает данные информационного канала, сигналы CS=0, SYN=0, сравнивает адрес, установленный ЦП на AD0...AD15, с адресом на входах программирования адреса и при их совпадении по сигналу SYN=0 формирует сигнал SERGS=0. Процессор снимает с AD0...AD15 адрес PC, устанавливает сигнал CS в «1», а сигнал RD — в «0». Контроллер, получив сигнал RD=0, устанавливает на DO...D15 данные, информируя об этом

ЦП установкой сигнала  $\overline{AN}$  в «0», и формирует сигнал  $\overline{CO2}=0$ , разрешая передачу данных по информационному каналу в направлении от контроллера к МПИ. Процессор, получив сигнал  $\overline{AN}=0$ , организует чтение данных и формирует сигнал  $\overline{RD}=1$ , по которому контроллер АЦП снимает данные с  $D0...D15$  и устанавливает сигналы  $\overline{CO2}$ ,  $\overline{AN}$  в «1». Далее, ЦП, получив сигнал  $\overline{AN}=1$ , формирует сигнал  $\overline{SYN}=1$ , по которому СА выдает сигнал  $\overline{SERGS}=1$ , а контроллер АЦП — сигнал  $\overline{SERGS}=0$ . Чтение ЦП данных PC контроллера выполнено.

Временная диаграмма работы микросхемы K588BG4 в режиме чтения данных БЗУ приведена на рис. 7. Процессор устанавливает на  $AD0...AD15$  адрес, по которому данные будут считаны из БЗУ и формирует сигналы  $\overline{CS}=0$  и  $\overline{SYN}=0$ . Контроллер, получив сиг-



\* значение сигнала произвольно

Рис. 7. Режим чтения данных из БЗУ.

нал  $\overline{SYN}=0$ , устанавливает сигнал  $\overline{CO1}$  в «1», запрещая передачу данных по информационному каналу к МПИ, и пересписывает данные с  $D0...D7$  на выходы  $A0...A7$ . Процессор снимает с  $AD0...AD15$  адрес, устанавливает сигнал  $\overline{CS}$  в «1», а сигнал  $\overline{RD}$  — в «0». Контроллер АЦП, получив сигнал  $\overline{RD}=0$ , устанавливает сигналы  $\overline{CO2}$ ,  $\overline{CO3}$  в «0», разрешая передачу по информационному каналу в направлении от БЗУ к МПИ, формирует на выводе  $\overline{DLM}$  импульс, по фронту которого сигнал  $\overline{SEM}$  устанавливается в «0», а БЗУ устанавливает данные на  $AD0...AD15$  (сигнал  $\overline{RD/WR}=1$ ). По срезу импульса контроллер АЦП формирует сигнал  $\overline{AN}=0$ , информируя ЦП о нахождении данных БЗУ на  $AD0...AD15$ . Получив сигнал  $\overline{AN}=0$ , ЦП организует чтение данных с  $AD0...AD15$  и устанавливает сигнал  $\overline{RD}$  в «1», по которому контроллер АЦП формирует сигналы  $\overline{CO2}=1$ ,  $\overline{CO3}=1$ ,  $\overline{AN}=1$ ,  $\overline{SEM}=1$ . БЗУ, получив сигнал  $\overline{SEM}=1$ , снимает данные с  $AD0...AD15$ . Процессор при поступлении сигнала  $\overline{AN}=1$  формирует сигнал  $\overline{SYN}=1$ , по которому контроллер АЦП снимает с выходов  $A0...A7$  адрес и устанавливает сигнал  $\overline{CO1}$  в «0». Чтение ЦП данных из БЗУ выполнено.

Временная диаграмма цикла обслуживания АЦП микросхемой K588BG4 с запуском от ВУ в режиме работы с БЗУ приведена на рис. 8. Внешнее устрой-

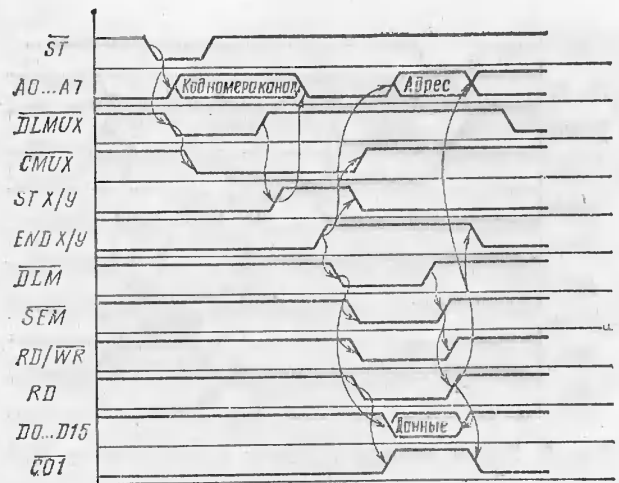


Рис. 8. Режим работы с запуском от ВУ

ство подает на вывод  $\overline{ST}$  импульс длительностью не менее 250 нс, по фронту которого контроллер АЦП устанавливает на выходах  $A0...A7$  код текущего адреса канала КА, формирует сигнал  $\overline{CMUX}=0$ , запись текущего адреса канала во внутренний регистр КА, а также импульс на выводе  $\overline{DLMUX}$ , длительность которого зависит от параметров RC-цепочки, подключенной к данному выводу, и определяется исходя из задержки времени переключения каналов КА. По срезу импульса на выводе  $\overline{DLMUX}$  контроллер АЦП формирует сигнал  $\overline{ST X/Y}=1$  преобразования аналогового сигнала, поступающего через КА с выбранного канала на его вход, и снимает с выходов  $A0...A7$  адрес данного канала. По окончании преобразования аналогового сигнала АЦП устанавливает сигнал  $\overline{END X/Y}$  в «1», информируя контроллер о появлении результата преобразования на  $D0...D15$ . Получив сигнал  $\overline{END X/Y}=1$ , контроллер устанавливает на выходах  $A0...A7$  адрес, совпадающий с кодом номера канала, сигнал которого преобразовывался в АЦП (по нему будет проведена запись в БЗУ), устанавливает сигналы  $\overline{CO1}$  в «1», сигналы  $\overline{ST X/Y}$ ,  $\overline{SEM}$ ,  $\overline{RD/WR}$ ,  $\overline{RD}$  в «0», формирует на выводе  $\overline{DLM}$  импульс, длительность которого определяется задержкой записи (чтения) информации БЗУ. По получении сигнала  $\overline{RD}=0$  АЦП устанавливает данные на  $D0...D15$ , которые по сигналу  $\overline{RD/WR}=0$  записываются в БЗУ. По срезу импульса на выводе  $\overline{DLM}$  контроллер формирует сигналы  $\overline{END X/Y}=0$ ,  $\overline{CO1}=0$ ,  $\overline{SEM}=1$ ,  $\overline{RD/WR}=1$ ,  $\overline{RD}=1$ , снимает адрес с выходов  $A0...A7$ , а БЗУ снимает данные с  $D0...D15$ . Следом начинается цикл обработки аналогового сигнала очередного канала КА, запись результата обработки в БЗУ, и так до тех пор, пока не будет опрошено заданное число каналов КА.

Временная диаграмма цикла обслуживания АЦП микросхемой K588BG4 с запуском от ВУ в режиме сравнения данных, получаемых из АЦП, с содержимым РДЭ приведена на рис. 9. Внешнее устройство подает на вывод  $\overline{ST}$  импульс отрицательной полярности длительностью не менее 250 нс, по фронту которого контроллер АЦП устанавливает на выходах  $A0...A7$  код текущего адреса канала КА, выдает сигнал  $\overline{CMUX}=0$ , запись текущего адреса канала во внутренний регистр КА и формирует на выводе  $\overline{DLMUX}$  импульс, по срезу которого контроллер АЦП устанавливает сигнал  $\overline{ST X/Y}$  в «1». АЦП, получив сигнал  $\overline{ST X/Y}=1$ , начинает преобразование аналогового сигнала, поступающего через КА с выбранного канала. Закончив преоб-

В. Н. Кушарев, В. С. Свиридович, Б. Н. Чернуха,  
В. А. Бобков, В. П. Ключников, Н. В. Нижникова

## ТАЙМЕР К588ВН1

Двухканальный таймер К588ВН1 применяется в составе микропроцессорного комплекта совместно с селектором адреса (СА) К588ВТ1 и контроллером прерываний К588ВН1.

В состав таймера входят (рис. 1): два 16-разрядных суммирующих счетчика СТ1 и СТ2, каждый из которых образует свой канал; блок управления (БУ), организующий по заданным условиям управление таймером; входной регистр (ВР), осуществляющий электрическое согласование таймера с информационным каналом МПИ D0...D15, входной промежуточный регистр (ВПР) счетчика СТ1, служащий для хранения кода коэффициента деления при работе таймера в режиме программируемого делителя частоты; независимый делитель частоты (ДЧ), выполненный на основе 7-разрядного суммирующего счетчика, выходы которого по

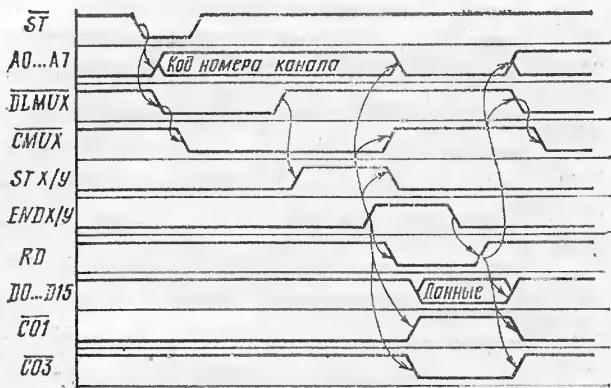


Рис. 9. Режим сравнения данных с содержанием РДЭ

разование аналогового сигнала, АЦП, информирует об этом контроллер АЦП, устанавливая сигнал END X/Y в «1». По нему контроллер снимает с выходов A0...A7 код адреса канала, устанавливает сигналы CMUX, CO1 в «1», а сигналы ST X/Y, RD, CO2 — в «0», разрешая передачу информации в направлении от АЦП к контроллеру. АЦП, получив сигнал RD=0, устанавливает на A0...A15 данные. Контроллер, получив данные, при PC4=1 записывает их в РД, а при PC4=0 — сравнивает с содержимым РДЭ и записывает в РД, если РДЭ переполнен. Далее цикл обслуживания АЦП повторяется.

Необходимо отметить, что во временных диаграммах работы микросхемы К588ВН1 рассматривались сигналы, которые непосредственно участвуют в данном цикле работы. Сигналы, не отмеченные в циклах работы, сохраняют свое состояние после начальной установки контроллера АЦП (соответствует условному графическому обозначению микросхемы). Ниже приведены технические характеристики контроллера.

### Основные характеристики контроллера АЦП $T = -60...+85^{\circ}\text{C}$

Ток потребления в статическом режиме, мА, не более	0,5
Ток утечки по входам, мкА, не более	20
Выходной ток низкого уровня при выходном напряжении 0,4 В, мА, не менее	0,8
Выходной ток высокого уровня при выходном напряжении $U_{CC}$ 0,4 В, мА, не менее	0,4
Время записи информации, нс, не более	300
Время чтения информации, нс, не более	300
Время задержки запуска АЦП, нс, не более	300

Конструктивно микросхема К588ВН1 выполнена в плоском 48-выводном металлокерамическом корпусе 4134.48-2.

Статья поступила 11 сентября 1986 г.

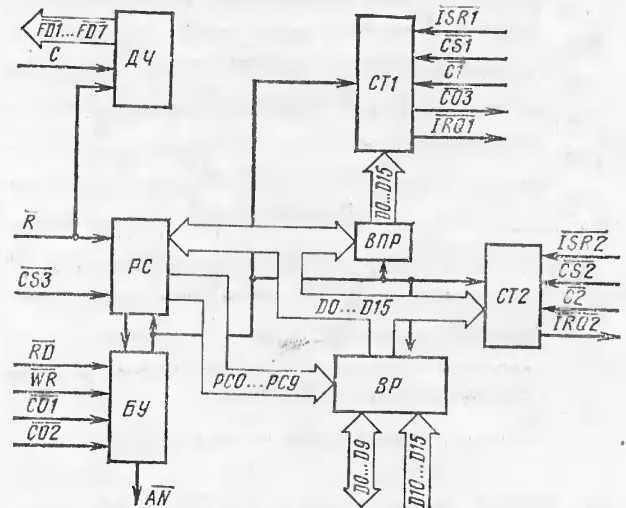


Рис. 1. Структурная схема таймера К588ВН1

сигналу «начальная установка» ( $\bar{R}$ ) устанавливаются в «1»; коэффициенты деления 2, 4, 16, 32, 64, 128; 10-разрядный регистр состояния (РС), определяющий режим и условия работы таймера, разряды которого по сигналу  $\bar{R}$  устанавливаются в «0» и имеют следующее назначение:

PC0 используется в прикладных программах;

PC1 определяет режим работы СТ1. При PC1=1 канал СТ1 работает в режиме программируемого интервального таймера, а при PC1=0 — в режиме программируемого делителя частоты;

PC2, PC3 определяют условия запуска СТ1 в режиме программируемого интервального таймера. При PC2=0, PC3=1 запуск СТ1 осуществляется под действием сигнала, поступающего на управляющий вход CO1. При PC2=PC3=0 запуск СТ1 происходит под действием сигнала, поступающего на тактирующий вход С1. При PC2=1, PC3=0 происходит блокировка СТ1;

PC4, PC5 определяют условия запуска СТ2. При PC4=0, PC5=1 запуск СТ2 осуществляется под действием сигнала, поступающего на управляющий вход CO2. При PC4=PC5=0 запуск СТ2 происходит под действием сигнала, поступающего на тактирующий вход С2. Состояние PC4=1, PC5=0 соответствует блокировке СТ2;

## РЖ ВИНТИ, 1986

1Б552. Внутрисхемные эмуляторы для микропроцессоров серии 68000. In-circuit emulators for 68000  $\mu\text{Ps}$  offer real-time speeds, no wait states. Leibson Steven H. „EDN“, 1986, 31, № 5, 50 (англ.)

Описываются 6 типов модулей-эмуляторов для МП серии 68000. Эмуляторы используются в станциях САИП типа HDS-300. Эмуляторы для МП типа 68000, 68008 и 68010 обеспечивают эмуляцию на частоте 10 МГц, а эмулятор для МП типа 68020 — на частоте до 16 МГц и могут работать на частоте 20 МГц. Эмуляторы имеют монитор состояния шины, который анализирует состояние внутренней шины и регистрирует его в каждый момент времени во время эмуляции. Монитор можно запрограммировать на запись циклов шины до момента его останова либо вручную, либо в заданной точке программы. Момент запуска монитора также программируется.

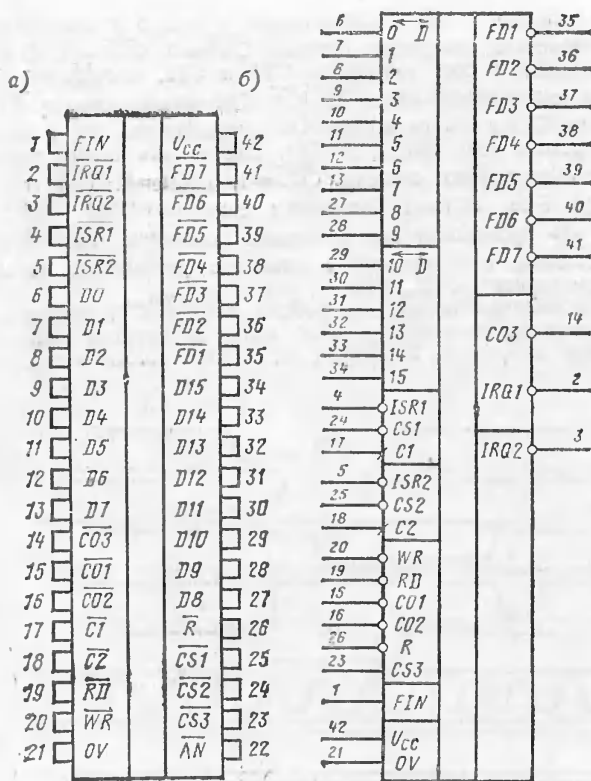


Рис. 2. Условное графическое обозначение микросхемы K588BVI1: а — по порядку расположения выводов; б — по функциональному назначению выводов

Назначение выводов таймера K588BVI1

Вывод	Назначение, наименование
1	Тактирующий вход делителя частоты FIN
2,3	Требование прерывания CT1 и CT2 $\overline{IRQ1}$ , $\overline{IRQ2}$
4	Сброс сигнала $\overline{ISR1}$
5	Сброс сигнала $\overline{ISR2}$
6...13, 27, 28	Входы (выходы) информационного канала D0...D9
29...34	Входы информационного канала D10...D15
14	Объединение счетчиков (инверсный выход 16 триггера CT1) $\overline{CO3}$
15, 16	Управляющие входы CT1 и CT2 $\overline{CO1}$ и $\overline{CO2}$
17	Тактирующий вход CT1 $\overline{C1}$
18	Тактирующий вход CT2 $\overline{C2}$
19	Запись $\overline{RD}$
20	Чтение $\overline{WR}$
21	Общий $\overline{OV}$
22	Отвст $\overline{AN}$
23	Выбор PC $\overline{CS3}$
24	Выбор CT1 $\overline{CS2}$
25	Выбор CT2 $\overline{CS1}$
26	Начальная установка $\overline{R}$
35...41	Выходы делителя $\overline{FD1}$ ... $\overline{FD7}$
42	Питание $U_{cc}$

PC6, PC7 — разряды маски прерывания CT1, CT2. При PC6=0 блокируется выдача сигнала  $\overline{IRQ1}$  CT1, а при PC7=0 — выдача сигнала  $\overline{IRQ2}$  CT2; PC8, PC9 — разряды фиксации прерывания CT1 и CT2. При переходе разрядов CT1, CT2 из «1» в «0» возникает условие появления сигналов  $\overline{IRQ1}$  и  $\overline{IRQ2}$ , по которому в разряды PC8, PC9 записываются «1», независимо от содержания разрядов PC6, PC7. Условное графическое обозначение микросхемы K588BVI1 приведено на рис. 2. Назначение выводов — в таблице.

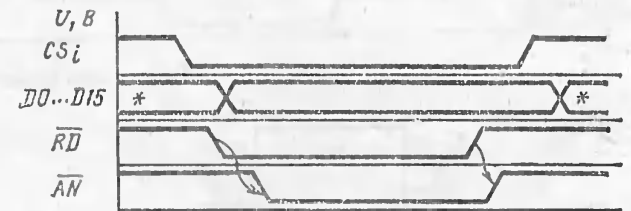
Наличие выхода  $\overline{CO3}$  позволяет объединять CT1 и CT2, для чего выход  $\overline{CO3}$  соединяется со входом  $\overline{C2}$ . Оба канала таймера независимы и могут работать в режиме программируемого интервального таймера, а канал CT1 — в режиме программируемого делителя частоты с коэффициентом деления  $1...2^{12}$ . При включении напряжения питания проводится начальная установка таймера подачей на вход  $\overline{R}$  импульса длительностью не менее 500 нс, по которому разряды PC и выходы ДЧ устанавливаются в исходное состояние, а выходы  $\overline{IRQ1}$ ,  $\overline{IRQ2}$  — в «1». Основные технические характеристики таймера приведены ниже.

Основные характеристики таймера K588BVI1. T=-60...+85 °C

Напряжение питания $U_{cc}$ , В	5±10 %
Ток потребления в статическом режиме, мА, не более	0,2
Ток утечки по входам, мА, не более	20
Выходной ток низкого уровня при выходном напряжении 0,4 В, мА, не менее	0,8
Выходной ток высокого уровня при выходном напряжении источника питания 0,4 В, мА, не менее	0,4
Время задержки сигнала $\overline{AN}$ относительно сигналов $\overline{WR}$ , $\overline{RD}$ , нс, не более	250

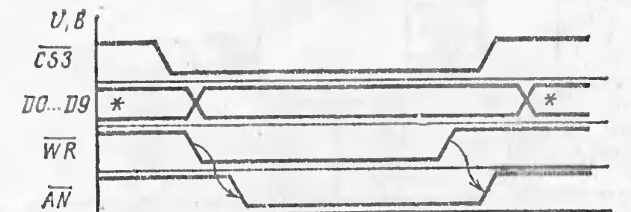
Конструктивно микросхема K588BVI1 выполнена в плоском 42-выводном металлокерамическом корпусе 429.42.3.

Временная диаграмма записи данных в PC, CT1, CT2 приведена на рис. 3. Селектор адреса, дешифровав адрес, поступающий из ЦП, устанавливает сигнал  $\overline{CS}_i$  в «0», где  $i=1, 2, 3$ , по которому происходит выбор соответствующего регистра (PC, CT1, CT2). Центральный процессор устанавливает данные на шинах D0...D15, которые записываются в таймер по приходу ссе-



\*-значение сигнала безразлично

Рис. 3. Режим записи данных



\*-значение сигнала безразлично

Рис. 4. Режим чтения данных

лктора сигнала  $\overline{RD}=0$ , после чего таймер информирует селектор адреса об окончании записи данных установкой сигнала  $\overline{AN}$  в «0». Селектор, получив сигнал  $\overline{AN}=0$ , информирует ЦП об окончании записи данных и устанавливает сигнал в «1», по которому таймер устанавливает сигнал  $\overline{AN}$  в «1». На этом запись данных в таймер заканчивается.

Чтение информации, записанной в таймер, возможно лишь из РС, причем информация из разрядов PC0...PC7 считывается иверсно (рис. 4).

Временная диаграмма работы каналов таймера в режиме программируемого интервального таймера приведена на рис. 5. После записи кодов временных интервалов в CT1, CT2, установки условий работы

и режима в РС в соответствии с рис. 3 с внешнего устройства поступают сигналы  $\overline{CO1}=0$ ,  $\overline{CO2}=0$ . Они разрешают счет импульсов CT1 и CT2, поступающих на тактирующие входы C1, C2. При установлении триггера CT1 в «1» на выходе  $\overline{CO3}$  формируется «0», а при переходе всех триггеров CT1, CT2 из «1» в «0» таймер формирует сигналы  $\overline{CO3}=1$ ,  $\overline{IRQ1}=0$ ,  $\overline{IRQ2}=0$  при PC6, PC7=1. Установка сигналов  $\overline{IRQ1}$ ,  $\overline{IRQ2}$  в «1» происходит под действием сигналов  $\overline{ISR1}=0$ ,  $\overline{ISR2}=0$ , поступающих с внешнего устройства, либо при записи в PC8...PC9.

Временная диаграмма работы канала CT1 таймера в режиме программируемого делителя частоты приведена на рис. 6. В счетчик CT1 записывается код де-

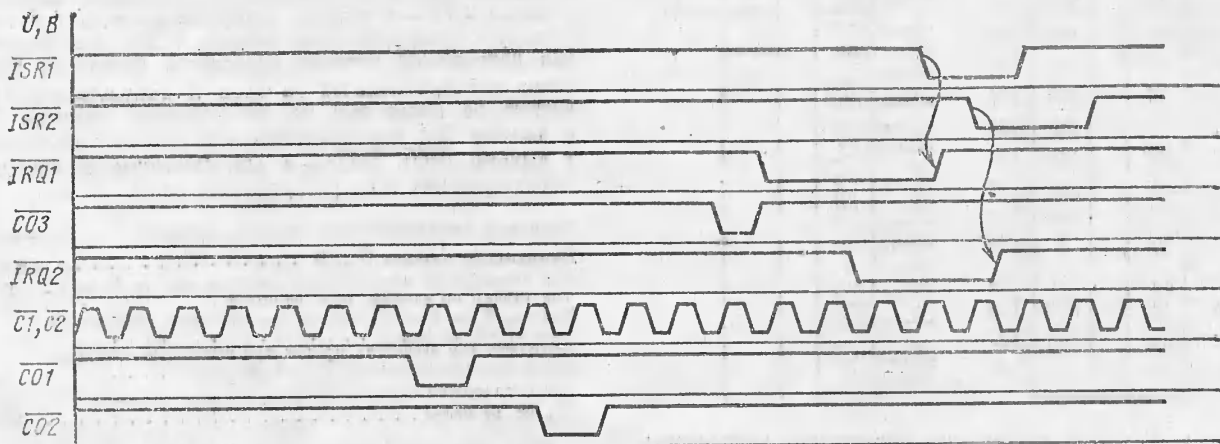


Рис. 5. Режим программируемого интервального таймера

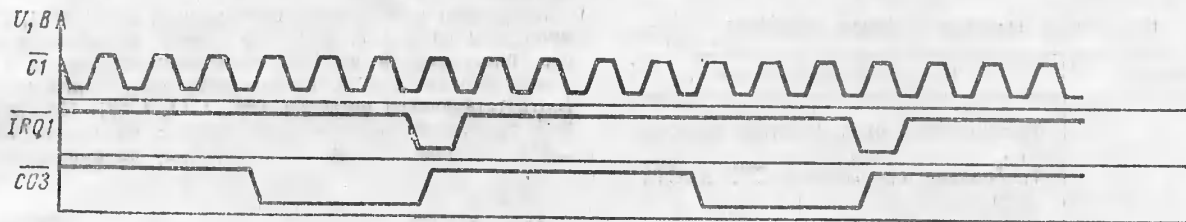


Рис. 6. Режим программируемого делителя частоты

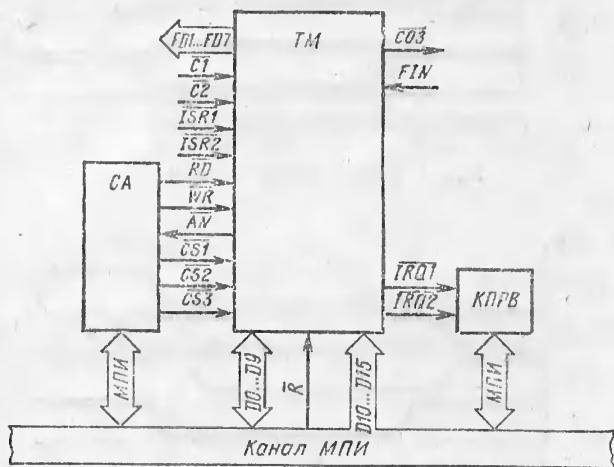


Рис. 7. Пример включения таймера

ления частоты исходя из того, что  $T=T1(2^{12}-K)$ , где  $T$  — период следования импульсов на выходе СТО, ТПР1;  $T1$  — период следования импульсов, поступающих на тактирующий вход C1;  $K$  — десятичное число, записанное в двоичном коде с D4...D15 в ВПР.

В РС записываются режимы и условия работы, после чего канал CT1 таймера начинает работать в данном режиме. На выходах  $\overline{IRQ1}$ ,  $\overline{CO3}$  микросхемы формируются импульсы с заданным периодом следования.

Возможная схема включения таймера приведена на рис. 7. Селектор адреса осуществляет согласование таймера с системной магистралью межмодульного параллельного интерфейса и контроллером прерываний, организующим запрос на прерывания центрального процессора по сигналам «требование прерывания» ( $\overline{IRQ1}$ ,  $\overline{IRQ2}$ ).

Статья поступила 11 сентября 1986 г.



УДК 681.326—181.4

А. Д. Воробьев, Э. Г. Кнеллер, В. Б. Пац

## ППЭВМ «ИСТРА»: АРХИТЕКТУРА, ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

В настоящее время наша промышленность приступила к освоению отечественных персональных ЭВМ типов ЕС-1840, Искра 1030, Нейрон И9.66. Это освоение, на наш взгляд, встречает определенные трудности, вызванные несколькими факторами: модели IBM PC копируются без достаточного учета сложившейся в стране схемотехнической микропроцессорной базы; конструктивно-технологическая проработка недостаточна — это вызвало увеличение массо-габаритных характеристик устройств; отсутствуют многие периферийные устройства.

Разработанная с учетом отечественной микропроцессорной базы одноплатная ППЭВМ «Истра» имеет трехпроцессорную архитектуру, общее ОЗУ для всех процессоров и памяти дисплея. Архитектура благодаря специальному периферийному процессору позволяет эмулировать практически любую ПЭВМ и ее внешние устройства, на которую рассчитаны те или иные системы программ: идущие на 16- и 8-разрядных ПЭВМ, использующих МПК БИС серий КР580 и КР1810.

На одной восьмислойной плате (410×310 мм) размещены практически все функциональные узлы:

системный 16-разрядный процессор КР1810ВМ86 с дополнительным математическим сопроцессором КР1810ВМ87;

системный 8-разрядный процессор КР580ИК80; периферийный 8-разрядный процессор КР580ИК80; 4-портовое ОЗУ (1256М байт со средствами картирования с доступом как к 1-байтному, так и 2-байтному слову);

ПЗУ (64К байт); схема управления алфавитно-цифровым (на БИС КР580ВГ75) с многошрифтовым знакогенератором (24К байт) и графическим (960×640 точек) дисплеем; набор средств управления периферийными устройствами, включающих в себя два таймера КР580ВИ53, контроллер прерываний КР580ВН59, контроллер прямого доступа КР580ИК57, последовательный интерфейс КР580ИК51, параллельный интерфейс КР580ИК55, предназначенные для интерфейсов (дисков, мозаичной и термомпечати, синтезатора звуков, бытового магнитофона, интерфейса RS-232 и т. д.).

Благодаря большой емкости ОЗУ в нем программно организован электронный квазидиск, позволяющий работать операционным системам с магнитофоном при отсутствии дисководов и ускоряющий работу при их наличии.

Псевдосенсорная клавиатура ППЭВМ выполнена на основе двух контроллеров КР580ВВ79 в отдельном блоке полностью на печатных платах и не имеет подвижных элементов. Размещение и математическое обеспечение 132 клавиш позволяют поддерживать различные варианты западноязычной, русской и национальной клавиатур с большим набором функциональных и сервисных клавиш.

Источник питания бестрансформаторный, имеет избыток мощности и ряд точных номиналов для питания дополнительных плат, включая измерительные.

Архитектура ППЭВМ открытая и имеет несколько типов магистралей, позволяющих расширять ее подключением дополнительных плат периферийных устройств типов АЦП, ЦАП, ИРПР, ИРПС и увеличением ОЗУ

и ПЗУ. Все магистрали (процессоров КР580ИК80, КР1810ВМ86) выведены на разъемы, находящиеся на плате.

Особенности архитектуры ППЭВМ «Истра» таковы: ОЗУ — общее для всех пользователей (т. е. процессоров и дисплея), причем каждый из пользователей аппаратно имеет адресный доступ ко всему ОЗУ. Так как время доступа к ОЗУ порядка 200 нс, а пользователей в 2—5 раз больше, то практически каждый из пользователей не имеет тактов ожидания доступа к ОЗУ, т. е. пользователи не замечают друг друга. Этому способствует система арбитража, разрешающая доступ пользователей в соответствии с кольцевым приоритетом;

чтение и запись в ОЗУ производятся побайтно и по два байта: 16-разрядные слова пишутся в ОЗУ 16-разрядным процессором, а читаются им и дисплеем; 8-разрядные системный и периферийный процессоры обращаются в ОЗУ побайтно;

ОЗУ регенерируется за счет обращений к ОЗУ дисплея;

периферийные устройства подключены к шинам периферийного процессора и доступны только ему.

Системные 16- и 8-разрядные процессоры не имеют собственных периферийных устройств, и их обращение к периферии перехватываются периферийным процессором, который и обслуживает их запросы к периферии. Такая организация обращений позволяет запускать на системных процессорах различные операционные системы, требующие периферийных устройств, отсутствующих в данной системе, так как периферийный процессор может эмулировать эти отсутствующие устройства. ПЗУ (адресное пространство до 1М байт) доступно только периферийному процессору.

При запуске системы периферийный процессор перекачивает из ПЗУ или массового ЗУ в ОЗУ требуемые ОС для системных процессоров и запускает их по одному или одновременно. Отсутствие ПЗУ у 16-разрядного системного процессора позволяет повысить его быстродействие, так как существующие ППЗУ имеют время доступа, значительно большее, чем ОЗУ и чем циклы процессора.

Особенность виртуальной организации памяти для 8-разрядных системного и периферийного процессоров — схема, позволяющая иметь одновременно четыре виртуальные страницы по 16К байт в физически различных зонах ОЗУ (1256М байт) и ПЗУ, переключение в которые не требует дополнительного времени и команд процессоров.

Схема управления дисплеем — несъемлемая часть системы и также имеет доступ ко всему ОЗУ. Последовательное обращение этой схемы к ОЗУ одновременно регенерирует динамическую память ОЗУ. Дисплей имеет графический и алфавитно-цифровой режимы. При графическом режиме он может занимать до 80К байт памяти ОЗУ, если это необходимо; при алфавитном — 2К байт. Доступ ко всему ОЗУ позволяет иметь несколько буферов графики и алфавитно-цифровой информации, а также осуществлять вертикальную и горизонтальную прокрутку на экране монитора и просматривать все ОЗУ. Участки воспроизведения графической и алфавитно-цифровой информации могут че-

редоваться с дискретностью 16 строк развертки по вертикали и 1 символ по горизонтали.

Наличие контроллера прямого доступа к памяти КР580ИК57, дополненного регистром данных, позволяет пересылать данные между зонами ОЗУ, минуя процессоры. Это повышает производительность системы и аппаратно поддерживает систему «электронных дисков».

В моноблоке ППЭВМ «Истра» (450×250×425 мм) размещены системная плата, бестрансформаторный источник питания, плата управления монитором (со средствами управления ЭЛТ), монитор на ЭЛТ (с диагональю 23 см), календарь, ОЗУ настройки системы, две 5 1/4-дюймовые дискеты и встроенное алфавитно-цифровое графическое термическое печатающее устройство.

Двенадцать выходных разъемов соединены с общей магистралью для установки в ППЭВМ интерфейсных печатных плат, на которых могут размещаться измерительные средства, схемы управления дополнительными устройствами, расширения ОЗУ, операционные системы в ППЗУ, средства программирования ППЗУ и т. д.

Программное обеспечение ППЭВМ образует несколько оболочек. Эта структура МО поддерживается аппаратной архитектурой ППЭВМ. Внешняя оболочка образует интерфейс пользователя. На этом уровне возможна адаптация пакетов к особенностям тех или иных пользователей, в частности перевод сообщений программ внутренних оболочек на язык, удобный пользователю (подменой сообщений), а также организация работы системы.

Следующая оболочка — прикладные программы вместе с операционной системой, совместимой с CP/M или MS-DOS и другими элементами среды, на которые они рассчитаны.

Внутренняя оболочка — программы эмуляции, использующие аппаратные средства ППЭВМ для эмуляции аппаратной среды, на которую рассчитан данный ППП.

Телефон для справок: 150-33-98, Москва.

Статья поступила 4 ноября 1986 г.

УДК 681.322.1

Г. В. Вигдорчик, М. Я. Вохменцев, В. П. Климкович, П. П. Леонов, В. П. Семик

## ПЕРСОНАЛЬНАЯ ЭВМ ПК-11

Разработка и серийное производство однокристальных микропроцессоров с системой команд типа CM-4 дает возможность в дополнение к семейству CM ЭВМ [1] создавать персональные ЭВМ массового применения. Такие персональные ЭВМ (ПЭВМ) размещаются в корпусе клавиатуры и подключаются к монитору или общему телевизионному приемнику, выполняющему роль дисплея. Их отличает невысокая стоимость, возможность эксплуатации без дисковых накопителей, использование встроенного интерпретатора простого языка высокого уровня (обычно Бейсик), графические, звуковые и музыкальные возможности для создания динамических изображений, видеонигр, большой набор программ на сменных кассетах. Конструкция ПЭВМ рассчитана на быстрое и простое подключение дополнительных внешних устройств без необходимости открывать корпус.

С учетом этих особенностей была разработана персональная ЭВМ ПК-11 (рис. 1). Конструктивно ПК-11 размещена в корпусе клавиатуры, имеющем разъемы для подключения внешних устройств (см. цветную вкладку). Имеются варианты нажимной и сенсорной клавиатуры.

Процессор. В качестве центрального процессора используется БИС микропроцессора КР1801ВМ2 [2],

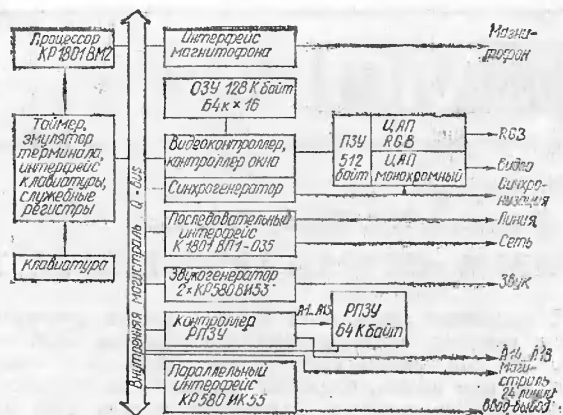


Рис. 1. Структурная схема персональной ЭВМ ПК-11

имеющего систему команд, аналогичную ЭВМ CM-4, «Электроника 60», ДВК. Тактовая частота 9,25 МГц. Процессор позволяет организовать работу в двух режимах USER и HALT, имеющих независимые адресные пространства размером 64К байт.

Режим USER предназначен для выполнения программ пользователя и не имеет каких-либо особенностей по сравнению с единственным режимом работы «Электроника 60». Режим HALT предназначен для реализации служебных и системных программ. Он предусматривает несколько специальных инструкций, обеспечивающих доступ к информации режима USER. Одним из способов перехода в режим HALT является запрос прерывания по линии HALT, что широко используется для организации взаимодействия различных компонент ПК-11.

Процессор имеет высокую производительность: регистровые операции типа «сложение» выполняются за восемь тактов, «умножение» — за 96 тактов, «деление» — за 112 тактов. Взаимодействие процессора с устройством осуществляется посредством регистров, имеющих адреса в строение ввода-вывода.

Память. Физическая память состоит из ОЗУ и ПЗУ. Объем встроенного ОЗУ на микросхемах К565РУ5 равен 256К байт. Конструкция предусматривает возможность установки на плате дополнительных блоков ОЗУ по 256К байт. Встроенное ППЗУ имеет объем 128К байт и построено на микросхемах КМ558РР3. На разъем магистральной можно подключить дополнительную оперативную и постоянную память объемом до 16М байт. Виртуальное адресное пространство разбито на несколько функциональных областей (рис. 2). Некоторые области адресного пространства имеют фиксированное отображение на физическую память, а отображение других (называемых окнами) может изменяться под управлением программы.

Виртуальное адресное пространство разбито на восемь окон размером 8К байт каждое. Окно может перемещаться по физической памяти с дискретностью 4К байт. Управление памятью осуществляется с помощью набора из восьми регистров окна. Режимы

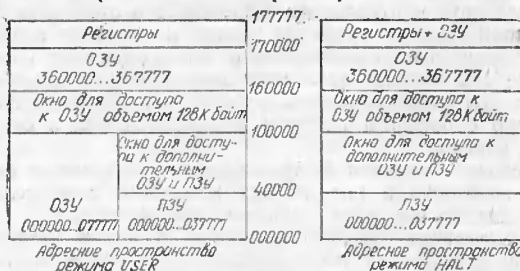


Рис. 2. Распределение памяти персональной ЭВМ ПК-11

USER и HALT имеют различные наборы регистров окна.

Видеоконтроллер ПК-11 формирует на черно-белом или цветном мониторе графические изображения в 16 различных режимах. Одновременно он выполняет функцию регенерации динамического ОЗУ и формирует изображение на экране из отдельных точек в соответствии с содержимым части встроенного ОЗУ. Поскольку изображение на видеомониторе состоит из отдельных строк, то каждой такой строке соответствует непрерывная область памяти (видеострока) размером от 16 до 128 слов. Отдельные видеостроки могут размещаться в любой части ОЗУ в любой последовательности и занимать несмежные области памяти.

Для определения начала очередной видеостроки контроллер использует находящуюся в ОЗУ таблицу адресов строк (ТАС), которая представляет собой непрерывную последовательность из 576 слов (рис. 3). Элемент ТАС содержит величину, определяющую физический адрес соответствующей видеостроки. Таким образом, одно 32-разрядное слово таблицы определяет 28-разрядный физический адрес ОЗУ. Адрес начала ТАС задается в специальном регистре видеоконтроллера.

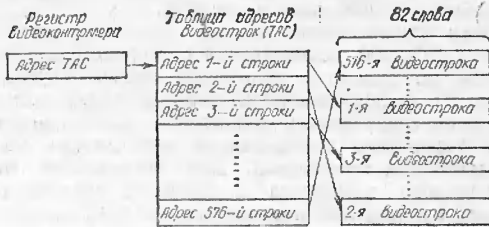


Рис. 3. Структура видеоОЗУ

Каждое слово видеостроки в зависимости от режима определяет отображение 2, 4, 8 или 16 телевизионных точек. Соответствующие разряды точки определяют цветовой код, выбираемый из таблицы палитр, расположенной в ОЗУ. В режиме максимального разрешения изображение формируется на матрице, состоящей из 1024 точек по горизонтали и 288 точек по вертикали. При включении режима чересстрочной развертки число точек по вертикали равно 576.

Прерывания системного таймера синхронизированы с началом обратного хода кадровой развертки, что позволяет программе проводить изменения изображения на экране во время обратного хода луча. Это дает возможность исключить мгновенные искажения изображения при его модификации.

Подключение черно-белого телевизора или монитора производится по входу «видео», а цветного монитора — по входу RGB. Дополнительно вырабатываются отдельные сигналы кадровой и строчной синхронизации для подключения мониторов, не имеющих селектора синхронимпульсов.

Звукогенератор ПК-11 построен на двух БИС программируемого таймера КР580ВИ53. Он формирует звуковые частоты по трем независимым каналам с различной регулировкой громкости по каждому каналу. Одна БИС используется для формирования импульсов звуковой частоты, другая регулирует уровень звукового напряжения, изменяя скважность импульсов высокой частоты, модулируемых звуковой частотой первой БИС. Зависимость звукового напряжения от константы, записанной в регистр счетчика регулятора уровня, близка к логарифмической, что позволяет получать отгибающие, характерные для естественных источников звука. Для осуществления ряда звуковых эффектов предусмотрен второй режим работы регулятора уровня, обеспечивающий изменение тембра звучания одновременно с изменением громкости.

**Внешние интерфейсы.** Интерфейс кассетного магнито-

фона обеспечивает формат записей, совместимый со стандартом MSX. Управление двигателем, кодирование, модуляция и демодуляция данных выполняются программно.

Программируемый 24-разрядный параллельный интерфейс построен на основе БИС КР580ИК55 и предназначен для подключения различных внешних устройств, таких, например, как печатающее устройство, графопостроитель, лабораторные приборы.

Последовательный интерфейс на базе БИС К1801ВП1-035 предназначен для связи ПК-11 с другими ПЭВМ или периферийными устройствами по стандарту «20 МА токовая петля» и RS-232С. Максимальная скорость обмена 57 600 бод. Формат посылок (скорость, четность, число стоповых бит) и стандарт обмена устанавливаются программно.

Приемник интерфейса имеет дополнительный высокочувствительный вход (с входным током не более 100 мкА и входным сопротивлением 100 кОм) для организации параллельной локальной классной сети. Внешний разъем интерфейса последовательного канала содержит переключку, которая разрешает прерывания по сигналу HALT, если приемник зафиксирует состояние «разрыв линии». Это прерывание используется для синхронизации обмена при работе сети. Переключка в раземе предотвращает прерывания при отключении ПЭВМ от линии связи.

Разъем магистрального параллельного интерфейса МПИ предназначен для подключения сменных модулей ПЗУ, дополнительного ОЗУ и контроллеров периферийных устройств, например контроллера накопителя на гибких магнитных дисках (НГМД). Контроллер НГМД для ПК-11 использует метод записи с групповым кодированием и обеспечивает емкость форматированного диска 520К байт или 1040К байт.

Принципиальным отличием архитектуры ПК-11 от SM-4, «Электроника 60» и т. п. является отсутствие стандартных регистров консольного терминала. Генерация символов на экране дисплея и обслуживание клавиатуры происходят программно. Поэтому перенос разработанного ранее программного обеспечения может представлять определенные трудности. Для совместимости со стандартным программным обеспечением в режиме USER в ПК-11 имеются четыре регистра, предназначенные для эмуляции стандартного консольного терминала. Эти регистры доступны в обоих режимах процессора и имеют стандартные адреса (177 560... 177 566), а также позволяют управлять прерываниями со стандартными адресами векторов (60, 64). Регистры эмулятора имеют стандартные форматы. Эмуляция основана на прерывании по сигналу HALT при операции записи по адресу регистра буфера экрана. При операции чтения по адресу этого регистра происходит установка разряда готовности в регистре состояния и начинается процедура прерывания по вектору 64.

При эмуляции клавиатуры запись в регистр буфера клавиатуры устанавливает разряд готовности в регистре состояния и происходит процедура прерывания по вектору 60. Операция чтения по адресу регистра буфера сбрасывает разряд готовности.

**Программное обеспечение.** Встроенное программное обеспечение (размещаемое в ПЗУ) включает базовую операционную систему (БОС) и систему программирования Бейсик. БОС содержит драйверы устройств, входящих в базовую конфигурацию ПК-11, средства инициализации и настройки на конфигурацию, графические примитивы. Дополнительно в состав БОС входят эмуляторы графического и алфавитно-цифрового терминалов, что позволяет использовать ПК-11 в качестве терминала другой ЭВМ. При подключении внешних устройств, не входящих в базовую конфигурацию, необходимо предусматривать наличие ПЗУ в составе контроллера, которое содержит программную поддержку устройства, выполненную по правилам, предусмотренным в БОС.

Язык программирования Бейсик является подмножеством языка MSX BASIC. Отсутствуют операторы, непосредственно связанные с аппаратными особенностями стандарта MSX. Учет этих особенностей позволяет создавать программы, идентичные для ПК-11 и ПЭВМ MSX. Обмен текстами программ может легко выполняться посредством кассетной магнитной ленты благодаря совместимости физических и логических форматов записи. При подключении контроллера диска, Бейсик дополняется средствами работы с дисковой файловой системой, содержащимися в ПЗУ контроллера. Появляются операторы и функции, обеспечивающие инициализацию и форматирование диска, запись и считывание программ и данных из файлов на диске, копирование, переименование, удаление файлов, получение каталога файлов на диске.

Если в состав ПК-11 входит НГМД, то можно использовать дисковую операционную систему РАФОС/ПК, в состав которой входят различные системы программирования и широкий набор служебных и прикладных программ [3]. РАФОС/ПК обеспечивает программную совместимость с остальными версиями РАФОС и системами ОС ДВК, ФОДОС. Она служит инструментальной системой для разработки программного обеспечения, которое в дальнейшем может применяться в базовых конфигурациях ПК-11.

Телефон для справок 433-73-57, Москва.

#### ЛИТЕРАТУРА

1. Малые ЭВМ и их применение / Под общ. ред. Б. Н. Наумова. — М.: Статистика, 1980.
2. Однокристальные микропроцессоры комплекта БИС серии K1801/В. Л. Дашунян, Ю. И. Борщенко, В. В. Науменков и др. // Микропроцессорные средства и системы. — 1984. — № 4. — С. 12—18.
3. Операционная система СМ ЭВМ РАФОС / Л. И. Валикова, Г. В. Вигдорчик, А. Ю. Воробьев и др. — М.: Финансы и статистика, 1984.

Статья поступила 21 мая 1986 г.

УДК 681.322.2

Г. В. Вигдорчик, М. Я. Вохменцев, В. П. Климович, П. П. Леонов

## ПЕРСОНАЛЬНАЯ ЭВМ «КВАНТ»

ЭВМ «Квант», программно совместимая с микроЭВМ «Электроника 60», по основным характеристикам — мерам, потребляемой мощности и производительности — относится к классу персональных профессиональных ЭВМ. По системе команд, программному обеспечению, возможностям использования широкого набора внешних устройств и быстродействию ППЭВМ «Квант» сравнима с мини-ЭВМ СМ-4. При выполнении многих практических задач реальная производительность ППЭВМ в ряде случаев превосходит СМ-4. Это позволяет «Кванту» заменять мини-ЭВМ во многих традиционных для них областях применения: автоматизации контрольной деятельности, инженерных и научных расчетов, обработки результатов эксперимента, в учебном процессе в высшей и средней школе, системах управления технологическими процессами, в качестве индивидуального инструментального комплекса для разработки и отладки программ, интеллектуальной станции вычислительных сетей и т. п.

ППЭВМ «Квант» содержит набор функционально законченных устройств (модулей), объединенных с помощью магистрали, реализованной на основе междудольного параллельного интерфейса (МПИ). В базовую конфигурацию ППЭВМ входят платы центрального процессора, системного контроллера, контроллера НСМД и четыре платы ОЗУ.

Центральный процессор работает с шестнадцатерядными словами данных и байтами. Архитектура и система команд центрального процессора аналогичны

микроЭВМ «Электроника 60М». В набор команд входят команды расширенной арифметики и команды арифметики с плавающей запятой. На ППЭВМ «Квант» можно использовать все программное обеспечение микроЭВМ «Электроника 60», а также систему РАФОС [1] со всеми системами программирования и пакетами прикладных программ [2].

Быстродействие центрального процессора составляет около 250 тыс. операций типа регистр — регистр в секунду. Центральный процессор формирует 22-разрядное адресное слово, что позволяет расширить память ППЭВМ до 4М байт. В состав ППЭВМ входят платы быстродействующего ОЗУ с коррекцией ошибок. Информационная емкость каждой платы составляет 256К байт. ППЭВМ может иметь до 16 таких плат.

В качестве внешней памяти используются гибкие диски диаметром 133 мм в режиме прямого доступа. В базовый состав «Кванта» входит один дискет, дополнительно может быть подключено до семи устройств. Технические характеристики устройства внешней памяти определяются типом используемого дискета. Емкость отформатированного диска составляет 520К байт (НГМД-6021), среднее время доступа — 250 мс, скорость обмена — 20К слов в секунду.

Базовая модель комплектуется алфавитно-цифровым дисплеем ДС-2000, совместимым с терминалом «Видеотон 340», но можно использовать любой другой тип дисплея. По имеющимся параллельным и последовательным линиям связи можно подключить АЦПУ, перфокарточное устройство ввода-вывода или другие ЭВМ в многомашинный комплекс. Для организации многотерминального комплекса к ППЭВМ предусмотрены последовательные линии связи (специально разработанная плата 8-канального последовательного интерфейса). Кроме обмена по последовательным линиям, эта плата позволяет осуществлять обмен с накопителем на 203-мм гибком диске или вывод на устройство печати. Дополнительно в состав ППЭВМ могут входить контроллеры цветного дисплея и графопостроителя.

Конструктивно ППЭВМ выполнена в корпусе с размерами 160×440×440 мм. Корпус устанавливается в вентиляционную панель высотой 45 мм. В задней части корпуса располагается блок питания и радиатор с силовыми транзисторами. Функциональные блоки машины представляют собой печатные платы размером 240×135×12,5 мм, расположенные вертикально для облегчения теплового режима, и соединенные с магистралью МПИ посредством печатных разъемов, совместимых с разъемами микроЭВМ «Электроника 60». Платы легко устанавливаются в машину и удаляются из нее после снятия передней панели корпуса.

Разъемы, предназначенные для подключения базового набора внешних устройств (дисплей, АЦПУ, дополнительный дискет и последовательная линия связи), расположены на задней стенке корпуса и соединены с платами машины внутренними лепточными кабелями. Дополнительные внешние устройства можно соединять непосредственно с платами, пропустив кабели через отверстие в задней стенке машины. Если ППЭВМ работает в режиме переключений (например, в составе лабораторного оборудования), можно смонтировать соединительные разъемы на передней панели.

Блок питания состоит из силового трансформатора с фильтрами питания и линейных стабилизаторов напряжения. Чтобы исключить повреждения, в стабилизаторе предусмотрена защита от перегрузок по току, короткого замыкания выхода и повышенных напряжений. Использование линейного, а не импульсного блока питания исключает помехи по цепям питания, что даст возможность использовать в составе ППЭВМ модули обработки аналоговых сигналов. Блок питания вырабатывает стабилизированные напряжения питания 5, 12 и —12 В и обеспечивает выходной ток 25 А в цепи 5 В и 3 А в цепях 12 и —12 В. На плате управления блоком питания имеется таймер с частотой 50 Гц, выраба-

тывающий требования прерывания. Таймер может работать от сети или использовать кварцевый генератор в качестве источника опорной частоты.

Плата центрального процессора ЦП1.2 построена на базе микропроцессорного комплекта БИС серии КР581. Использование микросхем этого комплекта не имеет каких-либо особенностей. Генератор стабилизированного напряжения смещения для этих микросхем питается от напряжения 5 В. Он состоит из автогенератора и усилителя мощности на КМОП-инверторах, выпрямителя и стабилизатора напряжения.

Двадцатидвухразрядный адрес формируется при помощи контроллера окна, состоящего из блока регистров, сумматора, инкрементора и компаратора. Контроллер управляется посредством трех доступных микропроцессору регистров: регистра смещения (РС), регистра начала окна (РНО) и регистра конца окна (РКО). Если при обращении к магистрали виртуальный адрес, вырабатываемый микропроцессором, больше или равен содержимому РНО и меньше содержимому РКО, компаратор разрешает работу контроллера. Физический адрес, передаваемый в магистраль, вычисляется как сумма виртуального адреса и содержимого регистра смещения, умноженного на 256. Младшие 16 (0...15) разрядов этой суммы формируются сумматором, а старшие разряды (16...21), которые соответствуют разрядам 8...13 РС, проходят через инкрементор, который модифицирует их значение при возникновении переноса из младших разрядов. Входы шинных формирователей, передающих адрес на линии магистрали, подключаются мультиплексорами к выходам контроллера окна в том случае, если компаратором разрешена работа контроллера. В остальное время они соединены с соответствующими линиями микропроцессора.

Таким образом, любая часть виртуального адресного пространства микропроцессора с дискретностью 256 байт может быть отображена на любую часть физического адресного пространства, объем которого определяется разрядностью адреса и составляет 4М байт.

Процессор ЦП1.2 может управлять регенерацией всей динамической памяти в системе. При программировании задач реального времени (измерение, управление объектами и т. п.) на микроЭВМ «Электроника 60» возникают проблемы, связанные с циклами регенерации. В некоторых случаях из-за этого приходится отказываться от использования динамических ОЗУ. В процессоре ЦП1.2 никаких неприятностей из-за регенерации не возникает благодаря тому, что регенерация осуществляется короткими тактами. Блок регенерации требует предоставления прямого доступа к памяти каждые 64 мкс. Получив предоставление, эта схема проводит четыре цикла регенерации. Такой такт регенерации длится не более 6 мкс. Весь период регенерации длится 2 мс, а затем повторяется.

Модуль системного контроллера (плата СК-2) обеспечивает связь машины с системным терминалом, перфоленточным устройством ввода-вывода и устройством печати по параллельному асинхронному интерфейсу, имеет один канал последовательного обмена, к которому может быть подключено любое устройство. Кроме того, в состав системного контроллера входит программируемый таймер, предназначенный для организации работы вычислительной системы в реальном масштабе времени.

Обмен с устройствами, подключенными к системному контроллеру, может осуществляться как чисто программно, так и по прерываниям. Адреса регистров устройств и векторов прерывания, а также назначение разрядов регистров соответствуют общепринятым соглашениям. Скорость обмена по последовательному интерфейсу может быть выбрана из следующего ряда значений: 9600, 4800, 2400, 1200 и 600 бод.

Приемник последовательного интерфейса имеет регистры с адресами 176000 (регистр состояний) и 176002 (регистр данных), адрес вектора прерывания 300, адре-

са для передатчика последовательного интерфейса — 176004, 176006 и 304. Режим работы последовательного интерфейса устанавливается программно записью в регистр программирования с адресом 176476 (все адреса даны в восьмеричной записи). При помощи битов этого регистра можно изменять число информационных битов в посылке в диапазоне от 5 до 8, число стоповых битов, управлять контролем четности. В регистре состояний приемника последовательного интерфейса в случае возникновения ошибки передачи устанавливаются разряды, отражающие характер ошибки: неполное, ошибки четности, формата или обрыв линии.

Программируемый таймер имеет регистр состояний с адресом 177540 и регистр данных с адресом 177542. Таймер может инициировать прерывания с адресом вектора 104 через равные промежутки времени. Период работы таймера определяется 8-разрядным числом, записанным в регистр данных таймера, и может изменяться от 26 до 6656 мкс с дискретностью 26 мкс, что соответствует единице младшего разряда регистра данных. Кроме того, таймер может вырабатывать сигнал требования прерывания по линии запроса прерывания от системного таймера (с адресом вектора 100).

Контроллер НГМД на основе микропроцессора К1801ВМ1 позволяет подключать ППЭВМ до восьми накопителей на гибких 133-мм магнитных дисках и обслуживать накопители различных типов одновременно. Настройка на конкретный тип накопителя происходит либо автоматически (с использованием служебной информации на диске), либо программно с помощью специфических функций. Накопители должны обладать поперечной плотностью записи 48...200 цилиндров на дюйм, обеспечивать двустороннюю запись информации, чтение записи данных при длительности битового элемента 2,6 мкс, иметь стандартный интерфейс.

Метод записи — запись с групповым кодированием (ЗГК), емкость неформатированной дорожки составляет не менее 7600 байт. Контроллер может выполнять форматирование диска с записью служебной информации в заголовок диска. Емкость форматированной дорожки — 6656 байт (13 секторов по 256 байт). При наличии двух резервных цилиндров на диске контроллер может замещать до 52 секторов на резервные как автоматически (при форматировании), так и программно с помощью соответствующей спецификации. При чтении поиск замещенных секторов производится автоматически, для этого не требуется специальных средств операционной системы.

Информационная емкость диска, отформатированного секторами по 512 байт, зависит от типа накопителя с накопителем, обеспечивающим запись и чтение на 40 цилиндров, и составляет 520К байт.

Контроллер может выполнять чтение, запись и проверку данных, чтение регистра ошибок, начальную загрузку операционной системы (загрузку первого сектора в память с адресом 000000...000776 и запуск программы с адреса 000000), форматирование и проверку диска с замещением дефектных блоков и запись служебной информации в заголовок блоков.

Кроме того, контроллер выполняет специфические функции программной установки параметров контроллера. В режиме отладки он обеспечивает выдачу сообщений внутренней диагностики на экран пультового терминала в режиме прямого доступа.

В адресном пространстве ППЭВМ доступны четыре регистра, с помощью которых центральный процессор осуществляет управление контроллером: регистры команд и состояний, адреса диска, адреса шины и счетчик слов. Кроме того, ряд доступных по чтению регистров контроллера находится по адресам 173000...173016. При включении ППЭВМ и после сбоя питания процессор начинает выполнять программу с адреса 173000. Выставляя в этих регистрах коды инструкций, которые исполняются центральным процессором, контроллер управляет процессом начальной загрузки.

Обмен информацией между памятью и диском осуществляется в режиме прямого доступа к памяти. Контроллер может осуществлять обмен в 22-разрядном адресном пространстве, т. е. имеет доступ ко всей расширенной памяти. Обмен происходит словами и одиночными циклами (длительность цикла около 1,2 мкс, средняя скорость обмена около 20К слов в секунду). По окончании выполнения операции и при возникновении ошибки обмена контроллер инициирует прерывание. Адрес вектора прерывания может быть изменен с помощью соответствующей спецфункции. При обращениях к диску контроллер включает двигатели накопителя. Если повторных обращений нет в течение 2 с, то контроллер выключает двигатели.

Контроллер работает под управлением микропроцессора К1801ВМ1, которому доступны внутреннее ОЗУ данных емкостью 1К 16-разрядных слов и ПЗУ программы емкостью 4К слов. Циклы обращения к магистрали выполняются контроллером магистрали К1802ВВ2. Кодирование записываемой и декодирование считанной информации осуществляет схема кодирования-декодирования, выполненная на ПЗУ. На линию данных малого интерфейса данные подаются с выхода сдвигового регистра, формирующего 20-разрядную последовательность битов для каждого записываемого слова. Для компенсации фазовых искажений, зависящих от линейной скорости носителя относительно головки и, следовательно, от радиуса дорожки, используется предкомпенсатор, управляемый микропроцессором. При чтении информации с диска осуществляется синхронизация с сигналом, поступающим по линии данных, при помощи генератора тактовых импульсов с инерционной фазовой автоподстройкой частоты. Синхронность достигается при чтении последовательности в заголовке сектора и поддерживается во время чтения сектора.

Оперативное запоминающее устройство (плата П256) представляет собой динамическую полупроводниковую память на основе микросхем К565РУ5 емкостью 256К байт с возможностью коррекции одиночных ошибок. Устройство может работать в адресном пространстве объемом 4М байт, что обеспечивается разрядностью схемы дешифратора адреса. Положение платы в адресном пространстве задается с дискретностью 256К байт при помощи переключателей, расположенных на плате.

Кроме схемы согласования с магистралью и основной матрицы памяти, на плате расположены две одинаковые схемы коррекции ошибок — для младшего и старшего байтов. В каждом блоке коррекции имеется дополнительная матрица памяти для хранения контрольных кодов. При записи в основную матрицу памяти для каждого байта генерируется контрольный код, который записывается в дополнительную матрицу памяти. При чтении информации также генерируется контрольный код, который сравнивается с кодом, хранящимся в памяти. Результат сравнения контрольных кодов, называемый синдромом, содержит информацию о наличии ошибки и ее положении внутри байта. В случае необходимости ошибка исправляется. Благодаря тому, что схема коррекции ошибок реализована на быстродействующих ПЗУ, она не вносит заметной задержки при обмене с памятью, так что быстродействие платы в целом определяется быстродействием микросхем памяти.

**Дополнительные устройства.** Кроме базового набора плат, в состав ППЭВМ могут входить устройства, расширяющие ее функциональные возможности.

Контроллер К-7 для работы с графопостроителями или другими устройствами с аналоговым управлением может быть использован как программируемый двухканальный цифро-аналоговый преобразователь в случаях, когда не требуется высокого быстродействия. Контроллер представляет собой плату с микропроцессором КР5801К80А, который управляет двухканальным ЦАП. В адресном пространстве микропроцессора имеются ПЗУ программ объемом 4К байт и ОЗУ данных такого же объема. Процессор может принимать и

исполнять команды, поступающие со стороны центрального процессора ППЭВМ, в частности управлять цифровыми аналоговыми преобразователями так, чтобы напряжение на их выходах изменялось во времени по определенному закону. Базовый вариант программы контроллера обеспечивает управление двухкоординатными самописцами и осуществляет движение рабочего органа с плавным разгоном до максимальной скорости и торможением. Цифро-аналоговые преобразователи 12-разрядные, диапазон изменения выходного напряжения 0...8,192 В с дискретностью 2 мВ.

Графический вывод информации на экран может осуществляться с помощью контроллера цветного растрового дисплея (плата ЦДР). Это устройство представляет собой динамическое ОЗУ (экранная память), к которой возможен доступ по чтению и записи со стороны центрального процессора посредством регистра управления и регистра данных. Схема видеоконтроллера вырабатывает синхросигнал для монитора и осуществляет регенерацию изображения на экране, считывая информацию из памяти при каждом ходе развертки. Развертка прогрессивная, 50 кадров в секунду, разрешение 256×256 элементов изображения, для каждого элемента изображения в памяти хранится два бита.

Для организации многотерминальных и многомашинных комплексов разработано устройство восьмиканальной последовательной связи (плата КТЛК-8), обладающее совместимостью с интерфейсами RS-232C и «20 мА токовая петля». Это устройство способно вести передачу и прием со скоростями 50...57600 бод с отключаемым контролем по четности или по нечетности в формате 7 или 8 бит в посылке. На этой плате, кроме того, расположена схема параллельного интерфейса, которая может обслуживать устройство печати или накопитель на 203-мм гибком диске (режимы выбираются переключателями, расположенными на плате).

В связи с постоянным обновлением номенклатуры микросхем и расширением круга задач, возлагаемых на персональные ЭВМ, появляется необходимость и необходимость разрабатывать новые устройства для работы в составе описываемой машины. В частности, разработана и проходит испытания новая плата центрального процессора (ЦП-11.3) с быстродействием 1 млн операций регистр — регистр в секунду. Кроме собственно процессора, на этой плате находятся интерфейсные схемы для системного терминала, устройства печати и последовательной линии связи, что позволит использовать ППЭВМ без специальной интерфейсной платы. Кроме того, на плате процессора находится РПЗУ объемом 16К байт. Оно не занимает места в адресном пространстве пользователя и содержит резидентный отладчик с расширенными возможностями, комплект начальных загрузчиков и диагностические программы.

Разрабатываемый контроллер внешней памяти К-5.2 обеспечивает возможность работы с гибкими дисками диаметром 133 мм по методам модифицированной фазовой модуляции (МФМ) и ЗГК, гибкими дисками диаметром 203 мм (ГМД-7012) и накопителями на магнитной ленте. При работе с ИМЛ это устройство полностью программно совместимо со стандартными контроллерами ИМЛ, используемыми в составе мини-ЭВМ СМ-4 и СМ-1420, и может обслуживать как мини-ИМЛ типа СМ-5300 и СМ-5005, так и накопители типа ЕС-5012.

Устройство К-7.2 позволит управлять различными механизмами, имеющими в качестве исполнительных элементов шаговые двигатели. Высокая производительность микропроцессора, являющегося основой устройства К-7.2, обеспечит возможность управлять перемещениями по трем координатам одновременно, с высокой скоростью и программируемым ускорением.

Модульная конструкция и стандартный межмодульный интерфейс предоставляют пользователю ППЭВМ

А. Г. Алексенко, М. А. Глазков, А. А. Галицын

## ВЫСОКОНАДЕЖНАЯ ПЭВМ НА БАЗЕ БИС К1810ВМ86

Наиболее важная проблема при создании ПЭВМ — достоверность и надежность функционирования [1]. Рассматривается трехпроцессорный вариант ПЭВМ на основе БИС К1810ВМ86, К1810ВМ87, КМ1816ВЕ48, обладающий высоким уровнем контролепригодности, достигнутым путем введения специального процессора КМ1816ВЕ48 в качестве встроенных средств тестового диагностирования. Помимо обеспечения требований надежности при разработке данной ПЭВМ ставились следующие задачи:

получить предельно высокие вычислительные характеристики, обеспечиваемые БИС серии К1810 (быстродействие 1,5...2,5 млн. оп./с);

предусмотреть возможность повышения тактовой частоты процессора в будущем до 8...10 МГц для получения быстродействия 3...5 млн. оп./с;

обеспечить возможность наращивания вычислительных ресурсов за счет подключения дополнительных процессоров, блоков памяти емкостью до 1М байт, интерфейсов со стандартными периферийными устройствами.

### Состав и структура технических средств ПЭВМ

Конструктивно микроЭВМ выполнена в виде крейта с кросслайтой, куда устанавливаются функционально законченные частичные блоки (процессор, ОЗУ емкостью 128К байт, блок системных интерфейсов, блок прикладных интерфейсов, блок прямого доступа в память). Все частичные блоки объединяются между собой через общую шину на кросслайте по правилам интерфейса Multibus (рис. 1).

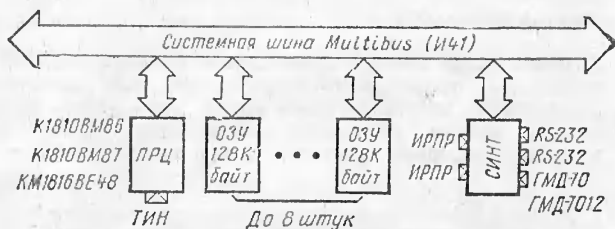


Рис. 1. Структурная схема микроЭВМ:

ПРЦ — процессор, ТИН — технологический интерфейс, СИИТ — системный интерфейс

**Процессор.** В состав частичного блока процессора входят две многослойные печатные платы с двухсторонним расположением элементов: модуль процессора и интерфейс с системной общей шиной (СОШ).

Структурная схема модуля процессора приведена на рис. 2. Конструктивно с одной стороны платы (А) размещено процессорное ядро, а с противоположной стороны (Б) — ОЗУ и ПЗУ объемом по 8К байт.

«Квант» возможность расширять ее функциональные возможности, разрабатывая и включая в состав машины дополнительные модули в соответствии со своими потребностями. Это позволяет использовать ПЭВМ для автоматизации эксперимента, управления объектами в реальном масштабе времени, на рабочем месте разработчика микропроцессорной и другой электронной техники.

Процессорное ядро построено следующим образом. На одной общей внутренней 21-разрядной шине адресов/данных находятся три основных вычислительных узла: собственно микропроцессор (МП) К1810ВМ86, БИС арифметического расширителя (АР) К1810ВМ87 для выполнения операций с плавающей точкой над 32- и 64-разрядными словами с быстродействием около 50 тыс. оп./с и тестовый процессор (ТП) КМ1816ВЕ48. У БИС КМ 1816ВЕ48 имеется три 8-разрядных трехстабильных порта ввода-вывода. Первые два порта формируют 16-разрядные слова данных и младшую часть адреса и соответственно подсоединены к младшей части общей внутренней шины адресов данных. Для формирования оставшейся старшей части адреса используется четыре выходных разряда программируемого параллельного интерфейса (ППИ) — БИС КР580ВВ55, подключенные к общей шине адресов/данных через регистр-усилитель дополнительного адреса (РДА).

Порядок использования внутренней шины адресов/данных каждым из трех вычислительных узлов определяется арбитром локальной шины (АЛШ). У него существует два режима работы. В первом режиме после начального запуска всей системы «хозяином» внутренней шины является ТП. ТП, работая по специальной программе, проверяет отсутствие коротких замыканий на внутренней шине, тестирует внутренние ОЗУ и ПЗУ блока процессора и т. д. МП и АР в это время удерживаются в пассивном состоянии при помощи стандартного механизма захвата шин. Если результат тестирования внутрисюльных ресурсов положительный, то ТП через АЛШ запускает МП и АР.

В случае обнаружения внутрисюльной неисправности МП и АР удерживаются в пассивном состоянии и выдается сигнал ERROR, используемый для зажигания светодиода «отказ» и блокировки буферных усилителей, через которые блок процессора соединен с общей шиной Multibus.

Программа тестирования, выполняемая ТП, будет правильно работать даже при коротких замыканиях на шинах адресов и данных, т. е. в ситуациях, когда работа основного МП полностью невозможна и, следовательно, нельзя будет получать информацию о характере отказа.

Второй режим работы АЛШ реализуется, когда в модуле процессора нет ТП. В этом случае после начального теста управления берет на себя основной МП, и уже он выполняет сначала тестирование аппаратуры, а затем прикладные программы. При обнаружении неисправности процессор переходит в состояние ожидания и осуществляется блокировка буферных усилителей шины Multibus.

В обоих режимах работы, если позволяют ресурсы, производится выдача кода ошибки через ППИ на технологический интерфейс (ТИН).

В состав процессорного ядра входят также генератор тактовых импульсов (ГТИ) и схема начального пуска-сброса (СБР). Рабочая частота ГТИ 15...18 МГц, что соответствует частоте тактовых импульсов ( $f_T$ ), подаваемых на МП, АР и ТП, 5...6 МГц. Обеспечена возможность доведения  $f_T$  до 8...10 МГц и соответственно, частоты ГТИ до 24...30 МГц.

Кроме того, в состав модуля процессора входят: формирователь системных управляющих сигнала-

### ЛИТЕРАТУРА

1. Операционная система СМ ЭВМ РАФОС / Л. И. Валкова, Г. В. Вигдорчик, А. Ю. Воробьев и др. М.: Финансы и статистика, 1984.
2. Малые ЭВМ и их применение (Под общ. ред. Б. Н. Наумова). М.: Статистика, 1980.

Телефон для справок: 433-73-57, Москва.

Статья поступила 16 июня 1986 г.

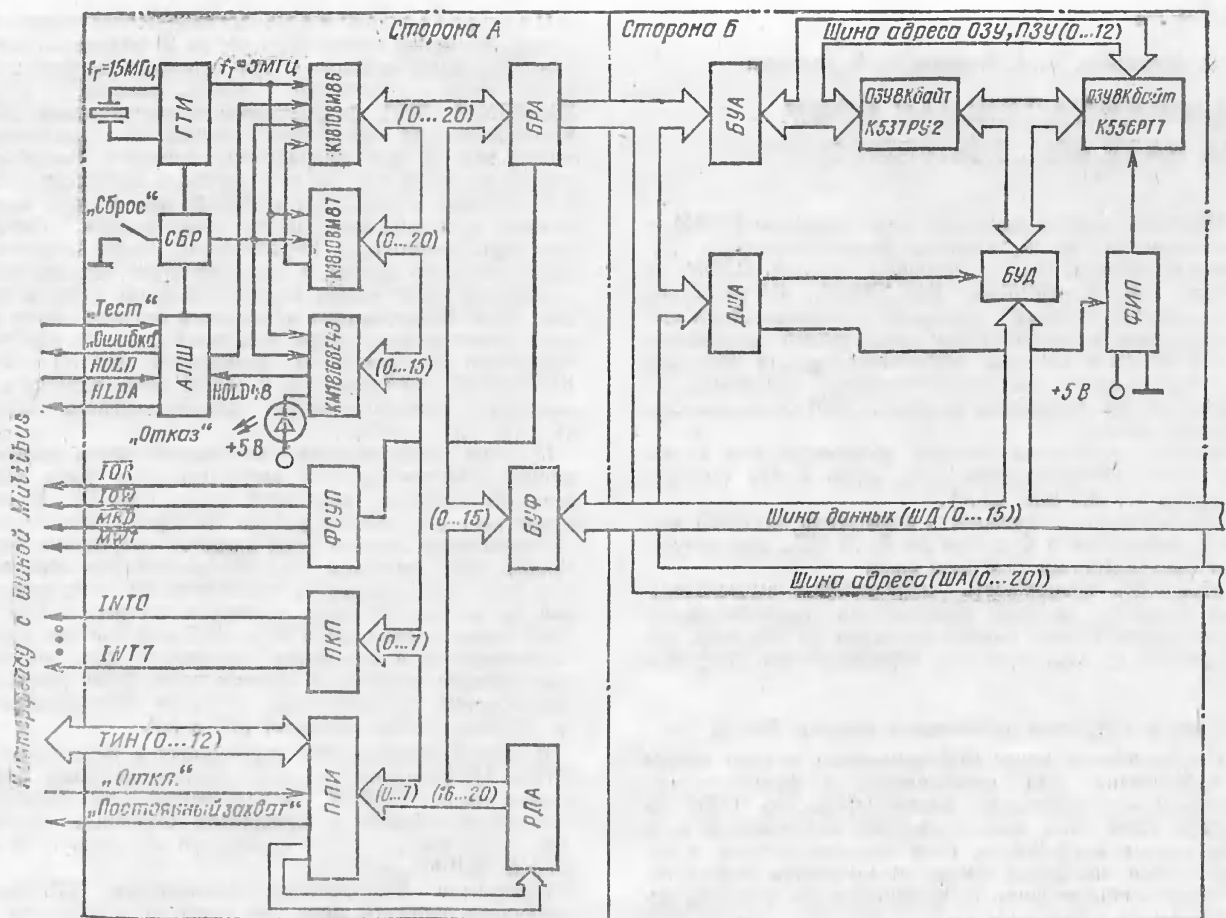


Рис. 2. Структурная схема модуля процессора

лов (ФСУП), выдающий сигналы чтения памяти  $\overline{MRD}$ , записи в память  $\overline{MWT}$ , чтения устройства ввода-вывода  $\overline{IOR}$ , записи в устройство ввода-вывода  $\overline{IOW}$ , сигнал сброса адреса  $\overline{ALE}$ ;

буферный регистр адреса (БРА) для запоминания по сигналу  $\overline{ALE}$  адреса памяти или номера устройства ввода-вывода;

буферный усилитель-формирователь шины данных (БУФ) для увеличения нагрузочной способности ЛШАД и преобразования ее в шину данных (ШД);

программируемый контроллер прерываний (ПКП) на восемь входов, реализованный на БИС К1810ВМ59А.

На стороне Б платы процессорного модуля расположены ОЗУ (БИС К537РУ2) и ПЗУ (БИС К556РТ7) по 8К байт в каждом. В качестве ОЗУ использованы БИС К537РУ2, для ПЗУ К556РТ7. Адрес на ОЗУ и ПЗУ подается через 13-разрядный буферный усилитель адреса (БУА). Входы-выходы ОЗУ и выходы ПЗУ соединены шиной данных через двунаправленный буферный усилитель данных (БУД). Дешифратор адреса (ДША) определяет, в каком месте полного диапазона адресов (1М байт) находятся ОЗУ и ПЗУ. Обычно ОЗУ находится в самом начале адресного пространства по адресам 0...1FFFH, а ПЗУ — в конце адресного пространства по адресам FF000H...FFFFFFH. Для экономии потребляемой мощности от ДША запускается формирователь импульсного питания (ФИП) ПЗУ.

В состав процессорного блока входит интерфейс с системной общей шиной (СОШ), обеспечивающей:

взаимодействие модуля процессора с блоками внешней памяти и устройствами ввода-вывода при помощи стандартного набора сигналов шины; возможность совместной работы нескольких процессорных блоков в мультипроцессорной системе, а при необходимости —

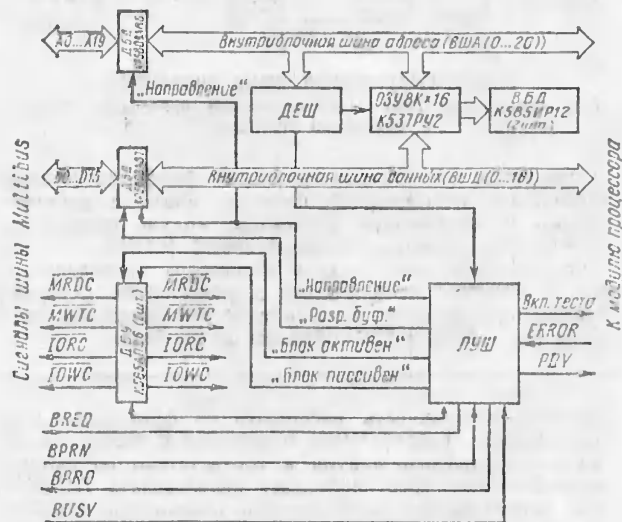


Рис. 3. Структурная схема интерфейса с системной общей шиной



отключение неисправного блока от системы. Основными частями интерфейса СОШ (рис. 3) являются:

двухнаправленный буферный усилитель шины адреса (ДБА), выполненный на трех БИС К580ВА86, для соединения внутриблочной шины адресов и шины адресов Multibus;

двухнаправленный буфер шины данных (ДБД). Служит тем же целям, что и ДБА, но для шины данных;

двухнаправленный буфер управляющих сигналов (ДБУ) на основе двух БИС К585АП26.

Передача управляющих сигналов  $\overline{MRDC}$ ,  $\overline{MWTC}$ ,  $\overline{IORC}$ ,  $\overline{IOWC}$  из процессорного блока на Multibus осуществляется по разрешающему сигналу «Блок активен», в обратном направлении — по сигналу «Блок пассивен»;

логика управления шиной (ЛУШ). Служит для задания временных диаграмм переключения ДБА, ДБД, ДБУ, их записания по сигналу ERROR от процессора. Кроме того, в состав данного узла включен стандартный механизм приоритетного выхода процессорного блока на Multibus с использованием либо гирляндной (последовательной), либо параллельной схемы задания приоритетов. В функции логики управления шиной входит генерация сигнала «Вкл. теста» для проверки работоспособности самого блока. Этот сигнал генерируется в том случае, когда другой процессорный блок системы (если он есть) делает запись любой информации во внутреннюю память блока по абсолютному адресу 00003H.

В состав интерфейса СОШ входит дополнительное ОЗУ статического типа емкостью 8К байт. По способу построения оно практически идентично ОЗУ модуля процессора и состоит из дешифратора (ДЕШ), устанавливающего диапазон адресов 2000H...3FFFH, собственно банка ОЗУ на БИС К537РУ2 и выходного буфера данных (ВБД) на двух БИС К585ИР12. Для внутриблочного ОЗУ установлены адреса 0...3FFFH, т. е. общий объем ОЗУ равен 16384 байт.

Блок динамического ОЗУ предназначен для расширения памяти системы до 1М байт ступенями по 128К байт. Блок реализован по схеме с автономной асинхронной регенерацией и состоит из следующих основных узлов (рис. 4):

банка ОЗУ из 72 БИС типа К565РУ3 по 16К байт каждая. В топологии печатной платы предусмотрена возможность установки БИС 565РУ5, при этом информационная емкость блока возрастает до 512К байт. Организация банка: 65536 слов по 16 разрядов при емкости блока 128К байт и 262144 слов по 16 разрядов при емкости 512К байт. Непосредственно для за-

поминания используются только 64 БИС ОЗУ, остальные — для контроля по четности старшего и младшего байтов слова при помощи схемы контроля четности;

генератора смещения (ГС), формирующего напряжение  $-5$  В, которое необходимо для БИС К565РУ3 наряду с напряжением питания  $+5$  и  $+12$  В. Когда применяется БИС К565РУ5 (не требующая смещения), детали, относящиеся к генератору смещения, на печатную плату не устанавливаются;

коммутатора адресов (КА) с тремя состояниями на выходе. В БИС динамических ОЗУ используется мультиплексированный режим подачи адресов, т. е. сначала подается одна половина адресов (разряды А0...А6), потом другая половина (А7...А13). Когда используются БИС К565РУ5, коммутируются разряды А0...А7 и А8...А15. Переключаются адреса сигналом «Коммутация адресов», генерируемым логикой управления памятью (ЛУП);

счетчика адресов регенерации (САР), который наращивается на единицу в каждом акте регенерации. По сигналу «Регенерация» выход КА переводится в третье состояние и вместо адресов чтения-записи на мультиплексированную адресную шину ОЗУ передается адрес регенерации. Когда регенерации нет, выход САР переводится в третье состояние, разрешая штатный проход адреса чтения-записи;

двухнаправленного буфера данных (ДБД) шины Multibus. Управляется ДБД двумя сигналами, генерируемыми логикой управления — «Акт» (включение буфера) и «Направление» (задание направления передачи информации при операции чтения или записи);

схемы контроля четности (СКЧ). В блоке ОЗУ контролируется четность старшего и младшего байтов 16-разрядного запоминающего слова. При обнаружении ошибки формируется сигнал прерывания в процессор;

генератора запросов на регенерацию (ГЗР) — мультивибратора с циклом около 16 мкс, обеспечивающего регенерацию всех ячеек БИС ОЗУ один раз в 2 мс. Относительные потери времени на регенерацию составляют около 4 %;

арбитра запросов на память (АЗП), которые бывают двух видов: запрос на регенерацию и на чтение-запись. АЗП обеспечивает циклический приоритет обслуживания запросов. Запросами на регенерацию являются импульсы от ГЗР, на чтение-запись — соответственно команды  $\overline{MRDC}$  или  $\overline{MWTC}$ . На выходе АЗП формируются два сигнала: «Работа» (для запуска обслуживания запроса) и «Режим» (чтобы отличить обычный запрос от регенерации);

дешифратора (ДЕШ), задающего диапазон адресов блоков ОЗУ. Всего существует восемь различных диапазонов для блока емкостью 128К байт: 0...1FFFFH, 20000H...3FFFFH, и так далее до 1М байт (для блока емкостью 512К байт существуют два диапазона: 0...512 и 512...1024К байт). Выбор диапазона адресов осуществляется переключками;

логики управления памятью (ЛУП), формирующей требуемую последовательность стробирующих сигналов RAS и CAS, подаваемых на память, а также сигналы разрешения работы «Акт» и задания направления передачи информации «Направление» для ДБД, сигналы «Регенерация» для отпираания САР и записания КА, «Контроль» для стробирования СКЧ и сигнал «Коммутация адреса». ЛУП реализована на БИС 533ИР16 и работает на частоте 15 МГц. Это обеспечивает длительность цикла ОЗУ 800...900 нс, с учетом времени, необходимого на срабатывание ЛУП и АЗП.

Системный интерфейс (СИИТ) предназначен для сопряжения микроЭВМ с АЦПУ (DZM-180, ROBOTRON, CENTRONICS), накопителем на гибких магнитных дисках (ГМД-70) и дисплеем (15ИЭ-00-01, ВТА2000). Кроме того, в состав системного интерфейса введено

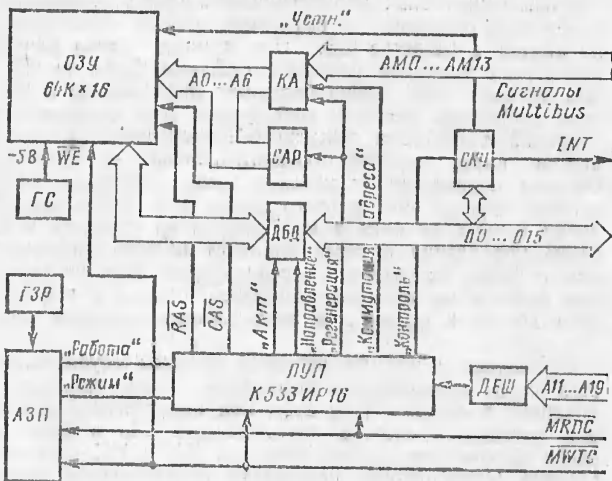


Рис. 4. Структурная схема блока динамического ОЗУ

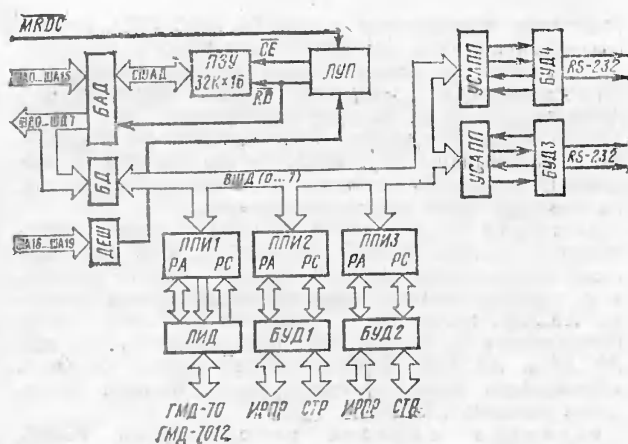


Рис. 5. Структурная схема системного интерфейса

программы-трансляторы с языка ассемблера, языков высокого уровня Бейсик, Паскаль, Фортран.

Операционная система обеспечивает работу с адресным пространством до 1М байт, поддерживая работу до 16 дисководов с объемом памяти 8М байт каждый. Структура файлов ОС полностью совместима с системой CP/M-80. ОС состоит из трех программных модулей: обработки команд (МОК), основной системы (МОС), системы ввода-вывода (МВВ). Первые два модуля занимают 10К байт памяти, размер последнего зависит от конкретной конфигурации системы и находится в пределах 2К байт. Доступ пользователя к системе поддерживается модулем обработки команд, взаимодействие программ с системой — модулями основной системы и системы ввода-вывода. Система может быть расположена в любой области памяти кроме зарезервированных областей прерываний. Сведения о конкретной конфигурации системы передаются через так называемую «базовую страницу», размещенную в области адресов 0000H...001FH ОЗУ относительно смещения в регистре DS. Содержимым «базовой страницы» определяются тип используемой модели и конкретное распределение областей памяти. В состав «базовой страницы» входят также стандартный блок управления файлами и стандартный буфер команд транзитивной программы.

ППЗУ емкостью 64К байт для хранения в будущем кремниевой операционной системы и некоторых системных программ.

В состав СИПТ входят (рис. 5): матрица ПЗУ емкостью 32К 16-разрядных слов, выполненная на 8 БИС ПЗУ типа К573РФ3 (их организация 4К 16-разрядных слов);

буфер адресов/данных (БАД), обеспечивающий сопряжение совместимой шины адресов/данных (СШАД) ППЗУ с адресной шиной и шиной данных Multibus;

дешифратор (ДЕШ), задающий начальный адрес банка ППЗУ. Когда адрес попадает в заданный диапазон, то формируется сигнал «Разрешение ПЗУ», разрешающий работу логике управления ППЗУ; логика управления ППЗУ (ЛУП), формирующая сигналы  $\overline{CE}$  и  $\overline{RD}$ , обеспечивающие чтение информации из ППЗУ и переключение направления БАД;

интерфейс с ГМД, выполненный в виде программируемого параллельного интерфейса (ППИ1) на основе БИС типа КР580ВВ55 и сдвигового регистра К533ИР16. Причем параллельно-последовательные преобразования реализованы аппаратно на сдвиговом регистре, а обработка стробирующих и подтверждающих передачу сигналов — чисто программно. Это позволило упростить схему, сделать ее малочувствительной к помехам в кабелях и практически не снизило скорость обмена информацией с дисками;

два идентичных байтовых программируемых параллельных интерфейса (ППИ2 или ППИ3). Они реализованы на БИС КР580ВВ55 и буферных усилителях данных (БУД1 или БУД2). Вся совокупность стробирующих сигналов генерируется программно, при этом обеспечивается скорость передачи данных около 5 кбайт/с;

два идентичных последовательных интерфейса с протоколом RS-232, выполненных на БИС (универсальных синхронно-асинхронных приемопередатчиках (УСАПП)) КР580ВВ51 и буферных усилителях данных — преобразователях уровня (БУД3 и БУД4). Скорость обмена может быть выбрана из ряда 9600, 4800, 2400, 1200, 600, 300, 1750 75 бит/с.

### Системное программное обеспечение ПЭВМ

В качестве базовой операционной системы микроЭВМ принята ОС, совместимая с CP/M-86. Такой выбор был обусловлен требованием переносимости программных средств, созданных для микропроцессора КР580ИКС0 [2], и необходимостью работы микроЭВМ с произвольным периферийным оборудованием. В состав программного обеспечения машины входят стандартные

Операционная система обеспечивает работу с тремя основными моделями памяти: модель 8080, малая и компактная модели. Модель 8080 интерпретирует память как единый сегмент, где области команд и данных перемешиваются. Эта модель предназначена для обеспечения совместимости с операционной системой CP/M-80. В малой модели предполагается, что области команд и данных разделены и размещаются в различных сегментах. Компактная модель используется, когда в программах отдельных областей команд и данных имеется также одна или несколько областей стеков, а также специальные дополнительные области.

Выбор модели памяти осуществляется в зависимости от конкретной структуры программы в момент генерации загрузочного модуля.

Управление памятью при помощи модуля основной системы выполняется в два этапа. На первом этапе память распределяется с учетом ее физической конфигурации, в соответствии с картой памяти, сформированной пользователем в модуле МВВ, на втором память распределяется динамически для поддержания загрузки и выполнения загрузочных модулей. Заголовком загрузочного модуля определяются требуемая модель и размеры памяти, необходимой для выполнения программы.

Стандартный блок управления файлами размещается в «базовой странице» со смещением 005CH относительно адреса в регистре DS. При помощи этого блока реализован механизм работы с файлами. Зона из первых 12 байт этого блока содержит информацию о номере дисковода, имени и типе файла. Для выполнения операций с файлами модулю основной системы передается адрес соответствующего блока управления. Система просматривает каталог диска дисковода, указанного первым байтом этого блока, и в случае совпадения первых 12 байт в информации из каталога и в блоке управления система копирует полную информацию о файле из каталога в стандартный блок управления файлом на «базовой странице», открывая тем самым доступ к файлу для последующих операций чтения-записи.

Обращение к модулю основной системы осуществляется через программное прерывание N224, зарезервированное в системе. При этом код выполняемой функции передается системе через регистр CL, а байт и слово параметров — через регистры DL и DX соответственно. Однобайтовые результаты возвращаются через регистр AL, значения слов — через регистры AX и BX, значения двойных слов — через регистры ES и BX.

Таблица 1

## Функции для работ с простейшими устройствами ввода-вывода

Наименование	Код	Краткое описание
Ввод с пульта	01Н	Считывание символа с пульта в регистр AL
Вывод на пульт	02Н	Вывод на пульт символа из регистра DL
Ввод на устройство считывания	03Н	Считывание в регистр AL символа с логического устройства считывания
Вывод на устройство перфорации	04Н	Посылка на логическое устройство перфорации символа из регистра DL
Вывод на печатающее устройство	05Н	Посылка на логическое печатающее устройство символа из регистра DL
Прямой ввод-вывод на пульт	06Н	Посылка символа из регистра DL на пульт Если в регистре DL код 0FFH, то посылка 00H в регистр AL, если символ не готов и посылка символа в регистр AL, если символ готов Если в регистре DL код 0FEN, то посылка 00H в регистр AL, если символ не готов и посылка FFH в регистр AL, если символ готов
Получить байт ввода-вывода	07Н	Посылка в регистр AL байта с информацией о текущем назначении логических устройств
Печатать строку	09Н	Пересылка на пульт строки, записанной в памяти, начиная с указанного адреса
Считать буфер пульта	0АН	Пересылка строки с пульта в память, начиная с указанного адреса
Получить состояние пульта	0ВН	В регистр AL заносится информация о готовности символа на пульте
Получить номер версии	0СН	В регистры ВН и ВL заносится информация о номере версии

Таблица 2

## Функции для работы с файлами на диске

Номер п/п	Наименование	Код	Краткое описание
1.	Сброс дисковой системы	0DH	Обеспечивает программный сброс дисковой системы (для замены дисков)
2.	Выбрать диск	0EH	Содержимым регистра DL определяется (регистрируется системой) диск, для последующих операций с файлами

Продолжение табл. 2

Номер п/п	Наименование	Код	Краткое описание
3.	Открыть файл	0EH	Активизируется блок управления конкретным файлом на работающем диске. Операция обязательно должна предшествовать операциям чтения и записи в файл
4.	Закрыть файл	10H	Записывает в каталог диска новый блок управления файлом. Операция обязательна, если после открытия файла имели место операции записи в файл
5.	Найти файл	11H	Поиск в каталоге файла, загрузка соответствующей записи каталога в буфер
6.	Найти следующий файл	12H	Функция аналогична функции 5, но просмотр каталога начинается с последней совпавшей записи. Перед вызовом функции 6 не должно быть других обращений к диску
7.	Уничтожить файл	13H	Удаляет указанный файл
8.	Последовательное считывание	14H	Последовательное считывание в память 128-байтовых записей файла, если сам блок управления был активизирован функцией 3
9.	Последовательная запись	15H	Последовательное считывание из памяти 128-байтовых записей в файл, если блок управления файлом был активизирован функциями 3 или 10
10.	Создать файл	16H	Операция аналогична функции 3, но используется для случая, когда имя файла отсутствует в каталоге диска
11.	Переименовать файл	17H	Обеспечивает во всех записях каталога изменение старого имени файла на новое в соответствии с информацией в блоке управления файлами
12.	Вектор регистрации	18H	Обеспечивает передачу в регистр ВХ информации об активных дисковых
13.	Номер текущего диска	19H	Обеспечивает передачу в регистр AL номера выбранного в данный момент стандартного диска
14.	Установить адрес прямого доступа к памяти	1AH	Обеспечивает задание смещения адреса буфера чтения или записи относительно текущего адреса прямого доступа к памяти

Номер п/п	Наименование	Код	Краткое описание
15.	Получить адрес вектора распределения памяти	1ВН	Обеспечивает передачу через регистры ES и ВХ значений базы сегмента и адреса смещения для выбранного в данный момент дисковод
16.	Запретить запись на диск	1СН	Обеспечивает временную (до перезапуска или сброса дисковой системы) защиту записи на выбранный в данный момент диск
17.	Получить вектор «только чтение»	1ДН	Обеспечивает передачу через регистр ВХ информации о дисках, на которые запрещена запись
18.	Установить атрибуты файла	1ЕН	Обеспечивает установку и сброс постоянных атрибутов «только чтение», «система», файла
19.	Получить адрес блока параметров диска	1FN	Обеспечивает передачу через регистры ВХ и ES смещения и базы резидентного блока параметров диска выбранного дисковода
20.	Установить/получить код пользователя	26Н	Получить через регистр AL код пользователя (если в регистре DL код OFFH) либо установить код по значению регистра DL
21.	Произвольное чтение	21Н	Выполняет операцию считывания-записи с определенным номером, указанным в определенной зоне блока управления файлом
22.	Произвольная запись	22Н	Выполняет операцию занесения в файл записи с определенным номером, указанным в блоке управления файлом
23.	Вычислить размер файла	23Н	В блок управления файлом вводится информация о физическом размере файла
24.	Установить произвольную запись	24Н	Заносит в блок управления файлом номер текущей записи файла
25.	Сбросить дисковод	25Н	Программный сброс дисководов, определенных вектором, передаваемым через регистр DX
26.	Произвольная запись с заполнением нулями	28Н	Функция подобна функции 22, только используется запись, содержащая нули
27.	Прямой вызов программы МВВ	32Н	Передает через регистр DX управление программе МВВ адрес области памяти, определяющей конкретную функцию и ее параметры

Номер п/п	Наименование	Код	Краткое описание
28.	Установить базу прямого доступа к памяти	33Н	Передает через регистр DX адрес базы 128-байтовой буферной области, используемой для работы с диском в режиме прямого доступа к памяти
29.	Получить базу прямого доступа к памяти	34Н	Передает через регистры ES и ВХ адрес и смещение текущего адреса прямого доступа к памяти

Таблица 3

## Функции управления памятью и операциями загрузки

Номер п/п	Наименование	Код	Краткое описание
1.	Получить максимальный объем доступной памяти	35Н	Осуществляет поиск наибольшей области памяти, длина которой не более значения * указанного в поле «длина». В поле «база» устанавливается адрес базы этой зоны, в поле «длина» — размер зоны
2.	Получить максимальный объем памяти, начиная с определенного абсолютного адреса	36Н	Работает аналогично функции 1, но поиск осуществляется с определенной границы, записанной в поле «база»
3.	Получить область памяти	37Н	Распределяет область памяти в соответствии с параметрами, указанными в блоке управления памятью
4.	Получить область абсолютной памяти	38Н	Распределяет область памяти в абсолютных адресах в соответствии с параметрами блока управления памятью
5.	Освободить область памяти	39Н	Обеспечивает освобождение областей памяти, распределенных для вызванной программы. Адрес начала определяется полем «база», а размер — полем «длина»
6.	Освободить всю память	3АН	Обеспечивает освобождение всей памяти
7.	Загрузить программу	3ВН	Функция загружает файл типа СМД, адресуемый через регистр DX блоком управления памятью. В регистры АХ и ВХ передается адрес «базовой страницы» с параметрами загруженной программы. Функция 7 не устанавливает требуемый адрес прямого доступа к памяти

\* Адресация осуществляется в условных 16-байтовых единицах

Таблица 4  
Стартовые адреса подпрограмм обслуживания внешних устройств

Адрес входа	Команда	Индекс перехода	Краткое описание действий, которые должна выполнять подпрограмма
2500H	JMP	CCP	Инициализация CP/M-86
2503H	JMP	WBOOT	Повторная инициализация аппаратного и программного обеспечения
2506H	JMP	CONST	Опрос готовности пульта к приему или передаче символов
2809H	JMP	CONIN	Считывание символа с пульта в регистр AL
250CH	JMP	CONOUT	Запись символа из регистра CL на пульт
250FH	JMP	LIST	Пересылка символа из регистра CL на устройство печати
2512H	JMP	PUNCH	Пересылка символа из регистра CL на устройство перфорации
2515H	JMP	READER	Считывание в регистр AL символа с устройства считывания перфоленки
2518H	JMP	HOME	Дисководу перейти на дорожку 00
251BH	JMP	SELDSK	Выбор дисковод, указанного в регистре CL
251EH	JMP	SETTRK	Установка номера дорожки, указанной в регистре CX
2521H	JMP	SETSEC	Установка номера сектора, указанного в регистре CX
2524H	JMP	SETDMA	Установка адреса прямого доступа к памяти, указанного в регистре CX
2527H	JMP	READ	Считывание выбранного сектора в режиме прямого доступа к памяти
2529H	JMP	WRITE	Запись выбранного сектора в режиме прямого доступа к памяти
252DH	JMP	LISTST	Передача через регистр AL состояния готовности системного печатающего устройства
252OH	JMP	SECTAN	Трансляция логического сектора в физический в соответствии с используемой разметкой
2533H	JMP	SETDMAB	Установка адреса сегмента прямого доступа к памяти из регистра CX
2536H	JMP	SETSEGB	Передача через регистр BX адреса смещения (относительно начала операционной системы) таблицы распределения памяти, доступной транзитным программам
2539H	JMP	GETIOB	Передача через регистр AL байта текущего соответствия логических и физических устройств ввода-вывода
253CH	JMP	SETIOB	Установка в программе ввода-вывода значений байта текущего соответствия физических и логических устройств по содержимому регистра CL

Функции МОС можно разделить на три основные группы. К первой группе (табл. 1) относятся наиболее простые функции для работы с пультовым терминалом, системным печатающим устройством, устройством перфорации. Вторая группа функций (табл. 2) обеспечивает работу с файлами на диске. Для функций этой группы указание конкретного файла осуществляется передачей через регистр DX адреса смещения (относительно содержимого регистра DS) блока управления файлом. К третьей группе функций (табл. 3) относятся функции управления памятью и операциями загрузки. Для своей работы эти функции используют специальный блок управления памятью, состоящий из трех зон: «база» (16 бит), «длина» (16 бит), «расширение» (8 бит). Адрес смещения этого блока относительно содержимого регистра DS передается через регистр DX.

В ОС предусмотрен эффективный механизм, позволяющий адаптировать ее для работы с любыми внешними устройствами. Взаимодействие основной системы с аппаратными средствами осуществляется при помощи пакета подпрограмм, объединенных в модуль системы ввода-вывода (МВВ), который располагается в верхней части операционной системы.

Вход в МВВ происходит через «вектор перехода», смещенный на 2500H ячеек относительно начального адреса загрузки операционной системы. Вектор перехода (табл. 4) представляет собой жестко упорядоченную последовательность из 21 трехбайтовой команды перехода, обращение к которым обеспечивает переход на конкретную подпрограмму взаимодействия с внешним устройством. Передача параметров в подпрограммы и из них осуществляется через регистры CX, DX, AL, BX. Конкретная реализация подпрограмм определяется пользователем системы. Назначение соответствия логических и физических устройств в системе обеспечивается специальной функцией IOBYTE.

Операционная система легко адаптируется к работе с любыми типами дисков посредством соответствующего определения специальных таблиц параметров диска, что может быть сделано вручную либо при помощи стандартной программы GENDEF. Обращение к таблицам параметров диска осуществляется через 16-байтовый заголовок, в котором для каждого дисковод указываются адреса: таблицы соответствия логических и физических номеров секторов, области памяти для операций каталога, таблицы параметров диска, информации о размещении записей на диске и т. п.

Предлагаемая ПЭВМ является открытой как с точки зрения программных, так и технических средств. В настоящее время ведутся работы по постановке на этой шине ОС, совместимых с операционными системами, разработанными для ПЭВМ IBM PC. Предполагается оснащение ПЭВМ Winchesterскими магнитными накопителями. Высокие технические и эксплуатационные характеристики машины ставят ее в разряд современных отечественных ПЭВМ.

Телефон для справок: 273-52-96, г. Москва.

#### ЛИТЕРАТУРА

1. Громов Г. Р. Надежность персональных ЭВМ и производственная нагрузка фирменной сети сервиса // Микропроцессорные средства и системы.— 1985.— № 4.— С. 89—91.
2. Алексеев А. Г., Галицын А. А., Иванников А. Д. Проектирование радиоэлектронной аппаратуры на микропроцессорах.— М.: Радио и связь, 1984.— 269 с.

Статья поступила 11 ноября 1986 г.

**От редакции.** Во многих случаях при создании прикладных автоматизированных систем можно воспользоваться только универсальными прикладными пакетами общего назначения — системой текстовой обработки, базой данных, системой обработки электронных таблиц и др. Однако здесь у пользователя часто возникают технические проблемы: сначала он использует средство текстового процессора для составления документа, затем хочет быстро перейти к базе данных для поиска определенных объектов, а еще через некоторое время у него возникает потребность перенести в текстовый документ значения некоторых величин из базы данных, и т. д. Если пользоваться отдельными прикладными пакетами для каждого вида работы, то

описанные выше действия приводят к неудобствам пользователя, замедляют общий процесс работы, усложняют обучение.

Именно это и послужило одной из причин появления на персональных компьютерах интегрированных прикладных систем.

Рассмотрению интегрированных программных систем для персональных ЭВМ посвящены публикуемые ниже две статьи.

В первой из них «Интегрированная система для решения прикладных задач» авторы обсуждают причины появления интегрированных систем, их достоинства и недостатки, анализируют требования к интегрированному пакету со стороны пользователей для построения прикладных ав-

томатизированных систем. В статье рассмотрены одна из популярных интегрированных систем — Framework и ее применение для решения конкретных прикладных задач.

Во второй статье «Интегрированная операционная среда персонального компьютера» Г. Г. Гнездилова рассматривает несколько подходов к созданию интегрированной операционной среды. Обсуждаются три основных типа интегрированных систем: операционные оболочки, интегрированные прикладные пакеты и резидентные сервисные системы.

Обе статьи затрагивают важное, интенсивно развивающееся в настоящее время направление по созданию программного обеспечения для персональных ЭВМ.

УДК 681.3.06

В. М. Брябин, Д. М. Блинов

## ИНТЕГРИРОВАННАЯ СИСТЕМА ДЛЯ РЕШЕНИЯ ПРИКЛАДНЫХ ЗАДАЧ

Преимущества интегрированных систем проявляются в первую очередь в том, что они удобны для пользователя. Доступ к различным пакетам осуществляется одинаковыми средствами. Упрощается стыковка различных пакетов по данным. Увеличивается скорость работы, так как не требуется перекачки данных из одного хранилища в другое, а переключение с одного пакета на другой осуществляется простым выбором соответствующих позиций в управляющем меню.

Интегрированные системы имеют и недостатки по сравнению с изолированными прикладными пакетами. Главный из них — повышенный объем оперативной памяти. Как правило, для работы с типичной интегрированной системой требуется 200...400К байт оперативной памяти, не говоря о довольно значительных объемах внешней памяти (600...1000К байт) для хранения всех необходимых компонент. Каждый пакет в интегрированной системе неизбежно реализуется с некоторыми ограничениями на функциональные возможности, чтобы опять-таки не расходовать бесконечное количество памяти. Эта плата за интеграцию неизбежна, и она с лихвой компенсируется преимуществами таких систем для пользователя.

Наибольшую популярность среди интегрированных систем завоевали Lotus 1-2-3 [1], Symphony, [3] и Framework [2], созданные в 1983—1984 гг. Первая из этих систем, ставшая в свое время бестселлером, фактически открыла дорогу другим подобным системам, продемонстрировав все достоинства интеграции, хотя в ее состав входили лишь три компонента: очень хороший пакет для работы с электронными таблицами, база данных со средними возможностями и пакет деловой графики. Достоинства системы Lotus 1-2-3 — относительно небольшой объем требуемой оперативной памяти, всего 192К байт и то, что работать с ней

можно при наличии только одного гибкого диска. Эти достоинства были утрачены всеми более поздними системами.

Две другие системы — Symphony и Framework — долгое время конкурировали друг с другом. Обе они предоставляют пользователям примерно одинаковые возможности, и для их работы требуются примерно одинаковые объемы оперативной памяти: около 256К байт для Framework и 320К байт для Symphony. Это довольно большие объемы, приводящие к определенным неудобствам. Например, на машине с общим объемом оперативной памяти 512К байт при использовании любой из этих систем становится невозможным заказ виртуального диска объемом более 100...120К байт, поскольку не остается места для их совместного размещения в ОЗУ. Эти системы, как говорят программисты, чересчур «тяжелы» для простых применений. Тем не менее «гибкие» возможности и удобство использования привлекают к этим системам многих пользователей ПЭВМ.

Один из руководителей работ по созданию интегрированных систем сказал [1]: «Интегрированной называется система, которую пользователь включает утром и работает на ней весь день, не испытывая никакой потребности в других программах». Это определение частично объясняет привлекательность интегрированных систем для пользователей, которые ежедневно решают примерно одни и те же задачи. К таким задачам можно отнести и задачи управления сельскохозяйственным производством. Например, автоматизированная система обработки информации на базе ЭВМ для крупного свиного комплекса на промышленной основе должна обеспечивать интерактивный доступ к данным со стороны неподготовленного пользователя (зоотехник, селекционер, экономист и др.). Эта система должна включать средства, обеспечивающие:

создание и поддержку базы данных примерно о 7000 свиноматках;

использование средств по расчету данных для проведения анализа;

обработку текстовых материалов для формирования кадров диалога, создания и корректировки базы данных и справочной информации;

структурное представление нормативно-справочной информации и организацию информационно-справочной системы;

графическое представление данных для наглядного отображения результатов анализа;

создание на бумаге копий результатов анализа с целью их документирования и согласования в контексте выработки решения по повышению эффективности использования маточного стада.

Рассмотрим подробно систему Framework, которая обладает свойствами, позволяющими создавать на ее основе простые проблемно-ориентированные системы для применения в деловой сфере и сложные активизированные рабочие места (например, для решения задач управления сельскохозяйственным производством).

**Основные свойства системы Framework.** Система Framework обеспечивает создание и обработку текстовых материалов, структурное представление документов, использование электронных таблиц и баз данных реляционного типа, графическое представление данных. В системе используется специальный язык программирования Fred, с помощью которого можно описать сложные алгоритмы обработки данных.

Принципиально новым в системе Framework является подход, согласно которому создаваемые пользователем информационные объекты рассматриваются с единой точки зрения: все они объявляются фреймами. Фрейм — это некоторый универсальный носитель информации, который содержит конкретные данные, представленные в виде текста, таблиц, записей базы данных или графиков разного вида.

При появлении любого фрейма на экране дисплея он представляется либо в «закрытом» виде — как прямоугольник, в котором содержится только название фрейма, либо в «открытом» виде — как дисплейное окно, в котором может быть представлена часть данных. Окно с выбранным фреймом может занимать лишь часть экрана или быть увеличенным до размеров полного экрана.

**Вызов системы и начало работы с ней.** При вызове системы на экране выделяются рамками несколько основных зон: главное меню, рабочая область, панель состояний, поле сообщений и список имен внешних накопителей.

Главное меню располагается в верхней части экрана и содержит девять слов, являющихся командами: Disk, Create, Edit, Locate, Frames, Words, Numbers, Graphs, Print. Эти команды соответствуют основным режимам работы. Выбор команды в этом меню осуществляется одним из двух способов: нажатием клавиши Ctrl и клавиши с первой буквой имени команды; перемещением светящегося маркера по позициям меню, пока он не установится на пужную команду, после чего нажимается клавиша «исполнение».

Выбор позиции в главном меню приводит к появлению вспомогательного меню, которое как бы «выпадает» из главного. Вспомогательное меню имеет вид столбца, в строчках которого расположены слова, поясняющие отдельные позиции. Выбирается позиция с помощью стрелок «вверх» — «вниз» с последующим нажатием клавиши «исполнение».

Рабочая область располагается в центральной части экрана. В начале она пуста, но затем на ней начинают размещать окна с фреймами, в которых содержится определенная информация.

Панель состояний расположена под рабочей областью и служит для отображения промежуточной рабочей информации: обрабатываемой формулы, имени

текущего (активизированного) фрейма, индикаторов нажатых клавиш.

Поле сообщений располагается под панелью состояний в самом низу экрана и состоит из двух строк. В верхней строке отображается текст редактируемого имени фрейма, формулы или числового значения. В нижнюю строку выводятся сообщения об ошибках, когда пользователь применяет неправильные действия.

Список имен внешних накопителей — правая часть экрана в виде столбца. Под ним во время работы начинает возникать столбец с именами активизированных фреймов — список рабочих фреймов.

**Метафора рабочего кабинета.** При работе с системой человек ощущает, как будто он находится в рабочем кабинете. Сначала он видит лишь «шкафы», роль которых играют накопители с именами A:, B:, C:, D:; ... Этот список выводится в вертикальное окно в правой части экрана.

Первое действие пользователя — «открыть шкаф». Для этого он выбирает с помощью курсора имя соответствующего накопителя и нажимает клавишу «исполнение». В рабочей области возникает окно-столбец с именами фреймов, находящихся на данном внешнем накопителе. Это «папки», лежащие в «шкафу».

Далее из выведенного списка он выбирает один или несколько фреймов, нажимая клавишу «исполнение» в соответствующих позициях. Выбранные фреймы, точнее их имена, перемещаются в список рабочих фреймов в правом нижнем углу экрана. Эту операцию можно представить как вынимание нужных «папок» из «шкафа» и складывание их в стопку на углу стола.

Операции открытия любого «шкафа» и выбора из него нужных «папок» можно повторять многократно как в начале, так и в середине рабочего сеанса. После того как собрана необходимая пачка «папок» — рабочих фреймов, можно приступить к основной работе.

«Палка открывается», если на нее указать курсором и нажать клавишу «исполнение». При этом в рабочем поле появляется раскрытый фрейм с соответствующим содержанием. Далее «погружаемся» в данный фрейм и начинаем работу с его содержанием. Эта работа определяется типом фрейма. Текстовый фрейм можно редактировать; электронную таблицу — просматривать и заполнять информацией; базу данных — просматривать, заполнять, сортировать и производить в ней поиск. Графики, диаграммы и гистограммы строятся по данным, отбираемым из электронной таблицы или базы данных. Можно создавать, просматривать и модифицировать структурированные документы. Это и есть основные типы фреймов.

Любой фрейм, т. е. представляющее его дисплейное окно, разрешено перемещать по экрану и изменять его размеры. Один особый случай изменения размеров фрейма реализуется нажатием всего одной клавиши F9. При этом активизированный в данный момент фрейм расширяется до размеров полного экрана. Эта операция называется Zoom («увеличение с помощью лупы»).

Рис. 1. Перекрытие фреймов

**[Отчет]**  
Показатели прироста сельскохозяйственной продукции за 1980 — 1985 годы показывают необходимость интенсификации животноводства на промышленной основе

**[Штатное расписание]**

ФИО	Должн.	Зарпл.	Прем.85	
Попов С.С.	зоотех.	160	200	160
Сергеев В.В.	ветврач.	160	160	160
Юрков Г.П.	гл.зоотех.	260	100	120
Волков С.И.	ст.инж.	160	120	100
Иванова В.В.	вспрач.	120	80	80

Повторное нажатие клавиши F9 возвращает окно с фреймом к прежнему размеру и ставит его на исходное место в рабочей области экрана. Раскрытые в рабочей области фреймы могут частично или полностью перекрывать друг друга — точно так же, как лежащие на столе раскрытые папки с документами (рис. 1).

Все описанные выше действия имеют свои антитедствия. Раскрытые фреймы — «папки» закрываем и убираем назад в стопку на столе. Закрытые фреймы — «папки» можно убрать назад в «шкаф», т. е. записать соответствующую информацию на внешний носитель. Ненужные фреймы — «папки» можно удалить совсем.

Подобный способ действий очень легко осваивается любым пользователем буквально в считанные минуты. И при этом, в общем, даже не возникает потребности в использовании документации. Если все-таки у пользователя появляются проблемы, то имеется возможность обратиться к системной «подсказке». При вызове ее клавишей F1 на экран выводится подробный текст с разъяснениями. Текст подсказки структурирован по разделам и содержит пояснения по всем возможным операциям.

«Обработка идей». Одна из замечательных возможностей в системе Framework связана с так называемой «обработкой идей». Пользователь может начать работу с фреймом типа структурированный документ. При этом первое, что появляется в соответствующем дисплейном окне, — это пронумерованный и пока безымянный перечень разделов. Пользователь для каждой позиции этого перечня указывает сначала только имя и тип соответствующего подраздела (рис. 2). При этом закладывается основа для новых, но пока пустых фреймов. Получившаяся структура трактуется как общий перечень идей, которые нужно развивать. В другом случае такую структуру можно считать черновиком оглавления будущего документа или общим планом работы.

Сделав начальный набросок, можно будет углубиться в разработку любого раздела, который в свою очередь, представляет собой подобную структуру или содержит фактические данные.

Структурный документ разрешено дополнять новыми разделами или копировать информацию из одного раздела в другой. Можно заставить систему сделать полное (текстовое) оглавление по созданным перечням разделов, или, наконец, вывести на печать любой раздел или весь структурный документ. При этом отдельные содержательные компоненты — текстовые, табличные и графические фреймы будут выводиться на печать по соответствующим правилам.

Техническое задание	
1	Введение
1.1	Область применения (Е)
1.2	Основание для разработки (Е)
1.3	Источники разработки (Е)
2	Технические требования
2.1	Требования к функциональным характеристикам (Е)
2.2	Требования к языковым средствам (Е)
2.3	Требования к надежности (Е)
3	Стадии и этапы работы
3.1	(Е)
3.2	(Е)

Рис. 2. Фрейм типа структурированный документ

Описанное свойство выгодно отличает систему Framework от других интегрированных систем, поскольку стимулирует работу «сверху вниз» и позволяет легко создавать иерархические модели и документы. Каждый фрейм в системе отображается в отдельный файл ДОС. Это очень важное свойство, позволяющее создавать информационные модели и документы произвольной сложности (ограничением является лишь доступный объем памяти внешних устройств).

При работе в системе Framework пользователь имеет возможность временно прервать основной процесс и обратиться к ДОС, а затем вновь вернуться к прерванной работе. Следуя общему принципу, обращение к ДОС оформляется с помощью команд Fmpty/Word Frame и DOS Acces. После выхода в ДОС разрешено, например, запустить какую-либо программу и результаты ее работы передать назад в систему — в другой фрейм. Чтобы вернуться из ДОС в Framework, достаточно дать команду EXIT. Эта возможность делает систему очень близкой по свойствам к операционным окружениям, основной целью которых является интегрирование автономных программ.

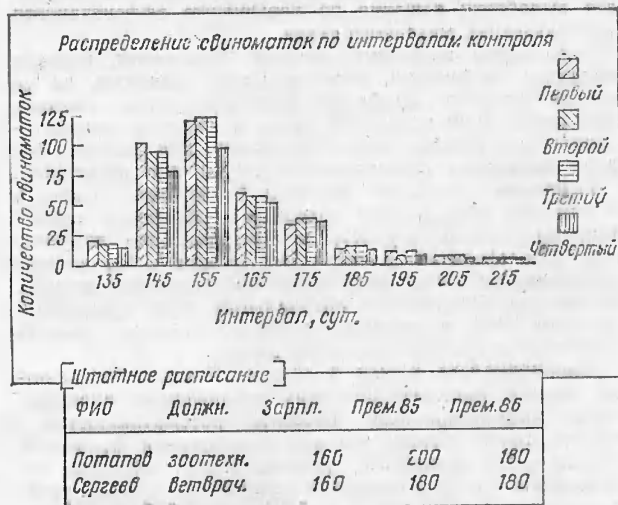


Рис. 3. Распределение свиноматок по интервалам контроля

Язык Fred позволяет задавать различные связи между компонентами одного и того же или разных фреймов. С его помощью описываются управляющие структуры, благодаря которым конечный пользователь избавлен от необходимости вводить какие-либо сложные команды. Его действия сведены к нажатию лишь одной или нескольких клавиш по указаниям системы. Таким способом реализуются информационные системы и автоматизированные рабочие места, ориентированные на пользователей с элементарной подготовкой.

Изложенные возможности Framework в полной мере отвечают потребностям системы обработки информации по управлению технологическим процессом воспроизводства стада в свиномкомплексах на промышленной основе. На рис. 3 приведен пример по контролю эффективности использования свиноматок на СПК «Кузнецовский». Таблица и графики рассчитаны и нарисованы с помощью пакета, без каких-либо других программных средств.

Телефон для справок: 124-61-35, г. Москва.

#### ЛИТЕРАТУРА

1. Jules H. Gilder. The Integrated Software Book.— USA: Addison-Wesley Publishing Company, 1985.
2. Framework. User Manual.— USA: Ashton-tate, 1984.
3. Symphony.— USA: Lotus Development Corporation.— 1984 (161 First Street Cambridge. MA 02142).

Статья поступила 10 апреля 1986 г.



## ИНТЕГРИРОВАННАЯ ОПЕРАЦИОННАЯ СРЕДА ПЕРСОНАЛЬНОЙ ЭВМ

Традиционно программное обеспечение разрабатывается как совокупность отдельных программ, каждая из которых определяет некоторую целостную функцию, например компилятор, отладчик или текстовый редактор. Вызов любого компонента и переходы между ними выполняются через командный процессор операционной системы. Для работы в определенном компоненте, в том числе в командном процессоре, необходимо использовать многочисленные команды и знать возможности каждого режима. Программы не совместимы по данным, и, наконец, информация, выданная программой на экран, становится недоступной после ее завершения.

Недостатки такого способа организации программного обеспечения хорошо известны всем, кто работает с ЭВМ. Они хорошо проиллюстрированы в одной из вводных статей по системе Smalltalk [1]: «Когда при работе в редакторе нужно скопировать файл, Вы набираете команду Копируй, после чего высвечивается вопрос Какой файл? В ответ следует набрать имя файла. Что если Вы забыли, как оно пишется? Нет никаких проблем. Выйдите из режима Какой файл?, затем из режима Копируй, сохраните редактируемый текст, вернитесь из редактора в командный процессор, вызовите файловую систему, наберите команду Список файлов, посмотрите на то имя, которое вы хотели увидеть (О! Список имен движется слишком быстро; к сожалению, в этом режиме вы не можете изменить направление движения в обратную сторону), окончите просмотр списка имен, вернитесь из файловой системы в командный процессор, еще раз войдите в редактор, наберите команду Копируй, а затем, когда появится запрос Какой файл?, просто наберите имя файла (Вы ведь его еще не забыли, не правда ли?).»

Анализ недостатков традиционного способа взаимодействия с ЭВМ и стремление их преодолеть способствовали формированию представления об интегрированной операционной среде (персональной) ЭВМ. Концепция интегрированной операционной среды, разработанная в начале 70-х годов в лаборатории PARC (Palo Alto Research Center) фирмы «Ксерокс», продолжает интенсивно развиваться в работах по персональным ЭВМ.

С точки зрения пользователя ПЭВМ (под которым подразумеваются как конечные пользователи, так и сами программисты) концепция интегрированной операционной среды означает отказ от сложной иерархии многочисленных режимов и командных строк и переход к эффективно-му взаимодействию с ПЭВМ на базе использования перекрывающихся

окон и манипулятора «мышь». Произвольному набору не связанных между собой программ противопоставляется единый программный комплекс с возможностью оперативного обмена данными между его компонентами.

В рамках данной концепции экран дисплея уподобляется письменному столу с разложенными на нем листами бумаги (метафора письменного стола) [2]. Каждому листу (окну дисплея) ставится в соответствие «свой» вычислительный процесс: например, в одном окне идет компиляция программы, в другом — ее редактирование. Обмен информацией между пользователем и процессом производится только через соответствующее окно. В связи с этим вводится понятие активного окна, т. е. окна, которое в данный момент является получателем всей информации, передаваемой пользователем. Так как размер экрана ограничен, допускаются перекрытия окон. Тем самым в каждый момент времени пользователь видит фрагменты нескольких частично перекрытых окон и

полностью — активное окно, расположенное над всеми другими окнами. Переход из одного окна в другое, означающий (в традиционных терминах) вызов другой программы или переход в другой режим, производится с помощью системы меню или манипулятора «мышь». Предоставляются способы передачи данных между компонентами. Это существенно упрощает переход из одного программного компонента в другой, обеспечивает единообразие и удобство работы.

В целом создание интегрированной операционной среды персональной ЭВМ означает обеспечение единства доступа ко всем компонентам программного обеспечения и данным, а также возможность свободного перехода между компонентами при сохранении контекста взаимодействия с каждым из них.

Одним из первых крупных проектов, при разработке которого была предпринята попытка создания интегрированной операционной среды, явился проект Smalltalk [3, 4]. Разработчики стремились дать «мощные

Таблица 1

Операционные оболочки

Название системы	Top View	Concurrent DOS	Des Q	GEM	Windows	VisI On
Возможна ли интеграция существующего программного обеспечения?	+	+	+	+	+	—
Возможна ли работа с пиктограммами?	—	—	—	+	+	—
Обязательна ли «мышь»?	—	—	—	—	—	+
Поддерживаются ли перекрывающиеся окна?	+	+	+	+	—	+
Поддерживаются ли графические окна?	—	—	—	+	+	+
Поддерживается ли разделение времени?	+	+	—	—	+	—
Реализована ли виртуальная память?	—	+	+	—	+	+

и удобные средства для разработки больших прикладных программ [5]. Созданная ими интегрированная операционная среда включала компилятор, отладчик, систему управления памятью, текстовый и графический редакторы, файловую систему. Хотя отдельные элементы интерфейса системы подвергались критике, в частности широко обсуждался вопрос о том, могут ли окна перекрываться или все они должны быть полностью видны, пусть лишь как пиктограммы, было убедительно продемонстрировано, что интерфейс, который позволяет пользователю иметь перед собой список команд и указывать ту, которая должна быть в данный момент выполнена, в целом является более приемлемым, чем традиционный интерфейс на основе командных строк и текстовых подсказок [6].

Последующие реализации концепции, оставшиеся в рамках традиционного функционального подхода, можно условно разделить на три класса: операционные оболочки, интегрированные прикладные пакеты, резидентные сервисные системы.

Операционные оболочки (инструментальные системы) обеспечивают интегрированное использование произвольного перечня прикладных программ. Операционная оболочка как бы натягивается на уже существующее программное обеспечение.

Наиболее известными системами такого рода являются системы Top View (IBM) [7, 8], Concurrent DOS (Digital Research) [9], DesQ (Quarterdesk Office Systems) [10, 6], Visi On (Visi Corp.) [6, 11]. Разработаны новые системы GEM (Digital Research) [12, 13] и Windows (Microsoft) [11, 14]. Операционные оболочки различаются по целому ряду характеристик (табл. 1).

Требования к интегрируемому программному обеспечению. К интегрируемым прикладным программам (ПП) может предъявляться требование специальной разработки под конкретную инструментальную систему. Такое требование предъявляет, например, система Visi On. Другие операционные оболочки стремятся охватить как можно большее число приложений и работают с уже существующим программным обеспечением (Top View, Concurrent DOS, DesQ, GEM, Windows). При включении новой программы необходимо описать ее характеристики, существенные для операционной оболочки: размер требуемой оперативной памяти, использует ли программа стандартные средства ввода-вывода или работает с памятью дисплея и портом клавиатуры напрямую, имеется ли графический вывод.

Организация интерфейса с пользователем. Из всех операционных оболочек только системы GEM и Windows обеспечивают современный графический интерфейс

с использованием пиктограмм, подобный интерфейсу машин Lisa и Macintosh фирмы Apple [15, 16]. Все операционные оболочки, за исключением Windows, поддерживают перекрывающиеся окна. Разработчики Windows исходят из предположения, что все задействованные окна должны быть видны пользователю. Поэтому при появлении нового окна все остальные либо соответствующим образом меняют свои размеры, либо представляются в виде пиктограмм. Все системы, кроме Visi On, позволяют выбрать между «мышью» и клавиатурой, Visi On требует обязательного использования «мыши».

Работа с графикой. Могут поддерживаться графические окна (GEM Windows, Visi On) или алфавитно-цифровые (Top View, DesQ, Concurrent DOS). В последнем случае для вывода графической информации прикладной программе, как правило, предоставляется весь экран целиком.

Одновременная работа в нескольких окнах. Top View, Concurrent DOS и Windows поддерживают режим разделения времени и допускают псевдопараллельную работу нескольких окон. Тем самым предоставляется возможность, например, затребовать от «электронной таблицы» проведение длительных расчетов в одном окне, запустить печать файла в другом окне, передать информацию в линию связи в третьем окне и редактировать файл — в четвертом. Другие системы такой возможности не предоставляют.

Обмен данными между программами. В самом простом случае поддерживается экранная операция чтения информации из одного окна и переноса ее в другое. Системы, располагающие сведениями о

том, какое представление данных используется прикладными программами, обеспечивают более сложные операции передачи данных.

Управление памятью. Системы DesQ, Visi On, Concurrent DOS, Windows позволяют работать с программами, чей общий объем занимаемой памяти превышает размер памяти ПЭВМ. В этих системах активизация той или иной ПП вызывает ее подкачку с диска. Top View позволяет работать только с теми программами, которые могут вместе разместиться в памяти. GEM предоставляет всю память активизированной прикладной программе.

Уровень реализации. Операционные оболочки могут быть реализованы на уровне операционной системы и тем самым представляют собой дальнейшее развитие ОС в направлении многооконного взаимодействия с пользователем. Так, Concurrent DOS — это операционная система. Операционные оболочки могут также занимать промежуточное положение между операционной системой и прикладным программным обеспечением. Именно так реализованы DesQ, Visi On, GEM, Top View, Windows.

В использовании операционных оболочек есть определенные проблемы. Системы являются дорогостоящими и требуют больших объемов памяти (табл. 2) [11]. Кроме того, прикладные программы часто работают с устройствами напрямую: читают данные из порта клавиатуры или пишут их в память дисплея [17]. Это существенно затрудняет контроль над вводом-выводом ПП и требует принятия специальных мер [9].

Интегрированные прикладные пакеты. В отличие от операционных обо-

Таблица 2  
Требования операционных оболочек к ресурсам

Название системы	Оперативная память	Диск
Top View	179К байт + память, отведенная под программы	Жесткий или два гибких
Concurrent DOS	107К байт + память, отведенная под программы	Два гибких
DesQ	256К байт + размер максимальной ПП	Жесткий или два гибких
GEM	100К байт + размер максимальной ПП	—
Windows	192К байт + память, отведенная под программы	Жесткий или два гибких
Visi On	512К байт	Жесткий



# МНОГОФУНКЦИОНАЛЬНЫЙ АВТОНОМНЫЙ ДИАГНОСТИЧЕСКИЙ ПРИБОР 43305

(К ст. Соколовского А. С. и др.)

Многофункциональный диагностический прибор обеспечивает поиск и точную локализацию неисправностей неразрушающими методами статического и динамического токового анализа, базирующимися на совместном использовании бесконтактных измерений и стимулирования импульсов тока и логического анализа.

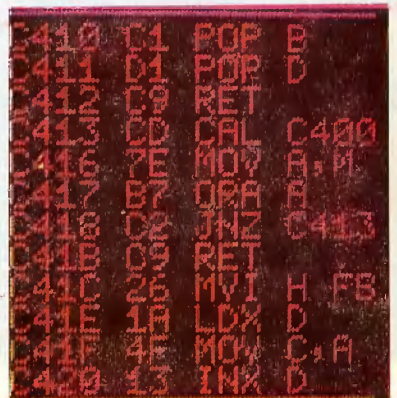
## ПОРТАТИВНАЯ СИСТЕМА ОТЛАДКИ—ТЕСТЕР САДКО ДЛЯ МИКРОПРОЦЕССОРНОЙ АППАРАТУРЫ

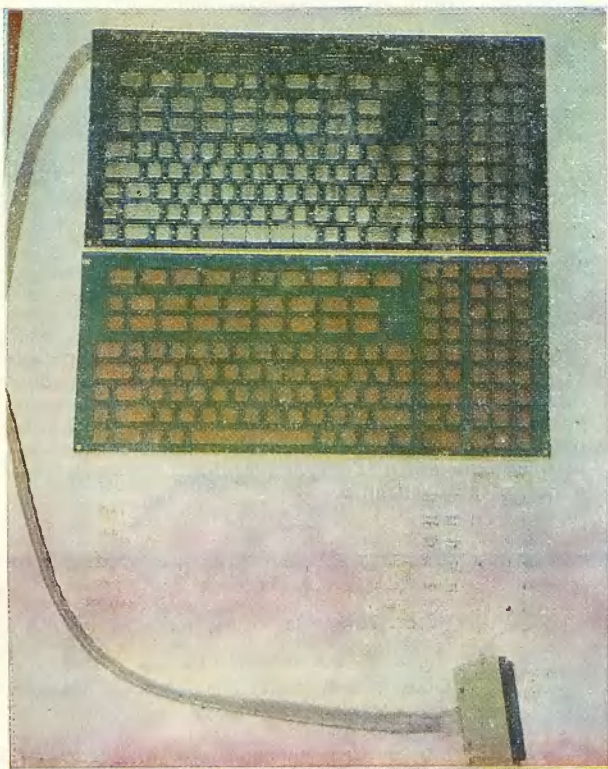
(К ст. Гайдучка Р. М., Шумского Г. А.)

Общий вид системы автоматической диагностики, контроля и отладки — САДКО

Вид экрана дисплея при отладке аппаратных средств микропроцессорных устройств

Вид экрана дисплея при диалоговом вводе объектного кода программы





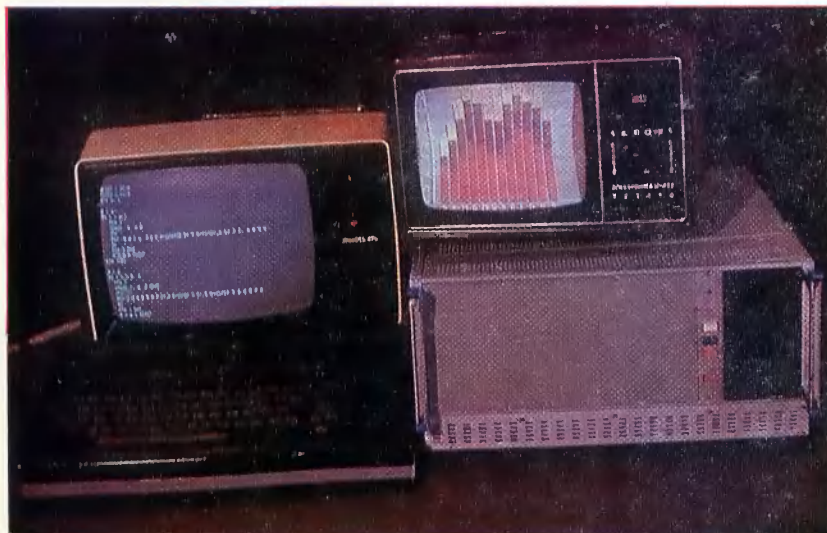
# ППЭВМ «ИСТРА»: АРХИТЕКТУРА, ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

(К ст. Воробьева А. Д., Кнеллера Э. Г., Паца В. Б.)

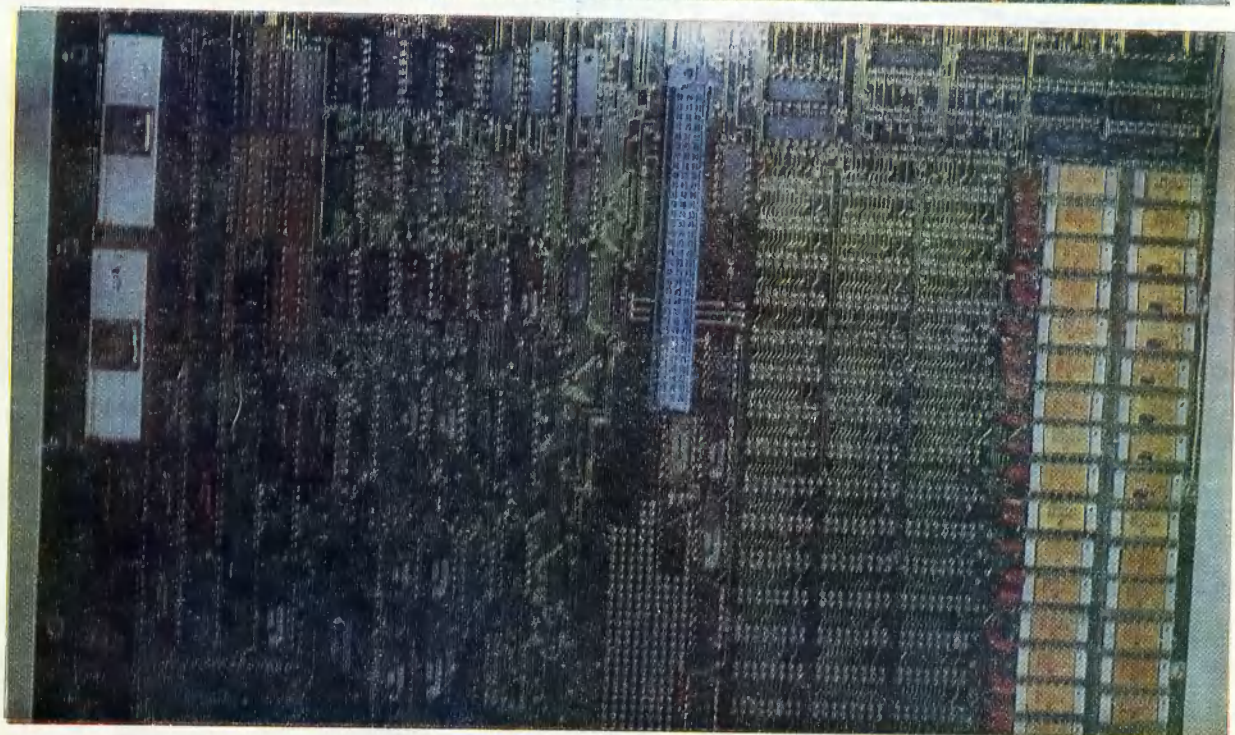
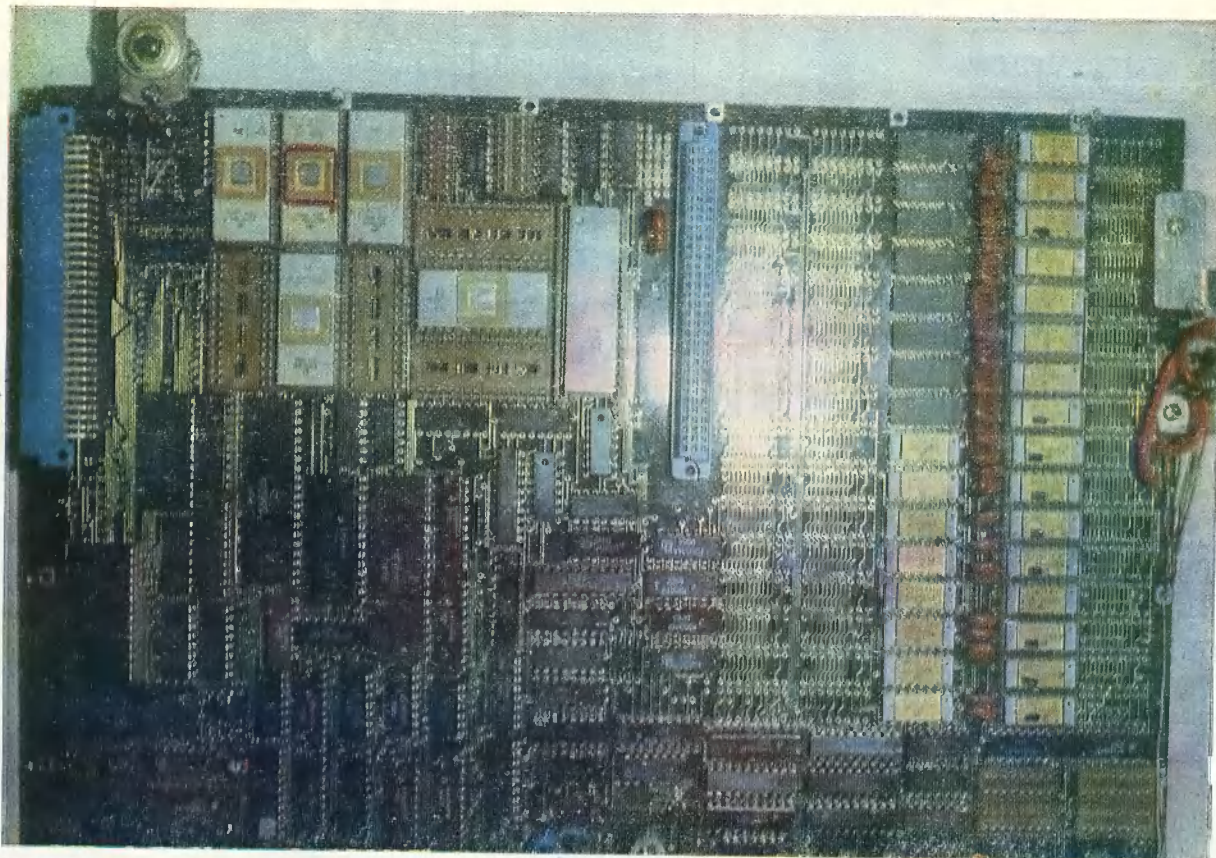
Псевдосенсорная клавиатура ППЭВМ «Истра» выполнена на основе двух контроллеров КР580ВВ79

## ПЕРСОНАЛЬНАЯ ЭВМ «КВАНТ»

(К ст. Вигдорчика Г. В. и др.)



ПЭВМ «КВАНТ», программно совместимая с микроЭВМ «Электроника 60», содержит ряд функционально законченных модулей, выполненных на отдельных печатных платах. Плата центрального процессора выполнена на базе комплекта БИС серии КР581. ОЗУ объемом 4М байт использует микросхемы К565РУ5. Контроллер НГМД-6021 обеспечивает емкость отформатированного диска 520К байт, среднее время доступа — 250 мс, скорость обмена — 40К байт в секунду. Модуль системного контроллера содержит таймер, обеспечивает связь с алфавитно-цифровым терминалом, устройством печати и перфоленточным устройством ввода-вывода. Имеются платы: двухканального 12-разрядного цифро-аналогового преобразователя, 8-канального последовательного интерфейса, контроллера цветного графического дисплея. На ПЭВМ «КВАНТ» можно использовать программное обеспечение микроЭВМ «Электроника 60», а также операционную систему РАФОС со всеми системами программирования и пакетами прикладных программ.



На одной 8-слойной плате (410×310 мм) размещены практически все функциональные узлы ЭВМ «Истра»



# РЕДАКТИРУЮЩИЙ ВИДЕОТЕРМИНАЛ VDT 52128 С ДВУМЯ ГИБКИМИ ДИСКАМИ

## ОСНОВНЫЕ СВОЙСТВА

- Микропроцессорное управление
- Модульное построение
- Высокая надежность, простая профилактика
- Отдельная клавиатура
- 12-дюймовый экран
- Отображение 24×80 символов
- Переключаемая система кодов ASCII, CCITT-2, KMSZ и K-15
- Стандартное сопряжение CCITT V.24 или токовая петля 20 мА
- Переключаемая скорость передачи данных 50...9600 бит/сек
- Эффективная защищенность от радиочастотных и статических помех
- Генерирование и проверка четности
- Внешний накопитель 2 шт. гибких дисков с полезной емкостью по 70 Кбайт
- Содействующий процессор управляет устройствами гибких дисков и сопряжениями линии

## КРАТКОЕ ОПИСАНИЕ

Видеотерминал VDT 52128 можно применять как самостоятельное рабочее место корреспондента. Наличие 2 шт. гибких дисков с емкостью накопителей по 70 Кбайт дает возможность не только ввода, отображения данных и редактирования текста, но также хранения текстов. Выбор интерфейсов обеспечивает возможность стыковки с вычислительными машинами и сетями данных разного типа. Работой видеотерминала управляет современный микропроцессор, обеспечивающий управление отображением, памятью и интерфейсами, обслуживание клавиатуры.

Использование единственной общей шины и модульное построение обеспечивают возможность построения различных вариантов, соответствующих требованиям пользователя.

## ОСНОВНЫЕ ВОЗМОЖНОСТИ ПРИМЕНЕНИЯ ВИДЕОТЕРМИНАЛА

- В первую очередь, в качестве отдельного рабочего места корреспондента.
- При замене телетайпов может быть подключен в телеграфную сеть.

## СОПРЯЖЕНИЯ

Асинхронное сопряжение передачи данных

- Способы передачи данных: по стандарту CCITT V.24  
токовая петля ±20 мА
- Формат данных: по выбору 5,7 или 8 битов
- Скорость передачи данных: 50...9600 бит/сек
- Проверка четности, сигнализация ошибки

Сопряжение АЦПУ

- Параллельное или последовательное сопряжение АЦПУ

## МЕХАНИЧЕСКИЕ И ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Механические характеристики:

- Вес дисплея: 17,5 кг
- Вес клавиатуры: 2,5 кг
- Габаритные размеры дисплея: 500×495×360 (19,5"×19,5"×14")
- Габаритные размеры клавиатуры: 500×225×95 (19,5"×9"×3,5")

Электрические характеристики:

- Напряжение сети: 220 В+10%–15%
- 50 Гц ±1 Гц
- Потребляемая мощность: макс. 130 ВА



Таблица 3

## Интегрированные прикладные пакеты

Название ИПП	1—2—3	Symphony	Framework
Состав ИПП	Таблица, база данных, графика	Таблица, текстовый процессор, графика, база данных, коммуникации	Таблица, текстовый процессор, графика, база данных, коммуникации, процессор идей
Оперативная память	192К	32К	25К
Диски	Два гибких или гибкий и жесткий		

лочки каждый интегрированный прикладной пакет (ИПП) разрабатывается как единый программный продукт, функциональные возможности которого определяются разработчиком и не могут быть изменены пользователем (табл. 3). Наиболее известны ИПП для автоматизации контрольной деятельности Lotus 1—2—3, Symphony (Lotus Development Corp.) и Framework (Ashton Tate) [11]. Как правило, пакеты этого класса включают следующие компоненты.

«Электронная таблица». Аналогом «электронной таблицы» являются обычные таблицы, с которыми мы имеем дело в повседневной деятельности. Специфическая особенность «электронных таблиц» заключается в том, что пользователь может задать соотношения, с помощью которых одни табличные значения могут быть вычислены по другим. Изменение исходных значений вызывает автоматическое изменение зависимых значений.

Текстовый процессор. Используется при подготовке документов, писем, статей и т. п. Как правило, предоставляются возможности работы с блоками текста (удаление, вставка, перенос из одного места в другое), выполнения контекстного поиска и замены, использования нескольких шрифтов, форматирования текста и вывода его на печать.

Подсистема управления данными. Позволяет создавать записи с несколькими ключевыми полями. Для задания образца поиска могут использоваться отношения и логические операции И, ИЛИ, НЕ. Формирование запроса может вестись с помощью специальной записи-трафарета (шаблона). В Symphony трафарет — это пустая запись с именнованными полями. Трафарет вызывается на экран, после чего на нем могут быть заданы требуемые значения ключевых полей.

Подсистема деловой графики. С помощью средств деловой графики числовые данные могут быть

представлены в виде секторных диаграмм, гистограмм и графиков.

Подсистема телекоммуникации. Автоматизирует обмен данными с удаленными источниками (принтерами) информации. Предоставляется возможность указать абонента, время связи, протокол обмена и данные, подлежащие передаче по линии связи, или область базы данных, в которую должна быть занесена принятая информация. Запрос будет выполнен подсистемой без дополнительного участия пользователя.

Процессор идей. Предоставляет пользователю возможность работать с документом (статьей, книгой, отчетом) как с некоторой иерархической структурой. Например, в книге могут быть выделены главы, разделы в главах, отдельные абзацы, списки рисунков и таблиц по каждому разделу и т. п. Процессор идей обеспечивает возможность перемещаться по структурным единицам одного уровня (например, просматривать список глав), переходить с уровня на уровень, давать сначала в

общих чертах, а затем детализировать структурный фрагмент любого уровня, манипулировать отдельными фрагментами, например переносить их с одного уровня на другой, и т. п. [18].

Интеграция фиксированного набора функциональных компонентов в рамках одного программного продукта создает возможность эффективного обмена данными между отдельными компонентами. Благодаря этому пользователь ИПП может, например, подготовить в текстовом процессоре некий текст и включить в него данные, полученные с помощью «электронной таблицы». Расчеты, проводимые на «электронной таблице», могут быть тут же проиллюстрированы с помощью графика или секторной диаграммы. Результаты расчетов можно запомнить в базе данных или передать в линию связи [19].

В отличие от операционных оболочек ИПП не являются открытыми системами. Хотя пакеты и предоставляют некоторые средства расширения (например, макросы в Symphony или язык FRED в ИПП Framework), эти возможности весьма ограничены.

Резидентные сервисные системы (PCC) предоставляют возможность оперативного выполнения некоторых специальных действий без прекращения ранее начатого вычислительного процесса. Пользователь может в любой момент прервать текущий вычислительный процесс, будь то работа командного интерпретатора или прикладной программы, войти в PCC, выполнить требующиеся действия, а затем продолжить прерванный вычисления. При этом выход из PCC сопровождается полным восстановлением прерванного вычислительного процесса, включая восстановление изображения на экране дисплея.

Наиболее известными PCC явля-

Таблица 4

## Функциональные возможности резидентных сервисных систем

Название	Pop-Up	Spotlight	Slide Kick	PCWindows
Часы-будильник	+	+	—	+
Записная книжка	+	+	+	+
Работа с файлами	+	+	—	—
Таблица ASCII	—	—	+	+
Калькулятор	+	+	+	—
Календарь	+	+	+	—
Телефонная связь	+	+	+	—

ются системы Pop-Up (Bellsoft Inc), SideKick (Borland International), Spotlight (Software Arts) [20]. Функциональные возможности систем (табл. 4) подробно рассмотрены в работе [21]. Здесь лишь отметим, что РСС как бы позволяют всегда «иметь под рукой» часы, листок бумаги для заметок, телефон, календарь, калькулятор — т. е. все то, что может в любой момент понадобиться при работе.

То, что РСС предназначены для выполнения вспомогательных действий «по ходу» основной работы, диктует необходимость их максимально эффективного написания. Поэтому системы, как правило, имеют настраиваемую конфигурацию. Так, например, система Pop-Up имеет восемь конфигураций: от самых простых, включающих только часы или только календарь, до полной конфигурации, реализующей все функциональные возможности системы. Все РСС имеют сравнительно небольшие размеры: в зависимости от конфигурации Pop-Up занимает 13К байт... 155К байт, Side Kick 23... 60К байт, Spotlight 75... 128К байт. Кроме того, РСС чрезвычайно просты в управлении и предоставляют хорошую контекстную оперативную помощь.

В последнее время появилось еще несколько интересных систем, таких как Superkey (Borland International), которые можно также отнести к классу РСС. Основное назначение этих систем — оперативное формирование и вызов макросов: системы позволяют запомнить ту последовательность приказов, которую пользователь набирает, работая с той или иной прикладной системой, и назначить эту последовательность на выбранную клавишу. Последующее нажатие этой клавиши трактуется как вызов соответствующего макроса. Системы предоставляют целый ряд дополнительных возможностей, таких, как переопределение кодов клавиш клавиатуры, автоматическая блокировка клавиатуры и очистка экрана дисплея при отсутствии пользователя, шифровка файлов, оперативный доступ к ОС [22].

Программное обеспечение интегрированной операционной среды. Все рассмотренные классы систем стремятся к интеграции программного обеспечения: операционные оболочки создают интегрированную операционную среду, в которую погружаются существующие программы; интегрированные пакеты обеспечивают интегрированное использование определенного перечня прикладных компонентов; резидентные сервисные системы выделяют набор вспомогательных функций и обеспечивают к ним оперативный доступ. Хотя каждый из классов систем трактует задачу интеграции программного обеспечения по-своему, необходимость организа-

ции многооконного интерфейса с прикладными программами требует разработки единого для всех систем комплекса программных средств для управления окнами, поддержки системы меню и организации обмена данными между окнами.

Управление окнами производится с помощью администратора окон, который позволяет задать размеры, цвет и положение окон на экране, обеспечивает вывод данных в соответствующее окно, предоставляет возможность перемещать окна по экрану и изменять их размер, обеспечивает «всплывание» перекрытых окон и восстановление изображения, перекрытого окном, при удалении с экрана, перемещении или уменьшении его размеров.

Работа с меню поддерживается администратором меню, предоставляющим возможность сформировать изображение для выдачи на экран при вызове соответствующего меню; указать позицию экрана, в которой меню будет высвечено; провести диалог с пользователем по выбору альтернативы и сообщить прикладной программе, какая альтернатива была выбрана.

Операция обмена данными по-разному решается в разных интегрированных системах. В самом простом случае поддерживается операция экранного чтения данных из одного окна и перенос «прочитанного изображения» в другое окно (PCC Pop-Up). Прочитанные данные также могут быть переданы другой прикладной программе через буфер, из которого ПП берет их как с клавиатуры (система Memory Shift [6, 11]), или через файл. Если известно, с какими форматами данных работают ПП-источник и ПП-получатель информации, данные могут быть преобразованы из одного формата в другой (например, Des Q позволяет передавать данные между программами, использующими ASCII-формат ОС MS DOS, DIF-формат «электронной таблицы» VisiCalc и SYLK-формат фирмы Microsoft).

Телефон для справок: 135-13-40, Москва

## ЛИТЕРАТУРА

1. Tesler L. The Smalltalk Environment // Byte, August 1981.— Vol. 1.— N. 8.— P. 90—147.
2. Lemons F. Interview: the Macintosh Design Team // Byte, February 1984.— Vol. 9.— N. 2.— P. 58—80.
3. Inglass D. The Smalltalk-76 Programming System: Design and Implementation // In Fifth Annual ACM Symposium on Principles of Programming Languages.— 1978.— P. 9—16.

4. Goldberg A., Robson D. Smalltalk-80: the Language and its Implementation. Addison-Wesley Publishing Company, 1983.
5. Krasner G. The Smalltalk-80 Virtual Machine // Byte, August—1981.— Vol. 1.— N. 8.— P. 120—147.
6. Markoff J. Five Window Managers for the IBMPC // Byte, Fall 1984.— Vol. 9.— N. 9.— P. 65—87.
7. Machrone B. Top View: From the Bottom Up // PC Magazine, April—1985.— Vol. 4.— N. 9.— P. 110—120.
8. Catchings B. Top View: The Hard Facts // PC Magazine, April 1985.— Vol. 4.— N. 9.— P. 132—135.
9. Concurrent PC DOS User's Guide // Digital Research Inc., 1984.
10. Edelhart M. Des Q-Set for Battle // PC Magazine, April.— 1985.— Vol. 4.— N. 9.— P. 130.
11. Gilder J. H. The Integrated Software Book. Addison Wesley Publishing Company, 1985.
12. Markoff J., Robinson Ph. Byte West Coast: A GEM Seminar // Byte, June.— 1985.— Vol. 10.— N. 6.— P. 455—458.
13. Edelhart M. Digital's Shining GEM // PC Magazine, April.— 1985.— Vol. 4.— N. 9.— P. 127—128.
14. Stallings S. Arival to Watch // PC Magazine, April.— 1985.— Vol. 4.— N. 9.— P. 129.
15. O'Brien B. The Macintosh // Bantam Books, 1984, p. 371.
16. Williams G. Apple Announced the Lisa Two // Byte, February.— 1984, Vol. 9.— N. 2.— P. 84—85.
17. Norton P. Inside the IBM PC: Access to Advanced Features and Programming. A Prentice-Hall Publishing Company, 1984.
18. Hershey W. Idea Processors // Byte June.— 1985.— Vol. 10.— N. 6.— P. 337—352.
19. Chang D. An Introduction to Integrated Software // Byte, December—1983.— Vol. 2.— N. 12.— P. 103—115.
20. Welch M. J. Convenience Software // Byte, June.— 1985.— Vol. 10.— N. 6.— P. 353—366.
21. Гнездилова Г. Г. К созданию интегрированной операционной среды персонального компьютера. М.: ВЦ АН СССР, 1985.
22. Obregon D. Power Plays At Your Keyboard // PC Magazine, October.— 1985.— Vol. 4.— N. 22.— P. 167—175.

Статья поступила 26 февраля 1986 г.



# КРОССАСЕМБЛЕР ДЛЯ МИКРОПРОЦЕССОРА K1810BM86

Для разработки программного обеспечения микропроцессорных устройств на основе микропроцессора K1810BM86 [1, 2] в условиях, когда микроЭВМ, имеющей систему команд данного МП (СМ 1810, ЕС 1841 и т. д.), в настоящее время широко распространения еще не получили, целесообразно применять специализированные кросс-средства, позволяющие обрабатывать программы в операционной среде ЭВМ, имеющей отличную от требуемой систему команд. Такие кросс-средства разработаны, например, для мини-ЭВМ СМ-4 с использованием операционной системы РАФОС [3]. В их состав входят: кроссасемблер ASSM (основная программа системы), кросскомпоновщик LINK86, преобразователь кодов DECOD и загрузчик кодов программ МП VM.

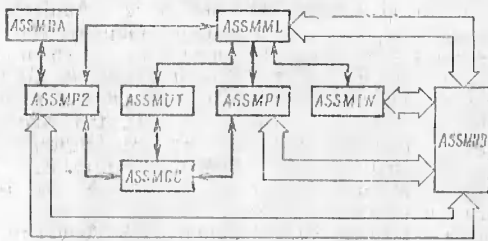


Рис. 1. Структурная схема кроссасемблера ASSM

Кроссасемблер представляет собой многоуровневый программный комплекс, предназначенный для трансляции (асемблирования) текстов программ, написанных на языке ассемблера МП K1810BM86, формирования файлов листинга программ и выходных объектных кодов. Основным языком программирования, используемым при разработке кроссасемблера, является Паскаль [4]. Отдельные модули написаны на ассемблере из соображений достижения компромисса по быстродействию и объему памяти.

Структурно кроссасемблер состоит из головного

программного модуля ASSMML, основных модулей-процедур ASSMMP2, ASSMMP1, ASSMIN, выполняющих кросстраницию, и служебных модулей ASSMCC, ASSMUT и ASSMDA (рис. 1). Связь и взаимодействие между отдельными программными модулями осуществляется с помощью общей области памяти, формируемой посредством модуля ASSMMD.

Основное назначение структурных модулей кроссасемблера:

ASSMML — инициация устройств, рабочих и выходных файлов, организация необходимого взаимодействия между составляющими системы, а также интерфейса с пользователем. Кроме того, с помощью модуля проверяется возможность оптимизации кодов для команд прямых переходов (JMP и т. п.) на промежуточном этапе трансляции, а также формируется часть таблицы символов обрабатываемой программы;

ASSMIN — инициация имен и кодов в таблице команд МП K1810BM86. Модуль выделен особо для упрощения возможной модификации кодов и (или) команд МП;

ASSMMP1 — выполнение первого прохода обработки исходного текста программы, а именно: лексический и синтаксический анализ текста, определение значений, классификация и формирование таблицы символов программы, определение внешних и глобальных ссылок, обработка макроопределений с созданием временного файла макроопределений, необходимого для дальнейшего их расширения, формирование промежуточного временного файла отображения текста программы;

ASSMMP2 — выполнение второго прохода обработки текста программы, а именно: расширение макровыводов, определение смещений, генерация кодов МП, формирование объектного файла, содержащего набор этих кодов, и создание файла листинга, включающего таблицу символов;

ASSMCC — содержит служебные подпрограммы для преобразования чисел в (из) различных системах счисления и анализа выражений и операндов;

ASSMUT — включает служебные подпрограммы для работы с таблицами (ввод, вывод, поиск, замена элемента таблицы), обработкой ошибок и т. д.;

ASSMDA — модуль написан на языке макроассемблера. Позволяет программе обратиться к системной дате и преобразовать ее в стандартную символьную форму.

Кроссасемблер ASSM взаимодействует в процессе работы с файлами текста программы, объектных кодов и листинга. Кроме того, для интерфейса с пользователем (ввод-вывод информации, диагностика ошибок) используется системная консоль. Файл с текстом про-

## Формат выходного объектного файла кроссасемблера

Позиция в строке				Комментарий
1	3...8	10...14	16	
S	Длина	Имя		Имя и длина сегмента (CSEG или DSEG)
G	Смещение	Имя		
T	Адрес	Код		Последовательность кодов инструкций и операндов программы в шестнадцатеричных символах, оканчивающаяся комбинацией ZZ (до 124 символов)
X	Адрес	Имя	ЗН/ТП	
E		Имя		Указатель конца сегмента Имя точки входа в сегмент (записывается последней строкой файла)
B		Имя		



данном случае понимается элемент таблицы символов программы, т. е. регистр, переменная, константа, метка и т. п.) (объем программ определяется величиной области динамического распределения памяти, отводимой для хранения таблицы символов программы). Трансляция программ большого объема возможна при условии их сегментирования на модули меньшего объема.

Разработанные кросс-средства составляют пакет программ в формате загрузки SM-4: кроссассемблер ASSM; кросскомпиловщик LINK86; преобразователь кодов DECOD; загрузчик VM.

Программная документация включает кроссассемблер ASSM (описание языка), кроссассемблер ASSM (руководство пользователя).

Использование кроссассемблера ASSM совместно с кросскомпиловщиком и прочими модулями системы подготовки программ МП К1810ВМ86 при разработке ряда программ МП дало хорошие результаты и позволило значительно ускорить процесс создания и отладки программного обеспечения МП К1810ВМ86.

Адрес для справок: 128871, Москва, ГСП, Волоколамское шоссе, 4.

Телефон: 158-47-41.

### ЛИТЕРАТУРА

1. Погорелый С. Д., Слободянюк Т. Ф. Программное обеспечение микропроцессорных систем: Справочник. К.: Техника, 1985.
2. Кобылинский А. В., Москалевский А. И., Темченко В. А. Однокристальный высокопроизводительный 16-разрядный микропроцессор КМ1810ВМ86 // Микропроцессорные средства и системы. — 1986. — № 1. — С. 28—33.
3. Операционная система SM ЭВМ РАФОС: Справочник / Под ред. В. П. Семика. — М.: Финансы и статистика, 1984.
4. Перминов О. Н. Язык программирования Паскаль. — М.: Радио и связь, 1983.

Статья поступила 21 апреля 1986 г.

УДК 681.3.068

В. Н. Завилов, М. Ю. Константинов, М. В. Померанец

## ПРОГРАММИРОВАНИЕ НА ЯЗЫКЕ ПАСКАЛЬ ДЛЯ МИКРОЭВМ «ЭЛЕКТРОНИКА БК0010»

Разработка программного обеспечения бытовой персональной микроЭВМ «Электроника БК0010 [1]» (далее — «БК0010») ограничивается возможностями имеющегося в ее составе ПЗУ интерпретатора языка Фокал. В этом языке не нашли отражения идеи современной технологии программирования [2], существенно облегчающие разработку, отладку и сопровождение программ. Кроме того, в ряде случаев разработка прикладных программ оказывается затруднительной вследствие ограниченного быстродействия интерпретатора. Устранить эти недостатки позволяет язык Паскаль [3]. Однако, поскольку такой компилятор отсутствует в ПО «БК0010», для программирования на этом языке необходимо использовать другую ЭВМ (кроссЭВМ), а затем перенести готовую программу на «БК0010».

Система команд «БК0010» совпадает с системой команд ЭВМ типа «Электроника 60», ДВК-2М, СМ-3, СМ-4. Это создает хорошие предпосылки для простой реализации процесса такого переноса. В данной статье рассматривается применение ДВК-2М в качестве кроссЭВМ для программирования «БК0010» на языке Пас-

каль. Чтобы программа для операционной среды могла выполняться на «БК0010», необходимо и достаточно обеспечить физический процесс перехода программы с ДВК-2М на «БК0010» и выполнение ее под управлением монитора «БК0010».

Второе из этих требований реализуется приводимой программой ВКРМОН, которая хранится на ДВК-2М в объектном виде (файл ВКРМОН.OBJ). Пользователь разрабатывает и отлаживает свою программу на ДВК-2М в операционной среде ОС ДВК (SJ-монитор [4]), используя компилятор Паскаль ОС ДВК.

После завершения отладки программа компонуется вместе с ВКРМОН в файл типа SAV и затем перенос-

```
.TITLE ВКРМОН
.ENABL LC

; АССЕМБЛЕР MACRO-11 / РАФОС ( ОС ДВК , ОС200 )

.GLOBAL *START ; ТОЧКА ВХОДА ИСПОЛНЯЮЩЕЙ СИСТЕМЫ
; CONSTANTI ; DMSI PASCAL RT-11.V1.10

V4 = 4 ; ВЕКТОР ОБРАБОТКИ ПРЕРВАНИЯ ПО
; ЗАВИСЯЩИМ КЛАВИШЕ "СТОП" И КОМАНДЕ
; "HALT" В МИКРО ЭВМ БК0010.
ENT = 30 ; ВЕКТОР ПРЕРВАНИЯ ПО КОМАНДЕ ENT
ADRMAX = 37776 ; ГРАНИЦА ОБЛАСТИ ОЗУ (16 КБАЙТ),
; ДОСТУПНОЙ ПОЛЬЗОВАТЕЛЮ БК-0010.
MASK = 177400 ; МАСКА ДЛЯ ВЫДЕЛЕНИЯ НАИВЫСШЕГО БАЙТА
TTIN = 6 ; ENT БК-0010 - ВВОД КОДА С КЛАВИАТУРЫ
TTOUT = 16 ; ENT БК-0010 - ВЫВОД СИМВОЛА НА ЭКРАН
SIZE = 64 ; РАЗМЕР БУФЕРА ВВОДА ( БАЙТ )
LETTER = 100 ; БИТ 06 БАЙТА - ПРИЗНАК КОДА БУКВЫ
BIT7 = 200 ; СТАРШИЙ БИТ БАЙТА
LF = 12 ; "ПЕРЕХОД СТРОКИ"
RUS = 16 ; "РУССКИЙ АЛФАВИТ"
LAT = 17 ; "ЛАТИНСКИЙ АЛФАВИТ"
CAN = 30 ; "ЗАВЕСЯ" В БК-0010
BLANK = 40 ; "ПРОБЕЛ"
```

```
ВКРМОН:
; МОДУЛЬ ИНИЦИАЛИЗАЦИИ ENT-ДИСПЕТЧЕРА

MOV @*ENT,OLDENT ; СОХРАНИЛИ ENT-ДИСПЕТЧЕР БК-0010
CLR REG ; УСТАНОВИЛИ АЛФАВИТ ЛАТИНСКИЙ
CLR SWITCH ; УСТАНОВИЛИ БУФЕР ВВОДА = ПУСТ
MOV @*DIENT,@*ENT ; УСТАНОВИЛИ НОВЫЙ ENT-ДИСПЕТЧЕР

MOV @*V4,OLDTIN ; ЗАМЕНИЛИ АДРЕС ПОДПРОГРАММЫ
MOV @*TIMOUT,@*V4 ; ОБРАБОТКА ПРЕРВАНИЯ ПО ОШИБКЕ
; КАНАЛА И КЛАВИШЕ "СТОП"

JMP *START ; ПЕРЕДАЛИ УПРАВЛЕНИЕ МОДУЛЮ PASCAL
```

```
DIENT:
; МОДУЛЬ ЭМУЛЯЦИИ ENT - ЗАПРОСОВ ИСПОЛНЯЮЩЕЙ
; СИСТЕМЫ PASCAL К SJ-МОНИТОРУ ОС ДВК

MOV OLDENT,@*ENT ; ВОССТАНОВИЛИ ENT-ДИСПЕТЧЕР БК-0010

MOV R4, -(SP) ; ..
MOV 2(SP),R4 ; .. ВЫДЕЛИЛИ КОД ENT
MOV -(R4),R4 ; ..
BIC #MASK,R5 ; ..

CMP #340,R4 ; ..
BEQ ENT340 ; ..
CMP #341,R4 ; ..
BEQ ENT341 ; .. ВЫБОР ЭМУЛИРУЕМОГО ENT
CMP #350,R4 ; ..
BEQ ENT350 ; ..
CMP #354,R4 ; ..
BEQ ENT354 ; ..
CMP #375,R4 ; ..
ENE ILLEMT ; ..
```

```
ENT375:
LR ENDX

ENT350:
MOV (SP)+,R4 ; ВОЗВРАТ В МОНИТОР БК-0010
HALT

ENT354:
MOV @ADRMAX,R0 ; УСТАНОВКА ГРАНИЦЫ ОБЛАСТИ ПАМЯТИ,
BR ENDX ; ДОСТУПНОЙ ПОЛЬЗОВАТЕЛЮ

ENT341:
; ВЫВОД СИМВОЛА НА ЭКРАН
CMP #RUS,R0 ;
DNE 14 ;
MOV @BIT7,REG ; РУССКИЙ АЛФАВИТ ПРИ ВЫБОРЕ
BR ENDX ;

1)
CMP #LAT,R0 ;
DNE 24 ;
CLR REG ; ЛАТИНСКИЙ АЛФАВИТ ПРИ ВЫБОРЕ
BR ENDX ;
```

```

2*
BIT $LETTER,R0 ; БУКВА?
REG 3*
BIB REG,R0 ; КОРРЕКЦИЯ КОДОВ БУКВ РУС. АЛФАВИТА
3*
EMT TTOUT
BR ENDK

EMT340:
; ВВОД СИМВОЛА С КЛАВИАТУРЫ
TBT SWITCH ; ЕСЛИ БУФЕР ВВОДА НЕ ПУСТ,
BNE GETBUF ; ВЫБИРАЕМ СИМВОЛ ИЗ БУФЕРА ВВОДА.
GETKEY:
; ЗАПОЛНЕНИЕ БУФЕРА ВВОДА С КЛАВИАТУРЫ
MOV $BUFFER, POINTER
1*
EMT TTIN ; ВВОДИМ СИМВОЛ С КЛАВИАТУРЫ
MOVB R0, $POINTER ; КОМПАКТИМ КОД СИМВОЛА В БУФЕР
CMPB $SCAN,R0 ;
BEQ 2* ;
CMPB $LF,R0 ;
BEQ 3* ;
CMPB $BLANK,R0 ;
BNI 1* ; УПРАВЛЯЮЩИЕ СИМВОЛЫ (КРОМЕ LF И CAN)
CMP POINTER, $LIMIT-1 ; НЕТ ЭХО-ПЕЧАТИ ПРИ ПЕРЕПОЛНЕНИИ
BEQ 1* ;
EMT TTOUT ; ЭХО-ПЕЧАТЬ
INC POINTER ;
BR 1* ;
2*
; УДАЛЕНИЕ СИМВОЛА
CMP POINTER, $BUFFER
BLOS GETKEY
EMT TTOUT
DEC POINTER
BR 1*
3*
; КОНЕЦ ВВОДА СИМВОЛОВ С КЛАВИАТУРЫ
INC SWITCH
EMT TTOUT
MOV $BUFFER, POINTER
GETBUF:
; ВВОД ОЧЕРЕДНОГО СИМВОЛА ИЗ БУФЕРА ВВОДА
MOVB $POINTER,R0
CMPB $LF,R0
BEQ 1*
BIC $MASK,R0
INC POINTER
BR ENDK
1*
; КОНЕЦ СТРОКИ В БУФЕРЕ
CLR SWITCH
BR ENDK
3*
; ЭХО-ПЕЧАТЬ
MOVB R1,EMT
MOV (SP)+,R1
EMT*
EMT 0 ; ОБРАБОТКА EMT BK-0010
BR END1*
ENDM*
MOV (SP)+,R1 ; ВОЗВРАТ В ВИДИМОСТЬ ПРОГРАММУ
ENDM*
MOV $DIEMT,$EMT
RTI
; ОБРАБОТКА ПЕРЕРЫВОВ ПО ВЕКТОРУ 4
TIMOUT:
MOV OLDTIM,$00V4
MOV OLDENT,$0EMT
JMP $00V4
;----- ОБЛАСТЬ ПЕРЕМЕННЫХ -----
OLDTIM : .WORD 0 ; АДРЕС ОБРАБОТКИ ПЕРЕРЫВОВ ПО ОШИБКЕ
; И КЛАВИШЕ "СТОП" МОНИТОРА BK-0010
OLDENT : .WORD 0 ; АДРЕС EMT-ДИСПЛЕЧА МОНИТОРА BK-0010
SWITCH : .WORD 0 ; ПРИЗНАК НАЛИЧИЯ ИНФОРМАЦИИ В БУФЕРЕ
REG : .WORD 0 ; ИСПОЛЬЗУЕМЫЙ АЛФАВИТ ПРИ ВЪЕДЕ
POINTER: .WORD 0 ; УКАЗАТЕЛЬ ПОЗИЦИИ В БУФЕРЕ ВВОДА
BUFFER : .BLKB SIZE ; БУФЕР ВВОДА
LIMIT : ;
.END

```

Функционально программа ВКРМОН состоит из двух частей: модуля инициализации (точка входа — ВКРМОН) и модуля эмуляции EMT-запросов исполняющей системы Паскаль к SJ-монитору ОС ДВК (точка входа — DIEMT).

Реализованные в программе ВКРМОН EMT-запросы к SJ-монитору позволяют без изменений переносить любые программы, разработанные на языке Паскаль ОС ДВК. Единственное ограничение для таких программ — использование из всех операций ввода-вывода только операций с терминала (операторы READ, READLN, WRITE, WRITELN с применением стандартных файлов INPUT, OUTPUT). Программа ВКРМОН позволяет также использовать EMT-запросы к монитору «БК0010» (в фрагментах на макроасемблере), однако в этом случае отладка программы должна производиться только на «БК0010».

При физическом переносе программы на «БК0010» необходимо: удалить начальный (нулевой) блок файла WORK.SAV (он содержит служебную информацию для монитора ОС ДВК, не используемую монитором «БК0010»);

загрузить оставшуюся часть файла WORK.SAV, содержащую собственно коды программы, в ОЗУ «БК0010», начиная с адреса 1000, и с этого же адреса запустить на выполнение.

Наиболее простой и эффективный способ переноса программ — загрузка программы в ОЗУ «БК0010» через канал связи с бытовым магнитофоном. Для реализации переноса программ разработан программно-аппаратный интерфейс связи ДВК-2М с магнитофоном, аналогичный имеющемуся в «БК0010» и включающий контроллер и программу обмена данными с магнитофоном (MAG.SAV). Преимущество такого способа — дополнительная возможность использования магнитофона в качестве внешнего устройства ДВК-2 и создания архива файлов на ленте.

Контроллер (см. рисунок) выполнен непосредственно на плате микроЭВМ «Электроника МС 1201.01» (имеющей свободные позиции для установки микросхем) и с помощью кабеля подключается либо к магнитофону (при вводе-выводе файла на ленту), либо к «БК0010» (для загрузки программ в ее ОЗУ). Обращение к контроллеру осуществляется через регистр расширения процессора SEL2 с адресом 177714.

При записи триггер D45 фиксирует два разряда передаваемых данных: 05 и 06. Это позволяет программно формировать на делителе R44...R46 два уровня переменного напряжения (для компенсации нелинейности АЧХ-тракта магнитофона). При непосредственной передаче данных на «БК0010» выходной сигнал дифференцируется с помощью конденсатора С1. По чтению в регистре SEL2 доступен только разряд 05, текущее значение которого представляет полярность напряжения на линейном выходе магнитофона («0» — минус, «1» — плюс).

Программа обмена данными MAG, исходный текст которой написан на языке Паскаль с фрагментами на макроасемблере, состоит из двух компонент: модуля управления, обеспечивающего диалог с оператором и работу с файлами ОС ДВК (в том числе необходимые операции с файлами типа SAV); драйвера магнитофона (аналогичен драйверу магнитофона «БК0010» и обеспечивает формирование данных на ленте в том же формате).

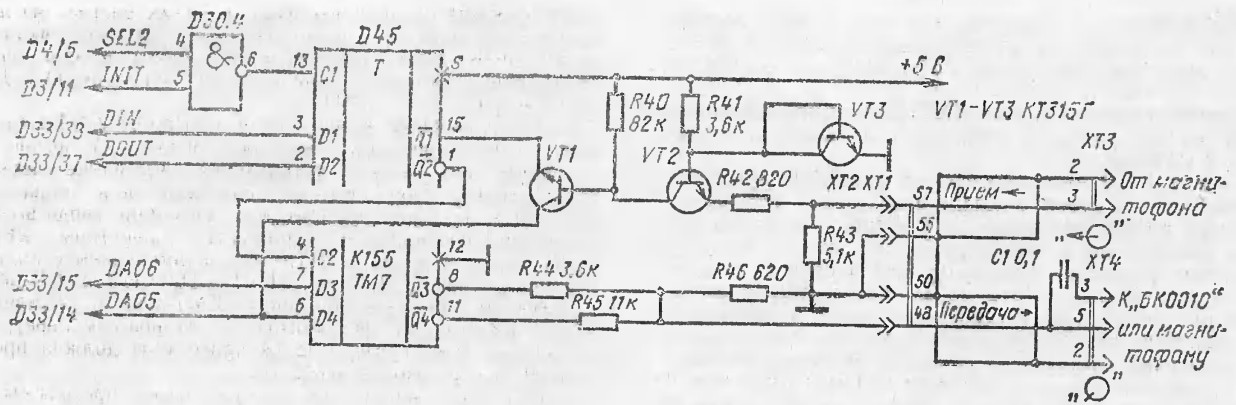
Загрузка файла с дискового накопителя ДВК-2М в ОЗУ «БК0010» выполняется в следующей последовательности: монитор «БК0010» переводится в режим загрузки файла с магнитофона командой M; на ДВК выполняется программа MAG; командой S загруженная в БК программа запускается на выполнение (с адреса загрузки).

сится на «БК0010». Типовой процесс трансляции такой программы (WORK.PAS) для переноса ее на «БК0010» может выглядеть, например, так:

```

.R PASCAL
*WORK.MAC=WORK.PAS/F
.R MACRO
*WORK.OBJ=WORK.MAC
*^C
.R LINK
*WORK.SAV.LP:=ВКРМОН.OBJ,WORK.OBJ,PASCAL
.OBJ
*^C

```



Аппаратный интерфейс (контроллер) связи ДВК-2М с магнитофоном типа «Электроника 302» или микроЭВМ «Электроника БК-0010»

### ЛИТЕРАТУРА

- 1 Косенков С. М. и др. Бытовая персональная микроЭВМ «Электроника БК 0010» // Микропроцессорные средства и системы. — 1985. — № 1. — С. 22—25.
- 2 Зиглер К. Методы проектирования программных систем. — М.: Мир, 1985.

- 3 Йенсен К., Вирт Н. PASKAL. — М.: Финансы и статистика, 1982.
- 4 Валикова Л. Н., Вигдерчик Г. В., Воробьев А. Ю. и др. Операционная система СМ ЭВМ РАФОС. — М.: Финансы и статистика, 1984.

Статья поступила 2 июня 1986 г.

УДК 519.68.681.3.06

Д. В. Варсанюфьев, А. Г. Дымченко, А. Г. Кушнерико, Г. В. Лебедев

## НЕПОСРЕДСТВЕННЫЙ ДРАЙВЕР ТЕКСТА НДТ-83 И СИСТЕМЫ НА ЕГО БАЗЕ

### 1. Непосредственный драйвер текста НДТ-83

Назначение и цели создания НДТ. Непосредственный драйвер текста НДТ-83 предназначен для применения в качестве базового средства в системах, основанных на принципе непосредственного редактирования информации [1, 2] и использующих текстовое (т. е. алфавитно-цифровое) представление «Мира» на плоскости.

В системах, основанных на аналогии «Человек в Мире объектов» и принципе непосредственного редактирования, любой запрос человека распадается на две части: на перемещение (изменение) в «Мире» и на визуализацию перемещения (изменения) в представлении «Мира» на экране терминала, т. е. в «тексте». Действия, связанные с «Миром», определяются его структурой, т. е. представляются прикладным содержанием системы, а элементарные действия над текстом в значительной степени являются универсальными, не зависящими от конкретной предметной области и определяются структурой текста как такового. По существу, любая непосредственная система должна содержать обычный (непосредственный) редактор текстов общего назначения. Тем самым функции текстового редактора (хранение текста, его визуализация, все действия над текстом, особенно взаимодействие с человеком посредством АЦ-терминала и пр.) являются общими для всех непосредственных систем.

В отличие от традиционного диалога, для реализации которого достаточно возможностей телетайпа, при разработке непосредственных систем остро встает вопрос терминальной независимости. Это вызвано отсутствием примитивов смещения текста вправо, влево, вверх, вниз в произвольном прямоугольном «окне» на экране, а также разнообразием в номенклатуре и кодах таких дополнительных (к телетайпу) функций терминала, как

позиционирование курсора, вставка и удаление строк и символов и др. Разработчики большинства экранных редакторов обходят этот вопрос, создавая по уникальному редактору на каждый распространенный тип терминала. Естественно, что проблема мобильности никак не связана с прикладной спецификой той или иной системы и также должна быть решена один раз в общей для всех непосредственных систем части.

НДТ-83 «располагается» между прикладной программой и человеком и обеспечивает:

- хранение текста, обработку всех запросов на перемещение (изменение) в тексте как со стороны программы, так и со стороны человека;
- автоматическую визуализацию текста в области вывода на экране терминала;
- передачу программе запросов человека на перемещение (изменение) в «Мире»;
- независимость настроенных над НДТ программ от конкретного типа терминала (с точки зрения программы понятия «тип терминала» просто не существует).

Использование НДТ позволяет:

- обеспечить человеку унифицированный интерфейс при работе над текстом в любой прикладной системе, реализованной над НДТ;
- обеспечить программам унифицированный интерфейс по выводу текста на экран терминала и организации взаимодействия с человеком;
- устранить дублирование работ по организации непосредственного взаимодействия с человеком в различных программах;

практически освободить разработчиков систем от технических аспектов реализации диалога, сконцентрировав их внимание на наиболее содержательных вопросах (структура «Мира», операции над ним, взаимосвязь «Мира» и его текстового представления).

Поскольку конечная цель НДТ — повышение производительности труда программиста, последнему предоставлено три уровня применения НДТ в качестве:

продукта, т. е. для написания непосредственных программ прямо на базе НДТ;

отдельных строительных «кубиков» (типичным, например, является использование при реализации компьютерных игр внутренних исполнителей НДТ Экран и Клавиатура для достижения независимости от типа терминала);

модифицируемых образов (все тексты НДТ доступны для модификации, и программист может при желании встроить какую-то прикладную обработку IN-LINE в НДТ).

**Основные понятия и идеи НДТ.** Основными понятиями НДТ являются «текст», «защита» и «атрибуты», «событие» и «запрос».

Текст в НДТ — неограниченный линейный двунаправленный список строк с одним указателем (соответствующим положению человека в «Мире») и одним окном, выделенным в тексте прямоугольником, который содержит указатель и изображается в области вывода на экране терминала. Эта модель соответствует интуитивным представлениям человека о тексте и отличается от типичного для ПЭВМ списка символов, ограниченно-го размерами оперативной памяти и разбитого на строки с помощью символов возврата каретки. Указатель и границы окна располагаются между строк и между символов текста. Строка — вектор символов фиксированной длины, задаваемой в начале работы с текстом (наиболее популярны длины 63 и 132).

Каждая строка и каждый символ в НДТ, кроме того, снабжены защитой и атрибутами. НДТ позволяет использовать защиты, препятствующие: удалению и изменению строки или символа; проходу сквозь строку или символ (указатель между!); вставку чего бы то ни было непосредственно перед строкой или символом; изменению абсолютной позиции символа внутри строки.

Атрибуты символа — число в диапазоне 0..7 (атрибуты и защита символа кодируются в одном байте). Атрибуты символов были зарезервированы для работы с нормальными терминальным оборудованием (имеющим, например, несколько шрифтов). В настоящий момент ни в НДТ, ни в уже реализованных на его базе системах атрибуты символов не используются.

Атрибуты (или «невидимая часть») строки — произвольная информация, размер которой фиксирован и задается в начале работы с текстом. НДТ обеспечивает хранение атрибутов и доступ к ним со стороны программы для чтения и модификации, никоим образом их не интерпретируя.

Прикладная программа может либо непосредственно работать с текстом, окном и указателем (имеется полный доступ, причем изменения в окне автоматически визуализируются в области вывода на экране терминала), либо вызывать программу НДТ «Получить очередное событие» (вых: событие). В последнем случае НДТ начнет последовательно получать и обрабатывать запросы от человека, не «беспокоя» программу до тех пор, пока не наступит особая ситуация — событие. Причинами возникновения события могут быть: поступление от человека запроса, который соответствующая компонента программы объявила событийным; покидание строки после ее изменения; попытка нарушения защиты строк или символов или попытка выхода за край текста. Программа может избирательно маскировать (демаскировать) те или иные причины событий. Если соответствующая причина маскирована, то событие не возникает, на терминале раздается звонок и обработка запросов человека в НДТ продолжается. При возникновении события НДТ формирует информацию о нем (причина события, запрос человека, координаты указателя в тексте, информация о том, менялся ли текст) и возвращает управление в программу.

Кроме «механизмов» событий и защиты для настройки на конкретную ситуацию можно использовать также «незамкнутость» НДТ. В процессе работы НДТ часто обращается к подпрограммам, в НДТ не входящим. Эти подпрограммы могут быть динамически установленными (или изменены) системой. Одной из них, например, является подпрограмма «Определить вид обработки запроса» (вх: запрос, вы: игнорировать / обработать в НДТ / передать без обработки в программу (т. е. считать событием)). Программа может иметь набор таких подпрограмм для разных ситуаций и переключать

НДТ с одной на другую. При этом не только резко повышается гибкость взаимодействия программы с НДТ, но и существенно сокращаются их размеры. Аналогично обрабатываются аварийные ситуации, отказы файловой системы и пр.

Запрос в НДТ состоит из повторителя, атрибутов ввода (они совпадают с атрибутами символа) и виртуального кода (в-кода). Запрос формируется из последовательности кодов нажимаемых человеком клавиш. При этом последовательность клавиш («префикс повторителя», цифры) преобразуется в неотрицательное целое число, которое НДТ обычно воспринимает как кратность (число повторений) запроса. Например, последовательность («префикс повторителя», 2, 4, «стрелка вниз») воспринимается как «24 раза выполнить команду «вниз». В-код запроса — это 8-битовый код, получаемый после терминально-зависимого преобразования (склейка escape-последовательностей, регистровые преобразования, перекодирование кодов). Все эти действия выполняет внутренний исполнитель НДТ Клавиатура. Он же обрабатывает повтор предыдущей команды, ввод и выполнение макрокоманд (в-коды этих запросов никогда не выдаются наружу).

Программа может не только получать события или прямо запросы, но и иметь полный доступ к очереди в-кодов. В частности, она может имитировать ввод любых символов с виртуальной клавиатуры или обрабатывать последовательность в-кодов, минуя этап преобразования их в запросы.

Один экземпляр НДТ обеспечивает одновременную многооконную работу с несколькими текстами (их число задается в начале работы с НДТ). В каждый момент времени только один из текстов является активным: в его области вывода изображается курсор и к нему относятся все запросы как со стороны человека, так и программы. Выбор активного текста или изменение его области вывода осуществляются по указаниям из программы.

Интерфейс НДТ с человеком. Запросы человека, которые НДТ может обрабатывать самостоятельно, не «беспокоя» программу, соответствуют интерфейсу редактора текстов общего назначения. Поскольку, однако, в настоящий момент не существует общепризнанного стандарта текстового редактора, кратко опишем возможности НДТ.

Стандартный сервис: ввод повторителя; повтор предыдущей команды еще раз; ввод и выполнение макрокоманды; приостановка / возобновление; блокировка / деблокировка вывода информации на экран, а также прерывание выполнения с аннулированием всех уже поступивших, но еще не обработанных запросов.

Перемещения в тексте: пошаговое и непрерывное (до остановки человеком) движения указателя вверх и вниз; контекстный поиск; команды перемещения указателя вправо и влево внутри строки («на символ», «табуляция», «табуляция по словам», «до упора», «в начало» или «конец строки по пробелам» и некоторые другие (например, «в начало следующей строки»), а также запоминание и восстановление положения указателя.

Модификация текста: вставка, удаление, запоминание, вспоминание строк, слов и символов. Кроме того, обычные символы, набрасываемые на клавиатуре терминала, могут либо вставляться в текущую строку, «сдвигая» ее, либо заменять старые символы (появляться «поверх» них).

Следует отметить три особенности НДТ:

хотя указатель в тексте располагается между строк и между символов, на экране его приходится изображать курсором в позиции символа за указателем и в строке под указателем. Так как число положений указателя больше числа символов в строке, то это приводит к появлению «холостой» позиции справа, в которой ничего нельзя набрать, но в которой бывает указатель, и появлению «холостой» строки снизу (ее роль играет

специальная служебная строка [\* КОНЕЦ ТЕКСТА \*]); при непрерывных перемещениях вверх (вниз) по тексту, выполнении команды «поиск» и др. на экране последовательно визуализируется все, что видит человек в процессе такого перемещения в «Мире» (т. е. все последовательные положения указателя и окна). При желании человек может отказаться от непрерывной визуализации, заблокировав вывод («закрыв глаза»). По завершении выполнения команды отображение будет автоматически разблокировано и на экране изобразится окрестность конечного положения указателя. Принцип «непрерывности» перемещений и изменений последовательно проведен при реализации всех запросов в НДТ, так как, по нашему мнению, соответствует аналогии «Человек в Мире объектов». Естественно, человек всегда может «открыть (закрыть) глаза» либо просто в любой момент остановиться;

текст в НДТ — это не просто строки и символы, а текст с защитами. Алгоритмы выполнения элементарных команд (вставка, удаление символа, вспоминание группы символов и т. п.) над таким текстом не являются очевидными или тривиальными. Мы не имеем возможности привести их здесь, да и вряд ли это целесообразно. Заметим лишь, что при выборе и реализации этих алгоритмов мы исходили только из одного: над НДТ должно быть удобно реализовывать прикладные системы.

## 2. Интегрированная программная система «Микромир-85»

В числе первых систем, реализованных на базе НДТ-83, были редактор текстов общего назначения, непосредственные текстовый процессор, файловый монитор Микрос (разработанный совместно с Л. А. Лобаревой) и редактор файлов на физическом уровне (разработанный А. Ю. Огурцовым). Опыт эксплуатации этих систем привел к созданию интегрированной программной системы, выполняющей все функции выше-названных компонент и получившей название «Микромир-85» (идея создания подобной системы описаны в [4]). По мнению авторов, «Микромир-85» образует простую, но достаточно удобную инструментальную среду для проведения небольших разработок (5...10 тыс. строк); возможности редактирования текстов «Микромир-85» не уступают возможностям WORDSTAR [3].

При запуске системы пользователь может либо указать имя редактируемого файла, либо ничего не указывать. Если имя файла не указано, то используется имя по умолчанию (обычно (MICROS.DIR)). В дальнейшем пользователь может перейти из файла в файл, не выходя в ОС. Требуемый вид обслуживания человека в системе определяется по расширению файла, с которым идет работа: если файл имеет расширение .DIR, то человек попадает в режим файлового монитора, в остальных случаях — в редактор текстов, объединенный с текстовым процессором. Кроме того, возможно редактирование файлов и устройств на физическом уровне (т. е. байтов и блоков). При этом можно использовать все описанные выше команды НДТ и некоторые специфические команды для каждого режима.

**Редактирование текстов.** Для редактора текстов и текстового процессора «Мир» совпадает с «текстом», поэтому дополнительные возможности совпадают с возможностями текстового процессора. Прежде всего — это форматирование абзаца текста. Форматирование производится по шаблону (который также можно менять в непосредственном режиме):

```
+++++-----2-----3-----4-----5-----
ЭТОТ ТЕКСТ ОТФОРМАТИРОВАН ПО ШАБЛОНУ. ИЗОБРАЖЕНОМУ НАД НИМ.
```

Шаблон — это строка, содержащая пробелы (в позициях, в которые нельзя помещать текст), плюсы (определяющие отступ для красной строки), а также разметку позиций. Форматирование производится с переносом русских слов и выравниванием по правому краю

(выключкой). Алгоритм переноса (около 100 строк на Фортране) был предоставлен П. В. Христовым.

В текстовые возможности «Микромир-85» входят также разрезание и склеивание строк, преобразование при записи в файл строки [\* КОНЕЦ СТРАНИЦЫ \*] в символ перевода формата, обратное преобразование при чтении файла, автоматизированный перенос слов при вводе информации. Последнее означает, что по достижении конца строки в процессе ввода слова, не помещавшиеся на строке, автоматически переносятся на новую строку. Идея этого решения была заимствована из WORDSTAR, но в «Микромире» производится перенос не всего слова, а его части по тем же правилам, что и при форматировании (по слогам).

**Работа на физическом уровне.** Элементарными объектами редактора файлов на физическом уровне являются байты и слова, объединенные в блоки. Текстовое представление этого «Мира» содержит защищенные от изменений заголовки блоков, в которых указан номер блока в файле, и по одной строке на каждые четыре слова содержимого блока:

```

000 131574 063034 026226 080000      BLOCK N 0,1
010 000000 062377 062377 000000      3... ..  ...BETGEN
020 000624 000000 000001 000014      ...A..  PPOPC JD
030 000100 000125 000012 000011      ... ..  JD A L
040 023013 070333 160000 177277      8.U...  AX BE J I
050 177277 000173 000173 000000      8.F...  FCSRESSX??
... ..  ...W...  ??? UC CC
```

Структура этих строк такова: вначале идет защищенный от изменения внутриблочный адрес первого из четырех слов, затем — последовательно представление этих слов в восьмеричных кодах (в кодах КОИ-7 и RADIX-50). Изменения, вносимые человеком в одно из представлений объекта (байта или слова), немедленно приводят к изменению самого объекта и двух других его представлений. Человеку доступны все возможности НДТ, за исключением команд вставки и удаления информации. Никаких специальных команд редактор файлов на физическом уровне не имеет.

**Файловый монитор.** Файловый монитор в «Микромир-85» — надстройка над файловой системой. В отличие от системы, описанной в [4, 5], в нем используется собственный удобный формат оглавления

УРОВНИ АЛЬФА — ПРАКТИКУМ УРОВНЕЙ		!	!
(C) МГУ, МЕХМАТ, ЛОМ, 1984, 1985.		!	!
РАСПОРЯДИТЕЛЬ		!	30:RS.MAC
СТЕКИ		!	22:ST.MAC
РЕДАКТОР		!	17:ED.MAC
ВЫПОЛНИТЕЛЬ		!	57:EX.MAC
ОПИСАНИЕ РАБОЧЕЙ ОБЛАСТИ + OPTIONS		!	20:WRK.MAC
СБОРКА АЛЬФА		!	1:ALPHA.BLD
ЗАПУСК АЛЬФА		!	14:ALPHA.TSK
ЛИСТИНГ ПОСЛЕДНЕЙ ТРАНСЛЯЦИИ		!	30:TRP.LST
ПРОТОКОЛ ПОСЛЕДНЕЙ СБОРКИ		!	16:TRP.MAP
РАБОЧАЯ ОБЛАСТЬ (ВНУТРИ РЕДАКТИРУЕМЫЕ OPTIONS)		!	6:US.MAC
БЕ АССЕМБЛИРОВАНИЕ		!	1:USER.CMD
ПОЛНОЕ ПЕРЕАССЕМБЛИРОВАНИЕ		!	1:ASGN.L.ASM
СБОРКА АЛЬФА ДЛЯ ГОЛОЙ МАШИНЫ		!	1:ALPSLD.BLD
СБОРКА АЛЬФА ДЛЯ RT-11		!	1:ALPRT.BLD
АЛЬФА НА С		!	1:ALPHAC.DTR
ОПРЕДЕЛЕНИЯ КОМАНД		!	1:USERCL.CCL

и позволяет работать с файлами в непосредственном режиме. Текстовое представление оглавления в мониторе — обычный текстовый файл с расширением .DIR (его можно отредактировать и обычным редактором). С точки зрения файлового монитора это представление поделено на две части: левую (для человека) и правую (поле имени файла для файловой системы). В левой части может быть записан произвольный текст, а в правой в некоторых строчках — имя файла в смысле ОС или не должно быть ничего (тогда строка является просто строкой комментария). Позиции с восклицательными знаками защищены от всего, включая проход сквозь, и поэтому попасть в поле имени файла с помощью обычных команд невозможно. Текстовым операциям над полем комментария и строками в целом (например, удаление/вставка строк) не соответствуют никакие операции над файлами.

В поле имени файла можно перейти по нажатию специальных клавиш («спец.», «вправо»). После этого ввод имени файла вместо пробелов приводит к созданию файла, изменение имени файла — к переименованию файла, заполнение поля имени файла пробелами — к удалению файла. Операции с файлами производятся при выходе из поля имени файла (по нажатию клавиш «спец.», «влево» или RETURN). До этого специальной командой внесенные изменения можно отменить, т. е. восстановить старое содержимое поля имени файла.

Если курсор находится в строке с именем файла, можно начать редактирование этого файла с помощью команды «внутри» (клавиши «спец.», «вниз»). Режим работы «Микромир-85» при этом определяется стандартным способом по расширению имени файла. По завершении редактирования файла (или, что то же самое, по команде «наружу» — клавиши «спец.», «вверх») пользователь окажется в том месте, откуда была выдана команда «внутри». Тем самым из файлов с расширением: DIR можно организовать произвольный граф оглавления и перемещаться по нему с помощью команд «внутри» и «наружу».

В файловом мониторе предусмотрено простейшее инструментальное средство — команда «выполнить». По этой команде из текущей строки выбираются имя файла и его расширение (например, NAME и EXT для файла NAME.EXT) и системе передается команда

CMD NAME

где имя команды (CMD) зависит от расширения имени файла. Например, в ОС RSX-11M выдаются команды вида

^ EXT NAME

интерпретируемые процессором командного языка пользователя (CCL), в соответствии с их определениями в пользовательском или системном CCL-файле. Это позволяет связать с каждым расширением файла любую последовательность команд системы. Например, можно указать, что файлы с расширением .FTN будут компилироваться (пользователь может установить собственный набор ключей, если стандартный системный набор его не устраивает), файлы с расширением .TSK — запускаться на выполнение и т. п.

**Общие возможности.** Имеется еще три группы дополнительных возможностей, общих для всех режимов «Микромира-85»: выполнение файловых операций, «откатка» изменений (т. е. восстановление предыдущих состояний текста) и выход в командный монитор ОС без завершения работы системы.

Некоторые файловые операции («создать», «внутри», «выполнить») могут производиться в любом режиме (например, при обычном редактировании). Имя файла для этих операций определяется из контекста по положению указателя. Если в полученном имени расширение явно не присутствует, то добавляется расширение текущего (редактируемого в данный момент) файла. Это позволяет из пометки типа «описание находится в файле FCU.TXT» по команде «внутри» попасть в указанный файл, из строки с оператором INCLUDE в Фортране попасть в описание глобальных переменных исполнителя и т. п. При попытке выполнить операцию «внутри» для несуществующего файла «Микромир-85» создает файл и в него входит. При выходе из пустого файла он удаляется. Операции переименования и удаления файлов производятся только в режиме файлового монитора.

Команда «откатка» позволяет после любой правки текста восстановить состояние до последнего изменения, вставки или удаления строки. Никаких ограничений на число «откатываемых» строк не существует: последовательно применяя команду, можно дойти до исходного состояния текста перед редактированием. Ее наличие позволяет не бояться случайного нажатия «опасных» клавиш. При необходимости можно отменить «откатку», т. е. также, строка за строкой, восстановить внесенные изменения. Если после «откатки» в некоторую

точку начать редактирование, то отмененные изменения текста пропадают. Файловые операции при этом не отменяются — человек может получить исходный вид оглавления в файловом мониторе, но не может таким путем восстановить уничтоженный файл.

В любом режиме редактора пользователь может, нажав на специальную кнопку, «выйти в ОС». При этом на экране в текущей строке появляется приглашение командного монитора и человек может набрать любую команду ОС, пользуясь возможностями «Микромир-85» (например, макрокомандами, запоминанием/вспоминанием символов и др.). По завершении выполнения команды на экране будут изображены ее результаты, очередное приглашение командного монитора и т. д. При нажатии на специальную клавишу окончания работы с системой пользователь попадает обратно в «Микромир-85», в то место, откуда вышел.

Заметим, что образец поиска, буфера заполненных строк и символов, макрокоманда не меняются при переходах из файла в файл и выходе в ОС. Более того, сами команды «внутри/наружу», «выход в ОС» могут входить в макрокоманды. Это позволяет, запустив такую макрокоманду с повторителем, производить общую обработку групп файлов.

Пример распределения команд по клавишам модифицированного терминала «Электроника 15ИЭ-00-013» (модификация произведена Г. В. Масловым, Н. Н. Молчаевым и В. П. Смирновым) приведен на стр. 43.

**Заключение.** В настоящее время на механико-математическом факультете МГУ реализовано более 10 различных систем [6] (в основном для нужд учебного процесса) на базе НДТ.

Опыт применения НДТ показал, что сроки и трудоемкость разработки значительно сокращаются. Так, разработка Е-графика [7] (3000 строк на MACRO-11) заняла три человеко-исследн, а реализация хорошо известной игры «Змейка» (300 строк на Фортране) — менее одного человеко-дня. Использование НДТ повышает также качество взаимодействия прикладных программ с человеком. Например, такие удобства для пользователя (и редко реализуемые) «мелочи» внешнего интерфейса, как наличие макрокоманд и возможность перерисовки экрана, входят в стандартный сервис НДТ. В настоящее время «Микромир-85» и другие системы на базе НДТ-83 используются примерно в 150 организациях страны.

Реализация НДТ содержит 5000 строк на MACRO-11. Трудоемкость — около одного человеко-года: задача создания НДТ была поставлена в ноябре 1983 г., опытная версия заработала в мае 1984 г., а с сентября текстовый редактор и файловый монитор на базе НДТ начали эксплуатироваться двумя тысячами пользователей ЭВМ мехмата МГУ. Сейчас НДТ реализован в ОС RT-11 (РАФОС, ОС ДВК) и RSX-11M (ОС РВ). 95% кода являются общими для всех перечисленных ОС. Реинтерпретируемый (и общий для всех пользователей в многопользовательских системах) код НДТ занимает 4К слов. НДТ может работать с 12 типами терминалов («Электроника 15-ИЭ 00-013», DEC VT-52, MERA 7953, все «Видеостоны» и все ВТА) и позволяет легко зарегистрировать терминалы новых типов.

Объем реализации Микромира-85 2000 строк на MACRO-11. Реинтерпретируемый код Микромира-85 также занимает 4К слов, объем рабочей области на одного пользователя от 3,5 до 6К слов (в зависимости от типа терминала и максимальной ширины текста). Это позволяет в ОС RSX-11M на ЭВМ CM-4 с 124К слов оперативной памяти одновременно работать 12...20 текстовым редакторам с нулевым временем ответа (без подкачки).

Телефон для справок: 129-17-86 (по понедельникам с 11 по 15 ч), г. Москва.



(С МГУ, МЕХМАТ, ЛМ, 1985.)

**ОБОЗНАЧЕНИЯ**

ИМЕНЕ	-	СТРЕЛКА ВЛЕВО-ВВЕРХ
СПЕЦ	-	СТРЕЛКА ВНИЗ С ТОЧКОЙ
DC	-	СТРЕЛКА ВЛЕВО С ЧЕРТОЙ (УДАЛЕНИЕ СИМВОЛА)
IC	-	СТРЕЛКА ВПРАВО С ЧЕРТОЙ (ВСТАВКА СИМВОЛА)
DL	-	СТРЕЛКА ВВЕРХ С ДВУМЯ ЧЕРТАМИ (УДАЛЕНИЕ СТРОКИ)
IL	-	СТРЕЛКА ВНИЗ С ДВУМЯ ЧЕРТАМИ (ВСТАВКА СТРОКИ)
NL	-	КЛАВИША НАД ОБЫЧНОЙ СТРЕЛКОЙ ВЛЕВО (ВЛЕВО НА СЛОВО)
NR	-	КЛАВИША НАД ОБЫЧНОЙ СТРЕЛКОЙ ВПРАВО (ВПРАВО НА СЛОВО)
^X	-	ОДНОВРЕМЕННОЕ НАЖАТИЕ КЛАВИШ "СУ" И "X"
ИМЕНЕ X	-	ПОСЛЕДОВАТЕЛЬНОЕ НАЖАТИЕ КЛАВИШ "ИМЕНЕ" И "X" ИЛИ
	-	ОДНОВРЕМЕННОЕ НАЖАТИЕ КЛАВИШ "ЛАТ" И "X" ИЛИ
	-	ОДНОВРЕМЕННОЕ НАЖАТИЕ КЛАВИШ "РУС" И "X"

**ОБЩИЕ КОМАНДЫ**

СПЕЦ <ЦИФРЫ>	-	ВВЕСТИ ЧИСЛО ПОВТОРЕНИЙ СЛЕДУЮЩЕЙ КОМАНДЫ
ИМЕНЕ ИМЕНЕ	-	ПОВТОРИТЬ ПОСЛЕДНИЮ КОМАНДУ ЕЩЕ РАЗ
ИМЕНЕ DC / ИМЕНЕ IC	-	УСТАНОВИТЬ РЕЖИМ ЗАМЕНЫ/ВСТАВКИ
ИМЕНЕ ПРА / ИМЕНЕ ^E	-	ЗАПРЕТИТЬ/РАЗРЕШИТЬ ИЗМЕНЕНИЕ ТЕКСТА

**КОМАНДЫ ПЕРЕМЕЩЕНИЯ КУРСОРА**

<СТРЕЛКА>	-	СДЕЛАТЬ НА ШАГ В УКАЗАННОМ НАПРАВЛЕНИИ
ИМЕНЕ <СТРЕЛКА>	-	ДВИЖЕНИЕ ДО УПОРА В УКАЗАННОМ НАПРАВЛЕНИИ (С ОСТАНОВКОЙ ПО НАЖАТИЮ ЛЮБОЙ КЛАВИШИ)
TAB / GT	-	ТАБУЛЯЦИЯ ВЛЕВО/ВПРАВО
WL / WR	-	ТАБУЛЯЦИЯ ВЛЕВО/ВПРАВО ПО СЛОВАМ
DK / PC	-	ПЕРЕХОД В НАЧАЛО СЛЕДУЮЩЕЙ/ПРЕДЫДУЩЕЙ СТРОКИ

ИМЕНЕ ПРС ... СК	-	ВВОД ОБРАЗА ЦЕЛЫЙ ПОИСК И ПОИСК ВНИЗ
ИМЕНЕ ПРС ... ВВЕРХ	-	ВВОД ОБРАЗА ЦЕЛЫЙ ПОИСК И ПОИСК ВВЕРХ
ПРС / ^ПРС	-	ПОИСК ВНИЗ/ВВЕРХ СТАРОГО ОБРАЗА

ИМЕНЕ GT	-	УСТАНОВКА МАРКЕРА В ТЕКСТЕ
ИМЕНЕ TAB	-	ОБМЕН ПОЗИЦИЙ КУРСОРА И МАРКЕРА

**ОБЩИЕ КОМАНДЫ ИЗМЕНЕНИЯ ТЕКСТА**

DL / IL	-	УДАЛЕНИЕ/ВСТАВКА СТРОКИ
DC / IC	-	УДАЛЕНИЕ/ВСТАВКА СИМВОЛА
^B	-	ОЧИСТКА ИЛИ УДАЛЕНИЕ СИМВОЛА СЛЕВА ОТ КУРСОРА
^U / ^D	-	ОЧИСТКА ИЛИ УДАЛЕНИЕ НАЧАЛА/КОНЦА СТРОКИ (В ЗАВИСИМОСТИ ОТ РЕЖИМА ЗАМЕНЫ/ВСТАВКИ)

**КОМАНДЫ ЗАПОЛНЕНИЯ/ВОСПОМИНАНИЯ**

AP1 / ИМЕНЕ AP1	-	ДОБАВЛЕНИЕ ТЕКУЩЕЙ СТРОКИ К ЗАПОЛНЕННЫМ С УДАЛЕНИЕМ / БЕЗ УДАЛЕНИЯ ЕЕ ИЗ ТЕКСТА
AP2 / ИМЕНЕ AP2	-	ВСТАВКА ЗАПОЛНЕННЫХ СТРОК / ОЧИСТКА БУЕРА
STR / ИМЕНЕ STR	-	ДОБАВЛЕНИЕ СИМВОЛА/СЛОВА К ЗАПОЛНЕННЫМ
STD / ИМЕНЕ STD	-	ВСТАВКА ЗАПОЛНЕННЫХ СИМВОЛОВ / ОЧИСТКА БУЕРА

**РАБОТА С МАЛЕНЬКИМИ/БОЛЬШИМИ БУКВАМИ И ФОРМАТИРОВАНИЕ**

ИМЕНЕ BR / ИМЕНЕ NR	-	УСТАНОВКА РЕЖИМА РУССКИХ/ЛАТИНСКИХ БУКВ (ВР/НР, РУС И ЛАТ ПЕРЕКЛЮЧАЮТ БОЛЬШИЕ/МАЛЫЕ)
^BR ИЛИ ^NR	-	УСТАНОВКА РЕЖИМА ЗАГЛАВНЫХ БУКВ (КБИ-7) (ВР/НР, РУС И ЛАТ ПЕРЕКЛЮЧАЮТ РУССКИЙ/ЛАТЫНЬ)

C1	-	УДАЛЕНИЕ СЛОВА И ПРОВЕЛОВ ЗА НИМ
ИМЕНЕ IL / ИМЕНЕ DL	-	РАЗДЕЛЕНИЕ/СКЛЕЙКА СТРОК В ПОЗИЦИИ КУРСОРА
СПЕЦ C1 / ИМЕНЕ C1	-	ФОРМАТИРОВАНИЕ С/БЕЗ УСТАНОВКИ ШАБЛОНА

**ФАЙЛОВЫЕ ОПЕРАЦИИ**

СПЕЦ ВПРАВО	-	ПЕРЕХОД В ПОЛЕ ИМЕНИ ФАЙЛА
БК / ^C	-	НОРМАЛЬНЫЙ/АВАРИЙНЫЙ ВЫХОД ИЗ ПОЛЯ ИМЕНИ
СПЕЦ	-	ПЕРЕХОД "ЕНУТРИ" ДИРЕКТОРИИ ИЛИ ФАЙЛА
СПЕЦ	-	ВЫХОД "ОБРАТНО" ИЗ ДИРЕКТОРИИ ИЛИ ФАЙЛА
СПЕЦ СПЕЦ СПЕЦ	-	ДАТЬ ФАЙЛА "NAME.TEXT" ВЫПОЛНИТЬ КОМАНДУ CCL : "TEXT NAME"

**ОБЩИЙ СЕРВИС И ЗАВЕРШЕНИЕ РАБОТЫ**

ИМЕНЕ PC / ИМЕНЕ BK	-	"ОТКАТКА" ИЗМЕНЕНИЙ / "ОТКАТКА ОТКАТКИ"
ИМЕНЕ ПРН / ПРН	-	НАЧАЛО/КОНЕЦ ВВОДА МАКРОКОМАНД
ПРН	-	ВЫПОЛНЕНИЕ МАКРОКОМАНД

^E	-	УСТАНОВКА ТЕКУЩЕЙ СТРОКИ В ЦЕНТР ЭКРАНА
^C	-	ПЕРЕРЫВАНИЕ ВЫПОЛНЕНИЯ, ВЫХОД В ОС RSX/IM
CBP	-	БЛОКИРОВКА/ДЕБЛОКИРОВКА ВЫВОДА НА ЭКРАН (ПРИ ДЕБЛОКИРОВКЕ ЭКРАН ПЕРЕРИСУЕТСЯ)

ИМЕНЕ СПЕЦ	-	ВНЕШНИЕ ИЗМЕНЕНИЯ В ФАЙЛ БЕЗ ВЫХОДА ИЗ МИКРОМИРА
ПРА ПРА	-	НОРМАЛЬНОЕ ЗАВЕРШЕНИЕ (ТО НЕ, ЧТО И "СПЕЦ ВВЕРХ")
ПРА ^C	-	АВАРИЙНОЕ ЗАВЕРШЕНИЕ (БЕЗ ИЗМЕНЕНИЯ ФАЙЛА)
ПРА ^B	-	НОРМАЛЬНОЕ ЗАВЕРШЕНИЕ С СОХРАНЕНИЕМ ".BAK" ФАЙЛА
ПРА ^E	-	ПОЛНЫЙ ВЫХОД ИЗ МИКРОМИРА (СО ВСЕХ УРОВНЕЙ)

**ЛИТЕРАТУРА**

1. Ершов А. П. Об объектно-ориентированном взаимодействии с ЭВМ // Микропроцессорные средства и системы, — 1985, — № 3, — С. 2.

2. Лебедев Г. В. Разработка интерактивных систем на основе принципа непосредственного редактирования информации // Микропроцессорные средства и системы. — 1986. — № 1. — С. 44—46, 58.

3. WordStar. WordStar reference manual // Справочное руководство. — М.: ВЦП, — 1984, № E-75209.

4. Fraser. A generalized text editor // Comm. of the ACM. — 1980. — Vol. 23. — N3. — P. 154—158.

5. Борковский А. Б. Многооконное текстовое взаимодействие с персональной ЭВМ // Микропроцессорные средства и системы. — 1984. — № 4. — С. 47—50.

6. Кушниренко А. Г., Варсановьев Д. В., Дымченко А. Г., Лебедев Г. В. Практическое программирование. Проектирование и разработка диалоговых систем. Нетрадиционный подход. — М.: Изд-во МГУ, 1985.

7. Варсановьев Д. В., Кушниренко А. Г., Лебедев Г. В. Е-практикум — программное обеспечение школьного курса информатики и вычислительной техники // Микропроцессорные средства системы, — 1985 — № 3. — С. 27—32.

Статья поступила 25 октября 1986 г.

**ИНФОРМАЦИЯ**

**Актуальные проблемы современного приборостроения**

Цикл лекций читается в Центральной лектории — в большом зале Политехнического музея страны (абонемент № 40). Лекции организованы журналом «Приборы и системы управления».

Тематика лекций связана с наиболее важными для специалистов-приборостроителей и потребителей приборной продукции направлениями.

Темы лекций, которые будут прочитаны: **23 февраля 1987 г.** — Полупроводниковые микроэлектронные датчики — сенсоры — составная часть микроэлектроники — этапы микроэлектроники в период 1950—1985 гг. и до 2000 г. Место в микроэлектронике интегральных датчиков — сенсоров. Технологические проблемы и критерии качества. Полупроводниковые датчики — кремниевые, КНС — механических и теплотехнических величин.

**30 марта 1987 г.** — Аналитическое приборостроение. Приборы для научных исследований — газовые и жидкостные хроматографы; атомноабсорбционные спектрофотометры и инфракрасные анализаторы; приборы релогического и седиментационного анализа; промышленные автоматические анализаторы.

**20 апреля 1987 г.** — Современные методы и средства неразрушающего контроля — роботизированные комплексы; системы технического зрения; вычислительная томография.

**25 мая 1987 г.** — Состояние и перспективы развития несоизмерительной и испытательной техники. Микропроцессорные средства обработки и представления информации.

**1 июня 1987 г.** — Автоматизация технологических процессов и контрольных операций в приборостроении — гибкие перестраиваемые системы ГПС — для сборки электронных блоков; контроль и диагностика в микроэлектронике.

Лекции читают ведущие специалисты и ученые отрасли приборостроения.

Адрес Центральной лектория — Политехнический проезд, д. 2, подъезд № 9. Справки по тел. 923-21-47, 924-46-07, 228-66-82.

УДК 681.3.06

В. Р. Горовой, Н. П. Васильев

## КОМПЛЕКС СРЕДСТВ ОТЛАДКИ МИКРОПРОЦЕССОРНЫХ СИСТЕМ «ЭЛЕКТРОНИКА НЦ-803»

Под отладкой понимается процесс обнаружения ошибок и поиска места неисправности по результатам тестирования при проектировании микропроцессорной системы. Качество проекта, т. е. отсутствие неисправностей в нем, а также сроки проектирования системы зависят от используемых средств отладки и свойств контролепригодности проектируемой системы (ПС).

Известные на сегодняшний день разнообразные средства отладки микропроцессорных систем: логические анализаторы, генераторы слов, пульта, комплексы отладки, диагностирования, развития [1] — предназначены либо для отладки системы на одном из уровней описания системы, либо реализуют одну или две функции. Они рассчитаны на отладку в основном однопроцессорных систем.

Комплекс средств отладки микропроцессорных систем «Электроника НЦ-83» предназначен для автономной отладки аппаратных модулей (аппаратуры) микропроцессорной системы, автономной отладки программных модулей (программ) микропроцессорной системы, комплексной отладки многопроцессорных микропроцессорных систем, а также контроля и диагностирования дискретных систем в процессе производства и эксплуатации.

В состав аппаратно-программного комплекса средств отладки микропроцессорных систем «Электроника НЦ-803» (рис. 1) входят: ЭВМ; блоки логических устройств «Электроника НЦ-803» (БЛУ); устройства электрофизического сопряжения (ЭФС); модули персональности (МП); эмуляторы микропроцессоров (ЭМП); программное обеспечение.

Для создания систем контроля и диагностирования на базе комплекса средств отладки «Электроника НЦ-803» предусмотрен блок компараторов и драйверов, а также

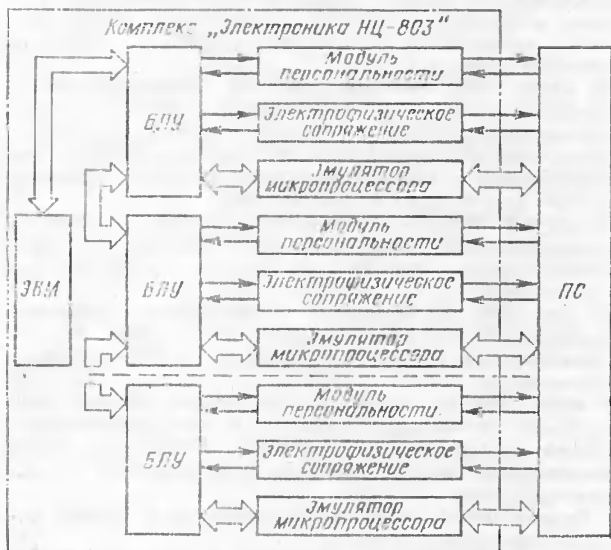


Рис. 1. Структура комплекса средств отладки «Электроника НЦ-803»

устройство сигнатурного анализа (СА), устанавливаемое в БЛУ. В качестве ЭВМ может быть использована любая ЭВМ, совместимая по архитектуре с СМ ЭВМ и операционной системой РАФОС: ДВК, «Электроника 60», СМ-3, СМ-4, «Электроника 100/25», «Электроника 79». ЭВМ с БЛУ соединяется с помощью интерфейса МПИ (ОСТ 11.305.903-80).

В составе комплекса средств отладки «Электроника НЦ-803» имеются адаптеры магистралей ЕК—МПИ и МПИ—ЕК. Адаптер ЕК—МПИ позволяет подключить БЛУ к ЭВМ СМ-4, «Электроника 100/25», «Электроника 79», имеющим интерфейс «единый канал» (общая шина). Адаптер МПИ—ЕК дает возможность использовать периферийные устройства СМ ЭВМ для микро-ЭВМ с интерфейсом МПИ. В ряде применений комплекса средств отладки «Электроника НЦ-803» необходимо создавать локальную сеть из нескольких ЭВМ. К одной ЭВМ может быть подключено до восьми БЛУ.

Блоки логических устройств работают синхронно (до четырех блоков) или автономно. Синхронный режим поддерживается одним генератором синхросигналов (одновременные запросы на прерывание всех БЛУ объединяются). Основные технические характеристики БЛУ приведены ниже. Каждый БЛУ может содержать до де-

Число входных каналов	64
Число выходных каналов	64
Уровень «Лог. 1», В	2,4
Уровень «Лог. 0», В	0,65
Нагрузочная способность, А	$3 \cdot 10^{-3}$
Максимальная программируемая частота подачи входных воздействий, МГц	10
Максимальная программируемая частота записи информации, МГц	20
Объем памяти логического анализатора на канал, бит	1024
Объем памяти на канал генератора слов, бит	1024
Объем эмулирующей памяти с интерфейсом МПИ, Кбайт	32
Время цикла эмулирующей памяти, нс	300
Число квалификаторов	8
Число одновременно задаваемых условий запуска. Интервал времени, фиксируемый таймером, с	$10^{-6} \dots 327,68$
Напряжение питания от однофазной сети переменного тока, В (Гц)	200 (50±1)
Потребляемая мощность, Вт	400
Среднее время наработки на отказ, ч	3000
Габаритные размеры, мм	483×492×317
Масса, кг	50

сяти функциональных устройств (рис. 2), каждое выполнено на отдельной плате. В штатный состав блока формируемого на заводе, входят одно устройство (блок обмена) (БО) и по два устройства генератора слов (ГС), логического анализатора (ЛА), эмулятора памяти (ЭП), блоков сопряжения (БС) и блок питания (БП). Устройства БО и БС, а также БП представляют постоянную часть БЛУ. Остальные устройства могут входить в состав БЛУ в количестве от одного до четырех или вообще отсутствовать.

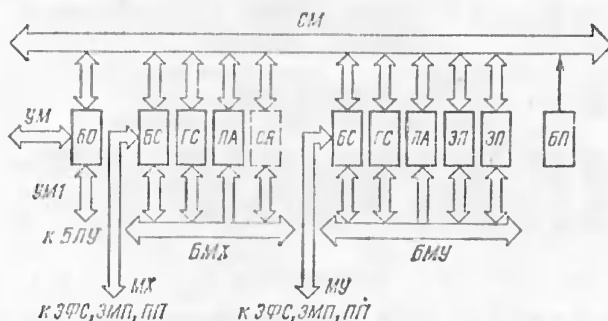


Рис. 2. Структура блока логических устройств «Электроника НЦ-803»

Устройства взаимодействуют между собой с помощью магистралей. Системная магистраль (СМ) обеспечивает обмен данными между ЭВМ и устройствами, а также взаимодействие устройств между собой в режиме реального времени. Управляющая магистраль (УМ) связывает ЭВМ с БЛУ и реализует интерфейс МПИ. Управляющая магистраль УМ1-БЛУ с БЛУ. Быстрые магистрали БМХ и БМУ передают 32 разряда данных от устройств и принимают 36 разрядов данных (из них четыре квалификатора). Магистрали МХ и МУ связывают БЛУ с проектируемой системой через устройства ЭФС, модуль персональности или эмулятор микропроцессора. Магистраль МХ (МУ) выходит на четыре разъема, расположенных на стенке БЛУ.

**Устройство БО** обеспечивает взаимодействие между БЛУ и ЭВМ: принимает радиальные запросы от отдельных устройств БЛУ, вырабатывает векторные прерывания ЭВМ, управляет режимами работы «опрос», «контроль». В режиме «опрос» ЭВМ доступны все регистры и память БЛУ. В этом режиме через ЭВМ можно устанавливать в заданное состояние устройства БЛУ. В режиме «контроль» устройства БЛУ выполняют заданный алгоритм функционирования. Устройство БО содержит генератор синхросигналов. Имеется возможность синхронизации работы БЛУ от внешнего генератора. В составе БО есть 16-разрядный счетчик-таймер, который отсчитывает время между заданными событиями, отслеживает интервалы времени между заданными событиями, подсчитывает число заданных событий или служит счетчиком времени. В качестве событий выступают радиальные запросы от устройств БЛУ.

**Устройство БС** сопрягает магистрали БМХ и БМУ с ЭФС, ПП и ЭМП. Содержит 32-разрядный порт ввода-вывода и 16-разрядный регистр фиксации. Позволяет логически отключить БЛУ от проектируемой системы, а также замкнуть входные и выходные линии БМХ и БМУ для самотестирования.

**Устройство ГС** предназначено для генерации воздействий по 32 каналам на проектируемую систему, анализа реакций от проектируемой системы. Позволяет эмулировать отсутствующие аппаратные средства проектируемой системы. Содержит 34-разрядную память команд и данных емкостью 1024 бит, построенную на БИС КР132РУ4. Восемь разрядов этой памяти поступают на дешифратор команд микропрограммного управления. Устройство может выполнять следующие микрокоманды: выдать данные; изменить частоту выдачи данных; ждать прихода заданной комбинации значений сигналов от проектируемой системы; установить маску на входные сигналы; изменить интервал времени ожидания; установить адрес возврата; осуществить переход по регистру возврата; установить режим «шаг» или «автомат»; безусловный переход; остановить выполнение команд; выдать сигнал радиального запроса. Допустимы комбинации микроопераций. Устройство ГС может быть запущено по сигналу РР, означающему переход из режима «опрос» в режим «контроль», а также по сигналам от устройства ЛА. Максимальная частота подачи входных воздействий устройством ГС составляет 10 МГц.

**Устройство ЛА** состоит из памяти трассировки и логического компаратора. Память трассировки объемом 1024 32-разрядных слов предназначена для накопления информации о поведении проектируемой системы. Максимальная частота записи данных в память составляет 20 МГц. Логический компаратор предназначен для формирования сигнала обнаружения заданных событий. На вход логического компаратора поступают четыре квалификатора и 32 разряда данных. Логический компаратор можно запрограммировать на обнаружение до четырех событий одновременно и выработать на каждое обнаруженное событие один из сигналов ЛК1...ЛК4. Обнаруживаемое событие может представлять собой комбинацию значений 36 входных сигналов или последовательность этих комбинаций. Сигналы ЛК1...ЛК4 по-

ступают в память трассировки, устройство БО, устройство ГС. В память трассировки поступают также сигналы от устройств ГС и ЭП.

**Устройство ЭП** предназначено для распределения адресного пространства памяти проектируемой системы, защиты памяти проектируемой системы, эмуляции отсутствующих аппаратных средств проектируемой системы: ОЗУ или ПЗУ с интерфейсом МПИ. Содержит карту адресов и накопитель эмулирующей памяти. Карта адресов разбивает адресное пространство ( $2^{18}$ ) проектируемой системы на 1024 зоны емкостью по 256 байт. Цикл эмуляции ОЗУ или ПЗУ не более 300 нс. Устройство предназначено для использования с микропроцессорами, имеющими интерфейс МПИ.

**Модуль персональности** 483×260×95 мм имеет плату с контактами для размещения микросхем, резисторов, конденсаторов и т. д. и место для установки разъемов пользователями комплекса средств отладки «Электроника НЦ-803». Модуль позволяет обрабатывать сопряжение с проектируемой системой.

**Устройство ЭФС** (также законченный конструктив 221×138×51 мм) имеет 8 входов информационных, один вход — квалификактор и 8 выходов. Входное сопротивление составляет не менее 0,1 МОм, входная емкость не более 25 пФ, амплитуда входного сигнала 0...10 В, частота следования входных сигналов 10 МГц. Входные сигналы компарируются программно, шаг компарации составляет  $0,1 \pm 10\%$ . Устройство содержит блок ловушек, позволяющий фиксировать короткие импульсы. К проектируемой системе оно подключается с помощью разъема или с помощью одноконтатных клипс. К БЛУ можно подключить до восьми ЭФС.

**Эмулятор микропроцессора** представляет собой устройство (отдельный конструктив), содержащее целевой или отладочный (эмуляционный) микропроцессор. Эмулятор микропроцессора сопрягается с БЛУ и проектируемой (диагностируемой) системой. В составе комплекса «Электроника НЦ-803» имеются эмуляторы микропроцессоров серий К1801 и К1806.

Программное обеспечение (ПО) комплекса средств отладки «Электроника НЦ-803» базируется на операционной системе РАФОС и включает следующие компоненты: средства разработки программ (подсистемы автоматизации программирования), входящие в состав ОС РАФОС [2], программное обеспечение комплекса развития, инструментального режима, комплекса контроля и диагностирования и тестовое программное обеспечение режима самодиагностики.

Программное обеспечение комплекса развития позволяет вести отладку микропроцессорных систем на программном уровне в терминах языка программирования и предполагает, что в состав комплекса развития входят ЭВМ, БЛУ, эмулятор микропроцессора или устройство сопряжения БЛУ с магистралью проектируемой системы. Разработано программное обеспечение комплексов развития для микропроцессоров серий К1801 и К1806, а также ЭВМ на базе этих микропроцессоров. Оно предоставляет следующие возможности:

- доступ к адресному пространству отлаживаемой программы по адресам и именам, определенным в исходном тексте программы на языках ассемблера, Фортран;
- доступ к регистрам процессора, выполняющего программу;

- задание точек останова отлаживаемой программы по чтению, записи, обращению по адресу. Число точек останова определяется числом устройств ЛА, подключенных к проектируемой системе; каждое устройство ЛА реализует четыре точки останова;

- запоминание в реальном времени и отображение трассы отлаживаемой программы. Объем трассы (рис. 3) определяется объемом памяти устройства ЛА БЛУ, подключенного к проектируемой системе;

- эмуляция терминала и памяти ПС. Объем эмулируемой памяти определяется числом устройств ЭП, подключенных к проектируемой системе;

001022	016701 000022	PRG : MOV	VECTOR	RT	000131
	001050 / 000034				
001026	016721 000022	MOV	SUB=TR	(RT)*	000137
	001054 / 003000				
	000034 : =003000				
001032	016711 000020	MOV	RG5	(RT)	000145
	001056 / 000340				
	000036 : =000340				
001036	016771 000010 000010	MOV	RTI	@SUB=TR	000155
	001052 / 000002				
	001054 / 003000				
	003000 : =000002				
001044	104777	TRAP	000377		000173
	000774 : =000000				
	000772 : =001045				
	000034 / 003000				
	000036 / 000340				
003000	000002	TR : RTI			000210
	000772 / 001045				
	000774 / 000000				
001046	000207	RTS	FC		000220
	000776 / 001020				

Рис. 3. Трасса программы ДВК/2М, полученная комплексом средств отладки «Электроника НЦ-803»

преобразование машинных кодов команды в текстовую строку, совпадающую с записью команды на языке ассемблера;

задание до 255 точек останова отлаживаемой программы по счетчику команд.

Программное обеспечение комплексов развития содержания средства подключения и инициации программ пользователя, обеспечивающих моделирование работы внешних устройств, а также специальные функции. Работа таких программ поддерживается предоставлением в их распоряжение необходимой части устройств ЭП и наличием программного интерфейса в процедурах отладчика.

Программное обеспечение инструментального режима предоставляет пользователям возможность создания контрольно-измерительных приборов: логического компаратора (36 входов, до четырех событий, события описываются конечным автоматом, имеющим до четырех состояний); логического анализатора (64 канала, 1024 бит на канал, максимальная программируемая частота 10 МГц), частотомера (одновременно измеряет 32 канала, диапазон частот 1 Гц...10 МГц); многоканального цифрового осциллографа (4 канала, диапазон напряжений от 0 до 10 В, диапазон временных интервалов 0,5...3,2 мс); универсального пульта схемотехника; системного анализатора. В состав приборов должны входить ЭВМ, БЛУ, устройства электрофизического сопряжения или (и) модуль персональности. Управление приборами осуществляется через клавиатуру и дисплей с помощью набора команд, «меню» либо с помощью простого процедурного языка.

Программное обеспечение комплекса контроля и диагностирования базируется на системе тестового контроля СТЕК, предназначенной для исполнения программ контроля и диагноза неисправностей дискретных устройств (ДУ). Программы составляются разработчиком ДУ на проблемно-ориентированном языке высокого уровня ЯСТЕК-81 [3]. Комплекс контроля и диагностирования имеет режимы: «отладка» и «контроль». В режиме «отладка» ведется отладка тест-программ или поиск места неисправности. В режиме «контроль» происходит отработка в условиях серийного производства.

Программное обеспечение комплекса средств отладки микропроцессорных систем «Электроника НЦ-803» спроектировано открытым, допускает расширение своих функций.

На базе комплекса средств отладки «Электроника НЦ-803» созданы автоматизированные рабочие места

схемотехников, программистов, системотехников, а также комплексы контроля и диагностирования, находящиеся в эксплуатации на десятках предприятий.

Телефон для справок: 536-60-29 Москва.

#### ЛИТЕРАТУРА

1. Васильев Н. П., Горовой В. Р. Микропроцессоры. Аппаратурно-программные средства отладки / Под ред. Преснухина Л. Н., — М.: Высшая школа, 1984.
2. Операционная система СМ ЭВМ РАФОС. — Л. И. Валикова, Г. В. Видорчик, А. Ю. Воробьев и др. — М.: Финансы и статистика, 1984.
3. Орешкин М. Н., Соколов В. А. Исследование языка системы тестового контроля при проверке цифровых устройств // Обмен опытом в радиопромышленности. — 1983. — № 4. С. 40—42.

Статья поступила 28 ноября 1986 г.

УДК 681.325.5

В. А. Пилипович, А. К. Есман, А. А. Ермилов, А. А. Савченко

## 16-РАЗРЯДНЫЙ МИКРОКОНТРОЛЛЕР СО ВСТРОЕННЫМИ СРЕДСТВАМИ ПОИСКА НЕИСПРАВНОСТЕЙ С ПОМОЩЬЮ СИГНАТУРНОГО АНАЛИЗА

Шестнадцатиразрядный микроконтроллер (рис. 1, 2), управляющий устройством ввода изображений в мини-ЭВМ СМ-4, имеет встроенные средства обнаружения и локализации неисправностей с помощью сигнатурного анализатора. Микроконтроллер можно использовать и в системах для управления или обработки данных. Микроконтроллер выполнен на базе однокристального 16-разрядного микропроцессора К1801ВМ1 [2, 3].

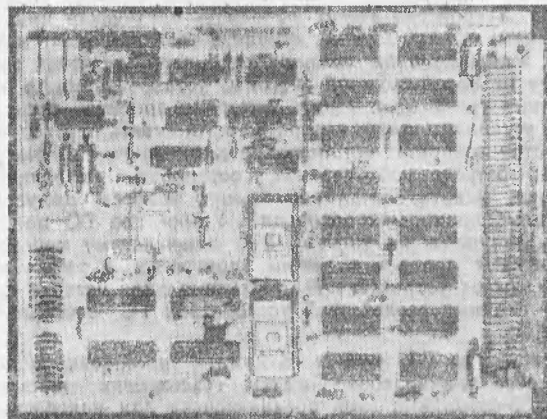


Рис. 1. Внешний вид микроконтроллера

Для упрощения разрабатываемых на базе микроконтроллера систем, простоты его сопряжения с интерфейсными БИС МПК КР580, микроконтроллер (в отличие от архитектуры микропроцессора К1801ВМ1) имеет демультимплексированный канал адреса-данных, причем информация по каналу передается в синхронном режиме. Микроконтроллер имеет векторное прерывание и прерывание прямого доступа к памяти. Радиальные прерывания по входам IRQ1... IRQ3 блокированы,

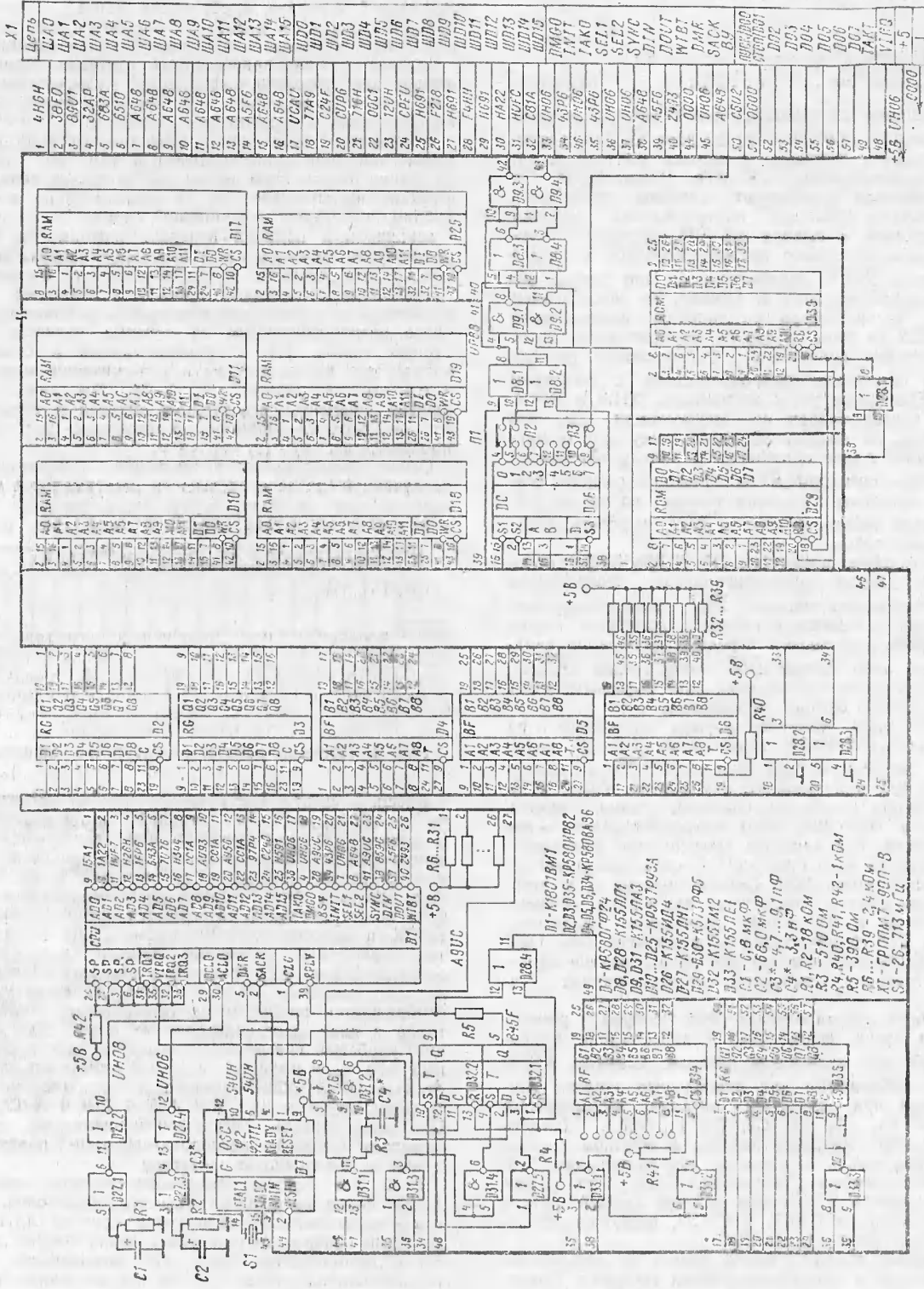


Рис. 2. Принципиальная схема микроконтроллера

Технические характеристики микроконтроллера

Емкость ОЗУ, К байт	8
Емкость ПЗУ, К байт	4
Тактовая частота процессора, МГц	3
Прерывания	Векторное и прямое доступа к памяти
Напряжение питания, Вт	+3
Потребляемая мощность, Вт	×3
Габаритные размеры, мм <sup>3</sup>	155 × 200

Микропроцессор синхронизируется генератором тактовых импульсов D7 (КР580ГФ24). На вход CLC микропроцессора подаются импульсы с выхода φ2 генератора, частота синхримпульсов ~3 МГц. Входы RDIN и RESIN генератора стробируют сигналы требования прямого доступа DMR и подтверждения выборки SACK. Импульсы с выхода φ2 TTL-генератора стробируют сигнал векторного прерывания VIRQ и сигнал RPLY. Сигнал RPLY вырабатывается при любом обращении микропроцессора к каналу, за исключением обращения к регистрам расширения ввода-вывода SEL1 и SEL2 (в этом случае он вырабатывается внутренними схемами процессора). Формирование сигнала RPLY при обращении микропроцессора к регистрам SEL1 и SEL2 блокируется элементами D31.3 и D31.4. Регистр адреса собран на микросхемах D2, D3 (КР580ИР82), их выходы образуют шину адреса микроконтроллера. Адрес обращения к каналу фиксируется в регистре сигналом SYNC. Выходы регистра находятся в активном состоянии только во время действия сигнала занятости канала BSU, вырабатываемого микропроцессором.

Шинные формирователи D4, D5 (КР580ВА86) образуют шину данных микроконтроллера. Направление передачи определяет сигнал DIN микропроцессора; шина данных находится в активном состоянии только в момент непосредственной передачи данных по каналу (активен либо сигнал DIN, либо сигнал DOUT). Шинный формирователь D6 усиливает вырабатываемые микропроцессором сигналы управления.

ОЗУ (4К слов) микроконтроллера выполнено на микросхемах КР537РУ3А. Микросхемы D8, D9 вырабатывают сигналы выбора кристалла CS и записывания WR для старшего и младшего байтов ОЗУ при выполнении канальных операций чтения, записи, записи байта. ПЗУ (2К слов) микроконтроллера — две БИС К573РФ5. Все адресное пространство микроконтроллера разбито на 8 страниц (4К слов каждая) с помощью дешифратора D26. Сигнал обращения к старшим 4К слов памяти используется для адресации внешних устройств и по своему назначению аналогичен сигналу К ВУ Н микроЭВМ «Электроника 60». ОЗУ и ПЗУ привязываются к той или иной странице адресного пространства установкой соответствующих перемычек.

На шинном формирователе D34 собран регистр начального пуска, формирующий адрес пуска микроконтроллера при включении питания. Сигналы ACLO и DCLO, необходимые для правильного запуска микропроцессора при включении питания, формируются элементами R1, R2, C1, C2, D27.1...D27.4. Регистр D35 при работе микроконтроллера в обычном режиме можно использовать в качестве дополнительного байтового порта вывода с адресом 177714. При работе микроконтроллера в тестовом режиме данный регистр формирует сигналы ПУСК и СТОП, поступающие далее на сигнатурный анализатор.

Сигнатурный анализ — метод поиска и локализации неисправностей в микропроцессорных системах. Применение традиционных измерительных приборов (тестеров, осциллографов, мультиметров и т. д.) для отыскания неисправностей в микропроцессорных системах зачастую не приводит к достижению желаемого результата

та в силу ряда особенностей архитектуры и элементной базы МП-систем:

микропроцессоры и другие БИС микропроцессорных комплектов — это устройства со сложной внутренней структурой передачи и обработки данных, причем направления передачи и способы обработки, как правило, изменяются в процессе функционирования системы;

наличие в микропроцессорных системах двунаправленных шин передачи информации, мультиплексированных шин адреса-данных, к которым одновременно подключен целый ряд различных устройств;

принципиальное отличие МП-систем от схем с «жесткой» логикой, заключающееся в том, что сигналы на шинах МП-системы подчинены не только аппаратной функцией вырабатываемых их элементов, но и логике работы программы, выполняемой системой;

асинхронный принцип передачи информации и аперодичность сигналов на шинах микропроцессорной системы, затрудняющие их наблюдение и верификацию.

Указанные особенности привели к созданию принципиально новых методов контроля и диагностики, наиболее распространенным из которых является сигнатурный анализ [1]. С предпосылками и сущностью метода, его достоинствами и недостатками можно ознакомиться в работах [1, 4—7]. Мы лишь кратко опишем сущность сигнатурного анализа и сигнатурного анализатора — прибора, с помощью которого он производится.

Основа сигнатурного анализатора — генератор псевдослучайной последовательности максимальной длины, выполненный на базе 16-разрядного регистра сдвига с разомкнутой петлей обратной связи (рис. 3).

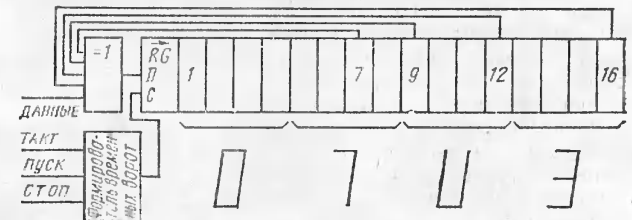


Рис. 3. Принцип работы сигнатурного анализатора

Внешний сигнал ТАКТ синхронизирует регистр сдвига и стробирует бит входной последовательности. В младший разряд регистра при сдвиге информации записывается бит, значение которого определяется суммой по модулю 2 значений разрядов 7, 9, 12, 16 регистра сдвига и бита входной последовательности. Работа регистра сдвига разрешается внешним импульсом ПУСК и запрещается импульсом СТОП, образующим так называемые временные ворота измерения. 16-разрядный код, фиксируемый в регистре сдвига после прихода импульса СТОП, называется **сигнатурой** и отображается прибором на 4-знаковом 7-сегментном табло в виде шестнадцатеричных чисел. Для повышения удобства считывания сигнатуры шестнадцатеричный код, используемый в сигнатурных анализаторах, отличается от общепринятого и записывается в следующем порядке: 0 1 2 3 4 5 6 7 8 9 A C F H P U. Таким образом, сигнатурный анализатор проводит «сжатие» битовой последовательности произвольной длины в 16-разрядную сигнатуру.

Если две битовые последовательности одинаковой длины (одна из которых является образцовой, а другая — испытываемой) отличаются друг от друга только одним битом, то они будут иметь разные сигнатуры с вероятностью 100% [1]. Вероятность обнаружения ошибки равна 1. Если же указанные последовательности отличаются друг от друга двумя и более битами, то вероятность обнаружения ошибки сигнатурным анализатором в любом случае больше чем 0,9999847 [1].

Таким образом, сигнатурный анализ — это простой и достоверный метод сравнения двух битовых последовательностей произвольной длины, анализом которых и занимаются при отыскании неисправностей в микропроцессорных системах с помощью традиционных измерительных приборов. Однако его применение требует включения в микропроцессорную систему еще на стадии ее разработки специальных средств:

аппаратных средств формирования импульсов ТАКТ, ПУСК в СТОП;

тестовой (стимулирующей) программы, вырабатывающей контрольные сигналы для всех узлов системы и управляющей формированием импульсов ПУСК и СТОП;

принципиальной схемы устройства (системы) или другой документации с указанными на ней сигнатурами, снятыми в контрольных точках при работе стимулирующей программы на исправно работающем устройстве;

конструктивных средств, позволяющих легко перевести устройство в тестовый режим работы;

рекомендаций разработчиков устройства по последовательности проведения сигнатурного анализа при отыскании неисправностей.

**Пример.** Применение сигнатурного анализа для поиска неисправностей микроконтроллера. Поиск неисправности следует начинать с тестирования ядра микроконтроллера, к которому обычно относят микропроцессор, генератор синхронизации и источник питания. В данном случае к ядру следует отнести также регистр адреса, шинные формирователи данных и цепи, обеспечивающие пуск микропроцессора при включении питания. Это объясняется мультиплексированным каналом адреса-данных микропроцессора (не позволяющим разорвать цепь обратной связи микропроцессор — шина адреса — шина данных — микропроцессор) и особенностями пуска микропроцессора К1801ВМ1 при включении питания.

Проверить ядро микроконтроллера удобно с помощью средств, описанных в работе [3], подавая на микропроцессор команды NOP, MOV R0, (R0)+ и др. с помощью дополнительных передатчиков при отключенных ОЗУ и ПЗУ (перемычки П1 и П2 разомкнуты) и контролируя осциллографом или логическим анализатором сигналы на шинах адреса, данных и управления. Сигнатурный анализ для проверки ядра микроконтроллера в данном случае нежелателен, так как шина адреса ША15, обычно формирующая сигналы ПУСК и СТОП, находится в высокоимпедансном состоянии в промежутках между циклами обращения к каналу. Это может привести к нестабильности снимаемых сигналов. После проверки ядра системы все разорванные связи восстанавливают.

Система в целом проверяется с помощью сигнатурного анализатора запуском на выполнение стимулирующей программы. Для достоверности проверки важен правильный выбор сигнала ТАКТ, подаваемого на сигнатурный анализатор.

Так, обычно применяемый для этих целей сигнал тактового генератора CLC приводит в данном случае к нестабильности сигнатур практически во всех точках схемы из-за нахождения шин адреса и данных в высокоимпедансном состоянии в промежутках между циклами обращения к каналу (это приводит к нестабильности сигналов в исправно работающем контроллере при изменении напряжения питания) и из-за наличия в цепях формирования сигнала RPLY схемы с нестабильной задержкой (это приводит либо к нестабильности сигналов во времени, либо к неодинаковым сигналам в разных образцах микроконтроллера). Сигнал SYNC также неприемлем, так как в момент его прихода информация на шине данных еще не определена.

Для данного микроконтроллера наилучшим в качестве

сигнала ТАКТ оказался сигнал RPLY/CLC, формируемый элементом D28.4. С его помощью получены устойчивые сигнатуры во всех точках схемы, не изменяющиеся ни при изменении напряжения питания и частоты синхронизации микропроцессора, ни при изменении номиналов цепи R3, C4 и сохраняющиеся для различных образцов микроконтроллера. Это объясняется тем, что в момент действия данного сигнала все шины микроконтроллера находятся в активном состоянии при любых циклах обращения к каналу, а также высокой временной стабильностью данного сигнала относительно стробируемой им информации в сигнатурном анализаторе.

Сигналы ПУСК, СТОП и ТАКТ выведены на интерфейсный разъем микроконтроллера. На принципиальной схеме отражены сигнатуры, снятые в контрольных точках схемы при работе стимулирующей программы (рис. 4).

```

; ПРОГРАММА ДЛЯ ТЕСТИРОВАНИЯ МИКРОКОНТРОЛЛЕРА МЕТОДОМ
; СИГНАТУРНОГО АНАЛИЗА
; АССЕМБЛЕР MACRO-11/CC РАСС
; TITLE SIGN
; *****
; * ПРОГРАММА SIGN ФОРМИРУЕТ СИГНАЛЫ "ПУСК", "СТОП" И *
; * ГЕНЕРИРУЕТ ПОСЛЕДОВАТЕЛЬНОСТЬ ИСПЫТАТЕЛЬНЫХ СИГНАЛОВ *
; * ДЛЯ СНЯТИЯ СИГНАТур НА ПЛАТЕ МИКРОКОНТРОЛЛЕРА *
; *****
START: MOV     $177714, R0
BEGIN: MOV     $177776, R0 ; ФОРМИРОВАНИЕ ИМПУЛЬСА "ПУСК"
        MOV     $177777, R0 ; В РАЗРЯДЕ 0 РЕГИСТРА SEL2
        RESET   ; ИНИЦИАЛИЗАЦИЯ МИКРОКОНТРОЛЛЕРА
        MOV     $200, R1
LOOP:  MOV     $377,0$20000 ; ФОРМИРОВАНИЕ
        MOV     $377,0$20001 ; ИСПЫТАТЕЛЬНЫХ
        MOV     $0, $20000 ; СИГНАЛОВ
        DEC     R1
        BNE     LOOP
        MOV     $177775, R0 ; ФОРМИРОВАНИЕ ИМПУЛЬСА "СТОП"
        MOV     $177777, R0 ; В РАЗРЯДЕ 1 РЕГИСТРА SEL2
        BR      BEGIN
        .END    START

```

Рис. 4. Текст стимулирующей программы

Программа формирует импульсы ПУСК и СТОП в разрядах 0 и 1 регистра расширения ввода-вывода SEL2 соответственно. Команда RESET инициализирует внутренние схемы контроллера. Следующие команды проверяют режим записи в ячейку ОЗУ с фиксированным адресом младшего и старшего байтов, а также слова в целом. Микроконтроллер проверяется в режиме считывания автоматически во время выборки кодов команд программы из ПЗУ. Данная программа предназначена для проверки только узлов, расположенных непосредственно на плате микроконтроллера. Реально работающая программа тестирования устройства ввода изображений и проверяющая помимо схем микроконтроллера БИС КР580ИК57, КР580ВВ55, КР580ВИ53 схему управления линейной ПЗС и другие узлы системы, содержит более 200 операторов.

При написании стимулирующей программы, предназначенной для проверки микропроцессорной системы в целом, необходимы максимально полный контроль всех узлов системы, блокировка возможных непредвиденных запросов на прерывания, инициализация всех узлов системы [4]. Несоблюдение указанных требований приводит либо к несоответствию снятых сигналов и заданных (снятых при правильно работающей, т. е. эталонной, системе), либо к невозможности обнаружить неисправность вследствие неполноты контроля.

Сигнатуры, указанные на принципиальной схеме, снимались с помощью серийно выпускаемого сигнатурного анализатора 817. Для получения указанных сигналов переключатели на средней панели анализатора должны быть установлены в следующие положения: переключатели ПУСК, СТОП — в положение  $\Sigma$ , переключатель ТАКТ — в положение  $\Sigma$ .

Программы для микроконтроллера готовятся в настоящее время на мини-ЭВМ СМ-4 с помощью ОС РАФОС 2.0. Для программирования используются макроассемблер и ФОРТРАН. Трансляторы языков генерируются с учетом системы команд микропроцессора К1801ВМ1. В состав исполняющей системы ФОРТРАНа при ее генерации включается модуль автономной работы ФОРТРАН-программ  $\square$  SIMRT. Подготовленные модули в формате абсолютной загрузки LDA далее обрабатываются специальной программой преобразования и прошивки их в ПЗУ. Программатор выполнен в стандарте КАМАК.

#### ЛИТЕРАТУРА

1. Frohwerk R. A. Signature analysis: a new digital field service method // Hewlett-Packard J.— 1977.— Vol. 28, N 9.— P. 2—8.
2. Дшхунян В. Л., Борщенко Ю. И., Науменков В. Р. и др.—Однокристалльные микропроцессоры комплекта БИС серии К1801 // Микропроцессорные средства и системы.— 1984, № 4.— С. 12—18.
3. Филиппычев С. В., Майдаковский И. В., Борщенко Ю. И., Зубов Ю. В. Применение однокристалльного микропроцессора К1801ВМ1 в автономных системах сбора и обработки информации // Микропроцессорные средства и системы.— 1985.— 1.— С. 51—56.
4. Nading H. J. Signature analysis — Concepts, Examples, and Guidelines // Hewlett-Packard J.— May, 1977.— Vol. 28.— N 9.— P. 15—21.
5. Пинн К. Внутрисхемные испытания с применением сигнатурного анализа // Электроника.— 1979.— № 11.— С. 64—70.
6. Фатеев Б. П., Кирьянов К. Т., Соловейчик Э. Б. Методы диагностики современной радиоэлектронной аппаратуры. Сигнатурный анализ // Техника средств связи. Сер. Радиоизмерительная техника.— 1980.— Вып. 1.— С. 1—8.
7. Мирский Г. Я. Микропроцессоры в измерительных приборах.— М.: Радио и связь, 1984.— 160 с.

Статья поступила 16 октября 1986 г.

УДК 681.32

А. С. Соколовский, Н. И. Яковлев, А. Т. Смолин, М. Г. Сытник

## КОМБИНИРОВАННЫЙ ЦИФРОВОЙ ПРИБОР ДЛЯ ДИАГНОСТИРОВАНИЯ НЕИСПРАВНОСТЕЙ МИКРОПРОЦЕССОРНЫХ СИСТЕМ

При наладке и эксплуатационном обслуживании микропроцессорных систем (МПС) все больше применяются приборы, построенные на новых принципах, в частности логические и сигнатурные анализаторы, бесконтактные измерители импульсных сигналов, программируемые генераторы стимулирующих воздействий и т. д. [1—3]).

При диагностических испытаниях МПС многоканальный контроль прохождения длинных двоичных последовательностей по линиям шин данных и адресов микропроцессорных устройств и точная программно-временная и пространственная локализация неисправностей реализуются в наиболее полном объеме, как правило, с помощью сложных автоматизированных диагностических систем стационарного типа (на базе

мини- или микроЭВМ). Их широкое применение ограничено из-за высокой стоимости аппаратной реализации, отсутствия нормативности, высоких требований к квалификации обслуживающего персонала и других факторов.

Отсутствие серийно выпускаемых портативных и недорогих средств диагностирования МПС сдерживает широкое распространение МПС.

Малогабаритная система диагностирования неисправностей МЭА на базе персональной ЭВМ «Микро-80» [4] реализует метод статической стимуляции [3]. Он позволяет в ряде случаев выявлять до 80—90% от общего числа неисправностей, однако не диагностирует неисправности, проявляющиеся в динамике.

Методы диагностики, базирующиеся на измерении напряжения логических уровней, не определяют точного места неисправностей в сложных разветвленных узлах, обусловленных шиной организацией структуры МПС, при которых каждый разряд или линия шины объединяет десятки элементов (ИС и БИС) в общий эквипотенциальный узел (логический уровень напряжения на них одинаков). Для восстановления работоспособности МПС необходимо не только обнаружить неисправный узел, но и определить точное место и причины возникновения дефектов.

Практика показывает, что при монтаже сложных микропроцессорных плат преобладают дефекты типа обрывов и коротких замыканий в монтаже, утечек вследствие пробоев входов БИС статическим электричеством, загрязнений печатных плат и т. д. Операции по поиску и устранению существенно увеличивают трудоемкость изготовления аппаратуры, поскольку традиционные методы поиска неисправных элементов, подключаемых к линии шины, нарушают монтаж из-за поочередного отключения или замены элементов.

Многофункциональный автономный диагностический прибор 43305 (рис. 1) гарантирует поиск и точную локализацию неисправностей неразрушающими методами статического и динамического токового анализа, базирующимися на совместном использовании бесконтактных измерений, стимулировании импульсов тока и логического анализа [5]. Эти методы в сочетании с сигнатурным анализом импульсных двоичных последовательностей и традиционными аналоговыми измерениями электрических параметров режима питания МПС при невысоких аппаратных затратах обеспечивают универсальность и функциональную полноту диагностирования с точностью до элемента замены. Его можно использовать при отладке программных и аппаратных средств в процессе разработки, изготовления и испытаний МПС.

В составе прибора функционально объединены логический анализатор (ЛА), сигнатурный анализатор (СА), бесконтактный преобразователь (БП) импульсов

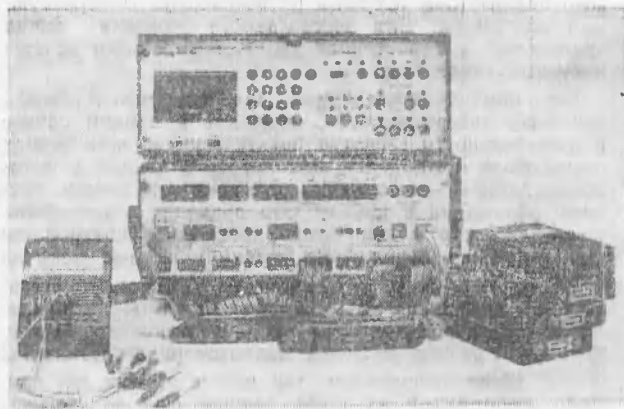


Рис. 1. Общий вид прибора 43305



тока и напряжения, генератор стимулирующих импульсов (ГСИ) и цифровой мультиметр (ЦМ) для контактных измерений тока, напряжения и сопротивления.

При диагностировании МЭА прибор: точно локализует константные неисправности типа коротких замыканий, обрывов, пробоев входов, подключенных к линиям шин ИС и БИС в статическом режиме при совместном использовании БП и ГСИ; контролирует правильность прохождения длинных двоичных последовательностей с помощью сигнатурного и логического анализа и обнаруживает программно-временные области (команды, адреса, слова данных) первого появления неисправности (сбоя) с точностью до конкретного узла (разряда общей шины); точно пространственно локализует внутри узла динамические неисправности элементов, подключенных к линиям шин, на основе совместного использования БП и ГСИ, синхронизированных от логического анализатора;

контролирует режимы питания и правильность функционирования при восстановлении работоспособности диагностируемого устройства с помощью ЦМ, СА и ЛА,

Амплитуда импульсов тока стимулятора на нагрузке 10 Ом, не менее	200 мА
Число разрядов генератора входных воздействий	20
Полном сигнатурного анализатора	$1 + x^7 + x^9 + x^{12} + x^{16}$
Диапазон рабочих температур, °С	10—35
Потребляемая мощность от сети 50 Гц, ВА, не более	120
Габаритные размеры приборного блока, мм	341 × 140 × 635
Масса приборного блока, кг, не более	12
Цена, руб., не более	4000

Логические сигналы от диагностируемой микропроцессорной системы поступают для обработки на входы данных, квалификатора (КВ) и условий запуска (ЗС) логического анализатора, а также на входы сигнатурного анализатора через электрические разъемы и выносные устройства согласования логических уровней (рис. 1). Для подключения к внутренним элементам МПС применены миниатюрные пружинные зажимы, а для бесконтактного съема информации — бесконтактный зонд. В его наконечнике смонтирован миниатюрный электромагнитный преобразователь, устанавливаемый на внешние выводы БИС или печатные проводники с измеряемыми импульсными сигналами.

На первом этапе диагностирования обнаруживаются и локализуются статические неисправности в линиях шин МПС (рис. 2). Напряжение питания не подается, поскольку наиболее часто встречающиеся дефекты типа коротких замыканий в монтаже или пробоев входов БИС, подключенных к линии шины, обнаруживаются измерением общего сопротивления утечки линии цифровым мультиметром.

Для точной локализации дефекта к неисправному узлу подключается зонд ГСИ в режиме периодических стимулирующих импульсов и с помощью бесконтактного преобразователя БП поочередно измеряются токи в каждой ветви узла или соответственно на каждом входе БИС, подключенном к дефектной линии шины. Проследивая пути растекания тока в ветвях узла, удается локализовать дефекты с точностью, определяемой

#### Основные технические характеристики прибора 43305

Число хранимых программ логического анализа	4
Число каналов записи данных	16
Объем памяти, бит/канал	16
Число каналов запуска-тактирования	30
Значение цифровой задержки тактов	0—999999
Максимальная частота записи, МГц, не менее	5
Уровень компарирования входных сигналов В	0—15
Поддиапазоны бесконтактных измерений: импульсов тока, мА	0,5—200
импульсов напряжения, В	0,5—20
Диапазон контактных измерений: постоянного и переменного напряжения, В	0,2—500
постоянного и переменного тока, мА	0,2—2000
сопротивления постоянному току, КОм	0,2—20000

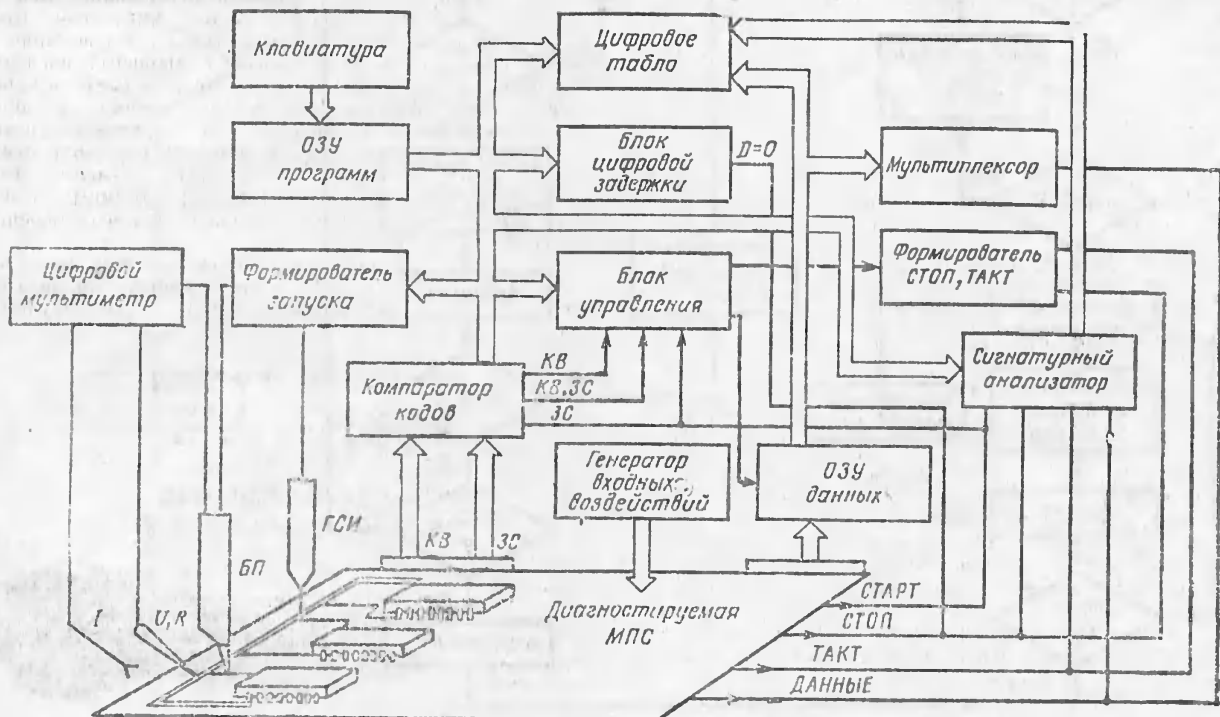


Рис. 2. Структурная схема прибора 43305 при диагностировании микропроцессорной системы

линейной разрешающей способностью БП, которая составляет доли миллиметра. Благодаря бесконтактному измерению тока без разрыва цепей монтаж не нарушается.

На втором этапе диагностирования для локализации ошибок в программно-временной области и проверки правильности функционирования МПС в динамике применяются средства сигнатурного и логического анализа.

Программы в ОЗУ вводятся с клавиатуры (см. рис. 2) с одновременным отображением информации на светодиодном 16-разрядном цифровом табло в двоичном или шестнадцатеричном коде. Отображение всего объема записываемых данных  $16 \times 16$  бит в виде сигнатуры — компактной 4-разрядной свертки — способствует ускорению процесса анализа и позволяет использовать портативное индикаторное табло.

Код условия запуска, записанный в ОЗУ программ, подается на компаратор кодов, в котором сравнивается с кодовыми комбинациями от диагностируемой МПС по каналам КВ (4 разряда) и ЗС (16 разрядов). При необходимости разряды кода условия запуска могут маскироваться.

При совпадении программы (записанной в ОЗУ) с поступающей на вход кодовой комбинацией компаратор кодов вырабатывает соответствующие сигналы:  $КВ_x$  — при совпадении с кодом КВ;  $ЗС_x$  — при совпадении с кодом ЗС;  $КВ_x \cdot ЗС_x$  — при совпадении с кодами КВ и ЗС.

Блок цифровой задержки отсчитывает записанную в ОЗУ программу задержки D в событиях появления кодов КВ или КВ·ЗС и формирует сигнал  $D=0$ , обозначающий конец задержки.

Блок управления формирует импульсы разрешения записи в ОЗУ данных, переключения адреса, а также запуска ГСИ и БП. Запись проводится при появлении кодов КВ или КВ·ЗС. Данные записываются и индицируются в виде сигнатуры через мультиплексор (рис. 2).

При обнаружении несоответствия контролируемых логических двоичных последовательностей заданной программе работы МПС определяют момент первого появления сбоя в программе работы, необходимую для запуска ГСИ и БП в заданный момент времени.

На третьей стадии диагностирования при пространственной локализации динамиче-

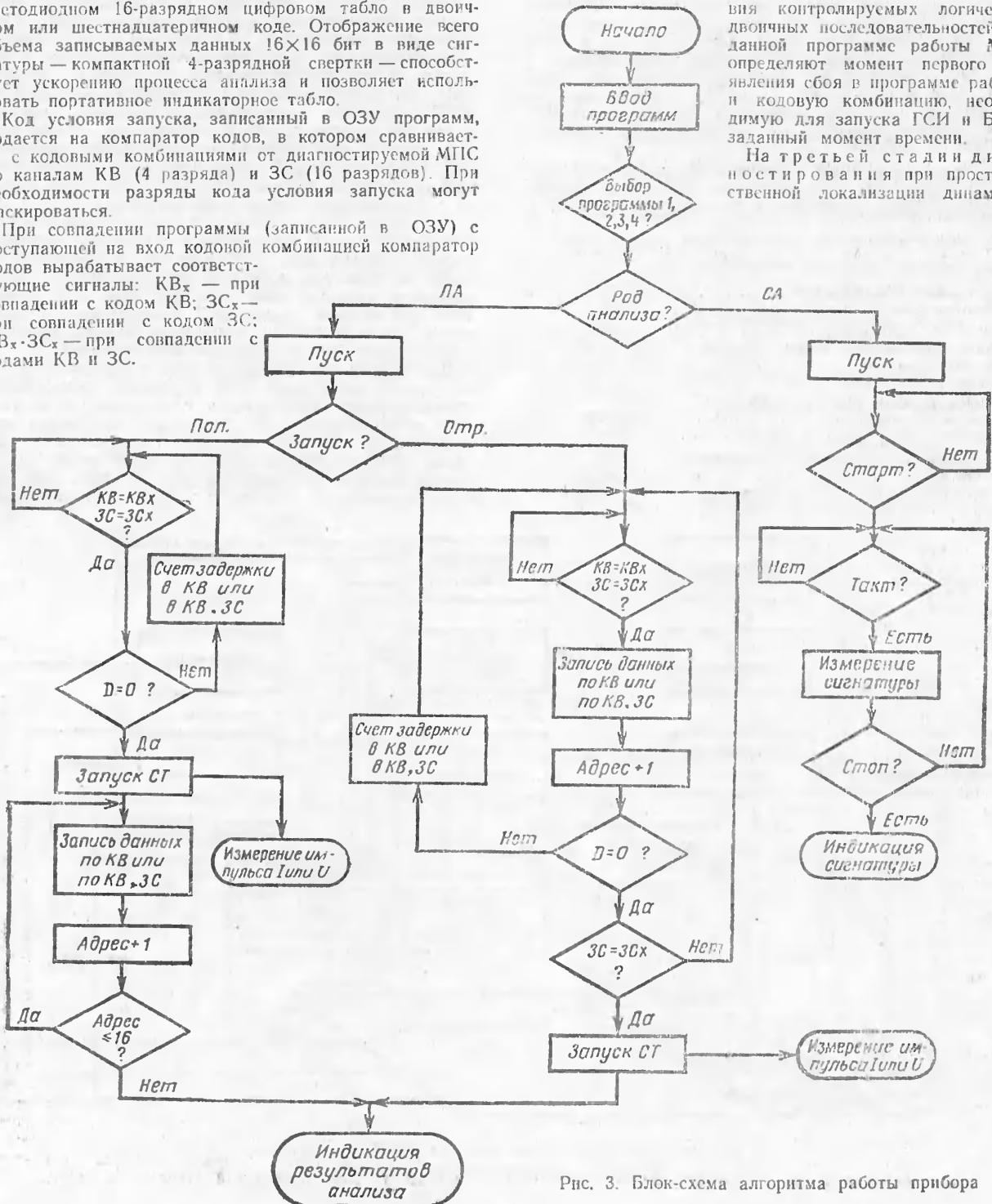


Рис. 3. Блок-схема алгоритма работы прибора

ских неисправностей логический анализатор управляет работой генератора стимулирующих импульсов ГСИ и бесконтактного преобразователя, периодически запуская их при появлении кодовой комбинации, соответствующей моменту появления сбоя в программе. Процедура нахождения неисправной ветви узла здесь отличается от первой стадии при локализации статических дефектов лишь тем, что каждый раз после перестановки БП на новую контрольную точку необходимо повторить тестовую комбинацию.

На завершающей стадии после устранения дефектов и замены неисправных элементов проверяется правильность функционирования МПС. Электрические режимы контролируют традиционными контактными измерениями электрических величин (встроенным цифровым мультиметром), а правильность выполнения логических функций проверяется сигнатурным анализом двоичных последовательностей.

Принцип действия прибора и последовательность выполняемых им операций в различных режимах работы поясняются граф-схемой рис. 3. Выбранная программа работы заносится с клавиатуры в ОЗУ программ с одновременной индикацией вводимых данных на цифровом табло прибора.

В режиме логического анализа (ЛА) устанавливаются:

коды квалификатора  $KB_x$ ; запускающего слова  $ЗС_x$ ; цифровой задержки на  $D$  событий;

режим запуска: положительный запуск (ПЗ), когда данные записываются после момента появления запускающей комбинации, т. е.  $KB_x-ЗС_x$ ; и отрицательный запуск (ОЗ), когда данные записываются до момента появления запускающей комбинации на входе;

режим записи: по  $KB$  (данные записываются по каждому совпадению кода  $KB$ ) и по  $KB-ЗС$  (данные записываются только при совпадении кодов  $KB$  и  $ЗС$ );

режим отсчета задержки: в  $KB$  (событие отсчета задержки — это совпадение кода  $KB$ ) и в  $KB-ЗС$  (событие отсчета задержки — это совпадение кодов  $KB$  и  $ЗС$ ).

В режиме сигнатурного анализа (СА) устанавливаются активные фронты сигналов СТАРТ, СТОП, ТАКТ. Затем прибор и проверяемая система запускаются.

Рассмотрим работу прибора в режиме ЛА с положительным запуском по условию  $ЗС_x$  с задержкой на  $D$  событий в  $KB$  и режиме синхронизации  $KB_x$ . В этом случае компаратор кодов сравнивает коды на шине запускающего слова  $ЗС$  с заданным кодом запуска  $ЗС_x$  в моменты времени, определяемые кодом квалификатора  $KB_x$ . При  $ЗС=ЗС_x$  включается блок цифровой задержки и после отсчета необходимого числа событий производится запись данных с шин диагностируемой МПС в ОЗУ данных. По заполнении ОЗУ данных записанная информация индицируется на светодиодном табло в шестнадцатеричном (четыре последовательные ячейки) или в двоичном коде. При отрицательном запуске в ОЗУ данных записывается условие запуска и 15 состояний проверяемой МПС, предшествующих моменту запуска.

Режимы отсчета задержки в событиях совпадения кодов  $KB$  и  $ЗС$  и селективной записи по совпадению кодов  $KB$  и  $ЗС$  позволяют анализировать длинные двоичные последовательности при ограниченной емкости ОЗУ данных.

Сигнатурный анализатор в приборе резко упрощает процедуру самоконтроля и диагностики прибора в различных режимах работы, ускоряет обработку результатов логического анализа, а также позволяет эффективно использовать логический анализ для диагностирования МПС с применением внутреннего генератора входных воздействий [6]. Контролируемые текущие значения сигнатур в тестовой последовательности и результаты сравнения их с эталонными значениями можно использовать для формирования сигнала запуска

ЛА. При этом в ОЗУ данных ЛА фиксируются логические состояния в контролируемых точках МПС на временном интервале, глубина которого (16 слов) определяется объемом ОЗУ данных. Включение ЛА в момент времени, соответствующий окончанию измерения сигнатур, дает возможность отобразить состояние контролируемых точек МПС на узком интервале диагностирования и повысить таким образом производительность диагностирования.

Комбинированный режим сигнатурного и логического анализа (СЛА) реализует:

1. Представление содержимого ОЗУ данных в виде 4-разрядной шестнадцатеричной сигнатуры, что достигается при передаче данных на вход СА через мультиплексор с использованием  $ЗС_x$  в качестве импульса СТАРТ и при подключении формирователя СТОП, ТАКТ (см. рис. 2). При этом исключаются операции покадровой индикации и реализуется режим квазимногоканального (16-канального) сигнатурного анализа.

2. Получение контрольной сигнатуры в «Окне» длиной  $D$  при использовании в качестве сигналов: СТАРТ — сигнала  $KB-ЗС$ ; СТОП — сигнала  $D=0$ ; ТАКТ — сигнала  $KB_x$ .

Методика поиска и пространственной локализации в ветвях разряда шин МПС основывается на совместном использовании ЛА, ГСИ и БП, реализующих режим динамического токового анализа. Диагностируемая шина данных (рис. 4) подключена на входы данных ЛА, разряды адресной шины формируют запускающее слово, а с шины управления снимаются сигналы, синхронизирующие запись в ЛА по входам  $KB$ .

В качестве основного при работе ЛА целесообразен режим положительного запуска по условию  $ЗС_x$ , код которого соответствует программно-временной области проявления неисправности (обнаруженной на втором этапе диагностирования). При выборе кода квалификатора  $KB_x$  необходимо учитывать, что ЛА должен запускаться в моменты времени, соответствующие установленным значениям информации на шинах.

В простейшем случае в качестве  $KB_x$  используется один из разрядов шины управления, иницирующий запись (чтение) в (из) ОЗУ-ПЗУ или порты ввода-вывода. При несоответствии логических состояний в разрядах шины можно определить общий характер неисправности.

Константная неисправность проявляется, например, в том, что состояние разряда не меняется при изменении квалификатора (изменении кода  $KB_x$  или подключении к другой линии шины управления) либо кода  $ЗС_x$ . Эта неисправность в данном случае ориентирована в несанкционированной области шины данных (см. рис. 4). Если модуль памяти МПС построен на БИС с внутренним формирователем записывания, то зона вероятного нахождения дефекта распространяется и на линии БИС памяти.

Константные неисправности (короткие замыкания, пробой входов БИС и т. д.) локализуются при импульсном стимулировании дефектного разряда шины и поочередном измерении импульсов тока в отдельных ветвях, подключенных к данной линии шины.

Динамические неисправности проявляются более сложным образом, поэтому для снижения трудоемкости их диагностируют с помощью прибора 43305 методом динамического токового анализа.

Особенности динамического токового анализа рассмотрим, например, при обнаружении несоответствия логических уровней в  $i$ -м разряде диагностируемой шины. При квалификаторе MWTC (запись в память) дефект нужно искать на шине данных (запись) (рис. 4). Причем если  $i$ -й разряд не изменяет своего состояния в глубине ОЗУ данных ЛА, то дефект проявляется как замыкание или разрыв печатных проводников в обозначенной зоне шины. Если несоответствие логических уровней  $i$ -го разряда шины фиксируется только в одной конкретной ячейке ОЗУ данных ЛА,

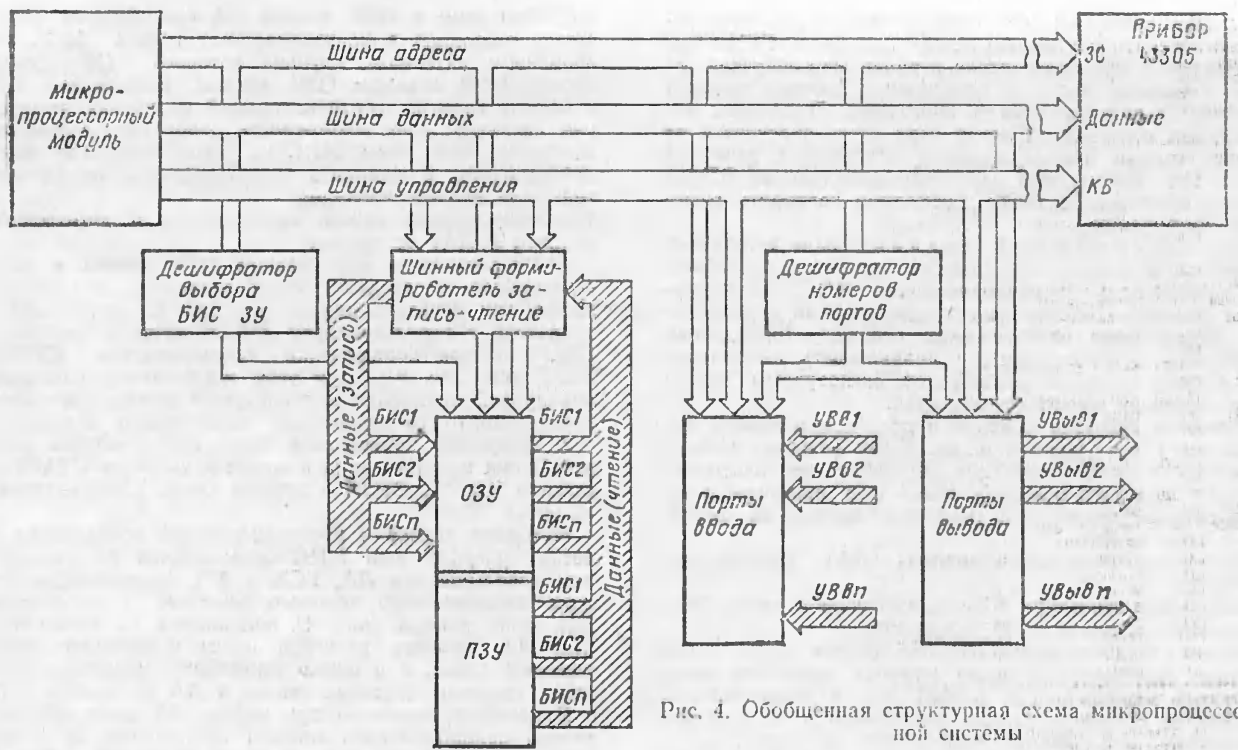


Рис. 4. Обобщенная структурная схема микропроцессорной системы

то неисправна БИС памяти МПС, инициируемая в момент времени, соответствующий появлению дефекта.

Для локализации неисправной БИС зонд ГСИ подключается к  $i$ -му разряду шины. Логический анализатор программируется в режиме положительного запуска по условию ЗС<sub>х</sub>, соответствующему первому появлению неисправной комбинации. Если в исследуемый момент времени на  $i$ -м разряде шины появился «Лог. 0» вместо «Лог. 1», то ГСИ программируется на переключение стимулируемого разряда в нормальное логическое состояние, в данном случае в состояние «Лог. 1». После установки ВП на вывод первой БИС, соответствующей дефектному разряду шины, запускается ЛА и программный тест, при котором проявляется неисправность. Затем аналогичная операция повторяется на выводах других БИС, соответствующих данному разряду шины. Если на выводах БИС измеренный уровень тока существенно превышает номинальный ток, соответствующий нормальному входному сопротивлению, то это свидетельствует о неисправности данной микросхемы.

Аналогично локализуются динамические неисправности на шине данных (чтение) и шинах устройств ввода-вывода (см. рис. 4). При этом шина данных (чтение) инициируется, если в качестве квалификатора используется линия MRDC (чтение из памяти), устройства ввода-вывода инициируются при квалификаторе IORC (чтение из порта), а устройства ввода-вывода — при КВ IOWC (запись в порт).

Отключив штатный пульт управления, к прибору можно подключить внешние устройства, например ЭВМ для ввода сигналов управления и вывода результатов анализа. Это позволяет автоматизировать процесс диагностики.

Телефон для справок:  
559-88-01, 559-87-02 (Ленинград).

#### ЛИТЕРАТУРА

1. Микропроцессоры: системы программирования и отладки / Под ред. В. А. Мясникова, М. Б. Игнатова. — М.: Энергоатомиздат, 1985.
2. Хавкин В. Е., Барашенков Б. В., Вершинин

В. О. Контроль и диагностика микроЭВМ. — М.: ЦНИИ «Электроника», 1979.

3. Коффрон Дж. Технические средства микропроцессорных систем. — М.: Мир, 1983.
4. Попов С. П. Система диагностики неисправностей микропроцессорной аппаратуры на базе персонального компьютера // Микропроцессорные средства и системы. — 1985. — № 1.
5. Яковлев Н. И. Возможности диагностирования электронной аппаратуры бесконтактными измерительными приборами. — Труды III междунар. симп. ИМЕКО. — М., 1983.
6. Смирнов Н. И., Стручков А. А., Суловцев В. А. Диагностика неисправностей в цифровой радиоаппаратуре на БИС // Зарубежная радиоэлектроника. — 1979. — № 1.

Статья поступила 20 июня 1986 г.

УДК 681.325.5

С. П. Тюлькин

## ПРОГРАММА ТЕСТИРОВАНИЯ ОЗУ

Проверка работоспособности оперативного запоминающего устройства является ответственным этапом в диагностике отказов ЭВМ. Распространены два типа отказов ОЗУ:

статические, проявляющиеся постоянно и при любой скорости обращения; к ним относятся короткие замыкания, обрывы проводников на плате или внутри микросхем, а также другие необратимые отказы; динамические, проявляющиеся при определенных условиях; среди них отклонения в динамических параметрах микросхем, несогласованность временных соотношений в схеме ОЗУ, динамические наводки на информационных шинах и линиях питания, а также некоторые другие сбоя.

ОЗУ относится к тому типу устройств, которые допускают полную проверку работоспособности центральным процессором. Однако следует учитывать, что для выявления каждого из перечисленных выше отка-

```

; *****
; ПРОГРАММА ТЕСТИРОВАНИЯ ОЗУ.
; *****

```

```

ADDRESS EQU 5000H ;АДРЕС НАЧАЛА ТЕСТИРУЕМОЙ ОБЛАСТИ ПАМЯТИ,
SIZE EQU 2000H ;РАЗМЕР ТЕСТИРУЕМОЙ ОБЛАСТИ ПАМЯТИ.
RETURN DB 2 ;БУДЕТ АДРЕСА ТОЧКИ ВОЗВРАТА.

```

```

;НАЧЕТО ИНИЦИАЛИЗАЦИИ КОМПЮТРА ПЕРВОГО ЭТАПА ТЕСТИРОВАНИЯ ОЗУ.
TEST00 MACRO ADDR,B,POPR,COZR
LXI H,ADDR ;ЗАПИСЬ АДРЕСА
MVI D,B ;ТОЧКА ВОЗВРАТА.
LXI M,B*4 ;КОЛИЧЕСТВО ЯЧЕЕК.
JMP POPR ;ПЕРЕХОД НА ПОДПРОГРАММУ.
ENDM

```

```

; *****
; ПЕРВЫЙ ЭТАП ТЕСТИРОВАНИЯ ОЗУ.
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

```

; *****
; *****
; *****
; *****
; *****
; *****
; *****
; *****

```

Рис. 1. Программа тестирования ОЗУ

зов в тестовой программе необходимо предусмотреть свои средства проверки.

Предлагаемая программа тестирования (рис. 1) ориентирована на поиск отказов динамического и статического типов. Она подготовлена для системы автодиагностики микроЭВМ с центральным процессором КР580ВМ80, но основные принципы, лежащие в основе алгоритма, могут применяться и в программах тестирования ОЗУ, написанных для других процессоров. Основная задача программы — выявление отказа ОЗУ с точностью до микросхемы. Тестирование осуществляется в два этапа. На первом этапе проверяются адресные линии, способность ячеек хранить 0 и 1, а также их динамические характеристики. Это достигается заполнением ОЗУ кодовой последовательностью, состоящей из трех байт:

```

11011011    00100100
10110110    и    01001001
01101101    10010010
    
```

Пример заполнения области ОЗУ, состоящей из восьми байт, тестовой последовательностью из трех байт  $m, n, l$  приведен на рис. 2, а. Результат заполнения этого ОЗУ при повреждении старшего разряда адреса ( $A_2=0$ ) показан на рис. 2, б. В этом случае старшие четыре байта области памяти недоступны центральному процессору, а младшие заполняются кодовой последовательностью два раза. Результат заполнения восьмибайтового ОЗУ тестовой последовательностью при коротком замыкании между разрядами адреса  $A_1$  и  $A_0$  виден на рис. 2, в. Программа диагностики ОЗУ при таком алгоритме проверки сможет обнаружить отказ адресной шины, так как в результате заполнения в ячейках ОЗУ окажутся не те байты, которые ожидают. Проверка динамических характеристик ОЗУ осуществляется его заполнением и считыванием с помощью команд работы со стеком. В программе последовательно выполняются две такие команды, которые за 10 мкс (при частоте тактовых импульсов процессора 2 МГц) осуществляют четыре цикла записи-чтения с ОЗУ. Этот способ для микропроцессора КР580ВМ80 обеспечивает максимальную частоту обращения к ОЗУ [1].

а) Адрес	Байт	б) Адрес	Байт	в) Адрес	Байт
$A_2, A_1, A_0$	$m$	$A_2, A_1, A_0$	$n$	$A_2, A_1, A_0$	$l$
$0\ 0\ 0$	$m$	$0\ 0\ 0$	$n$	$0\ 0\ 0$	$l$
$0\ 0\ 1$	$n$	$0\ 0\ 1$	$l$	$0\ 0\ 1$	$l$
$0\ 1\ 0$	$l$	$0\ 1\ 0$	$m$	$0\ 1\ 0$	$l$
$0\ 1\ 1$	$m$	$0\ 1\ 1$	$n$	$0\ 1\ 1$	$m$
$1\ 0\ 0$	$n$	$X$	$X$	$1\ 0\ 0$	$n$
$1\ 0\ 1$	$l$	$X$	$X$	$1\ 0\ 1$	$l$
$1\ 1\ 0$	$m$	$X$	$X$	$1\ 1\ 0$	$m$
$1\ 1\ 1$	$n$	$X$	$X$	$1\ 1\ 1$	$n$

Х — недоступные центральному процессору ячейки ОЗУ

Рис. 2. Пример заполнения восьмибайтового ОЗУ:

а) тестовой последовательностью из трех байтов; б) при повреждении старшего байта адреса; в) при коротком замыкании между разрядами

Недостатком первого этапа является то, что полностью не проверяется шина данных, так как в записанных байтах кодовые комбинации повторяются через три байта. Для устранения этого недостатка на втором этапе тестирования ОЗУ заполняется модифицированным кодом Грея [2] (каждый следующий байт отличается от предыдущего не менее чем семью битами). Кодовые последовательности приведены в таблице ТДАТ2 (см. текст программы).

Предлагаемая программа тестирования ОЗУ ориентирована на максимальное быстродействие, поэтому в ней преобладают операции с процессорными регистра-

ми. Для работы программы необходимы два байта памяти для хранения адреса возврата из подпрограмм. В случае обнаружения отказа программа заиклиивается на обращении к поврежденной ячейке памяти, что обеспечивает возможность исследования причин отказа с помощью осциллографа. Наибольший эффект достигается при проверке сразу всей области матрицы ОЗУ, так как появляется возможность выявления взаимного влияния между микросхемами ОЗУ.

За время работы программы успевают пройти шесть циклов чтения-записи проверяемой области ОЗУ, что дает возможность проверить 32К байт ОЗУ за 4 с. Программа тестирования ОЗУ испытана на нескольких образцах различной аппаратуры.

Адрес для справок: 290646, Львов, ул. Мира, 12, Политехнический институт.

#### ЛИТЕРАТУРА

1. Крис Ласби и Тэйлор. Эффективная универсальная программа блочной передачи данных // Электроника.— 1979.— № 13.— С. 77—78.
2. Goldblat Robert C. How computers can test own memories // Comput. Des.— 1976.— Vol. 15.— № 7.— С. 69—73.

Статья поступила 10 марта 1986 г.

УДК 621.382 : 681.3

А. М. Ткаченко, В. Л. Варго, Н. В. Тютюнников

## МЕТОДЫ ТЕСТИРОВАНИЯ МИКРОЭВМ

В условиях массового производства микроЭВМ при возрастающей сложности интегральных микросхем необходимы эффективные методы и средства тестового диагностирования с применением микроЭВМ.

Одним из таких методов является параллельное тестирование, позволяющее одновременно проверять несколько микроЭВМ при минимальном количестве оборудования.

Метод применяется для одновременной проверки срока восьми микроЭВМ «Электроника 60». Он основан на занесении с помощью управляющей микроЭВМ тест-программы в резидентную память каждой проверяемой микроЭВМ с последующим параллельным выполнением.

Организация связи между каналами тестируемых и управляющей микроЭВМ осуществляется специальным интерфейсным устройством (рис. 1), выполняющим функции согласования, синхронизации и организации циклов обмена во всех возможных режимах: прямого доступа к памяти, программного обмена и в режиме прерывания программы.

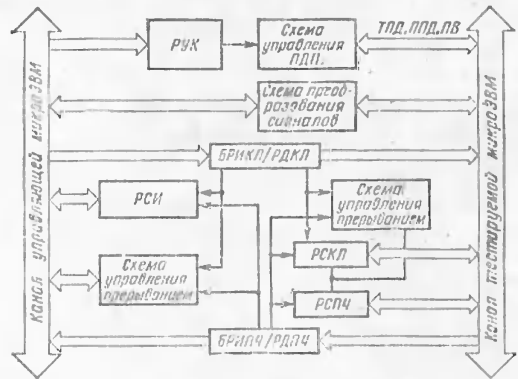


Рис. 1. Структура специального интерфейсного устройства

В состав устройства входят приемники и передатчики каналов, регистр управления каналом (РУК), регистр состояний интерфейса (РСИ), буферный регистр-имитатор клавиатуры (БРИКЛ), буферный регистр-имитатор печати (БРИПЧ), схемы управления прерыванием программы в каналах, схема предоставления прямого доступа к памяти (ПДП), схема преобразования адресов. Операции обмена между управляющей и тестируемыми микроЭВМ выполняются с помощью этих регистров. Единица в нулевом разряде РУК позволяет организовать обмен в режиме ПДП между управляющей ЭВМ и оперативной памятью тестируемой ЭВМ. Регистр состояний интерфейса управляет режимами «пульта» и «программа» тестируемой ЭВМ. Шестой разряд этого регистра разрешает прерывания в канале управляющей микроЭВМ, восьмой сигнализирует о готовности БРИКЛ принять данные, седьмой — о наличии в БРИПЧ данных от тестируемой ЭВМ. При занесении данных в БРИКЛ со стороны канала управляющей микроЭВМ восьмой разряд РСИ очищается, а при считывании их тестируемой микроЭВМ он снова устанавливается. При занесении данных со стороны канала тестируемой микроЭВМ в РДПЧ седьмой разряд РСИ устанавливается, при считывании в управляющей микроЭВМ очищается.

Буферные регистры клавиатуры и печати имеют двойную адресацию: со стороны каналов управляющей и тестируемой микроЭВМ. По отношению к тестируемой микроЭВМ регистры БРИКЛ, БРИПЧ выполняют функции регистра данных клавиатуры и печати (РДКЛ, РДПЧ) и имеют постоянные адреса 177562 и 177566 соответственно.

Режим ПДП тестируемой микроЭВМ устанавливается единицей в нулевом разряде РУК, при этом вырабатываются все необходимые сигналы стандартного цикла ПДП и управляющая микроЭВМ получает доступ к оперативной памяти тестируемой ЭВМ. Так как адресные пространства резидентной памяти управляющей и тестируемой микроЭВМ совпадают, в работу включается схема преобразования адресов. В результате этого адресное пространство резидентной памяти тестируемой микроЭВМ преобразуется в адресное пространство шестого банка управляющей микроЭВМ.

При программном обмене все операции также проводятся через СИУ. Осуществляется ввод данных из РДКЛ в тестируемую микроЭВМ и последующий вывод в РДПЧ. При вводе данных из РДКЛ тестируемая микроЭВМ опрашивает седьмой разряд регистра состояния клавиатуры (РСКЛ) со стороны канала тестируемых микроЭВМ. Если в БРИКЛ занесена информация, то седьмой разряд РСКЛ установлен и тестируемая микроЭВМ выполняет цикл «ввод». Если седьмой разряд РСКЛ очищен, это свидетельствует об отсутствии данных в БРИКЛ.

При выводе данных на печать опрашивается седьмой разряд регистра состояния печати (РСПЧ) со стороны канала тестируемых микроЭВМ и при его установке возможен вывод данных в РДПЧ. Выполняется цикл «вывод».

Во время тестирования возможны следующие виды прерываний:

управляющей микроЭВМ — по готовности к печати данных, находящихся в БРИПЧ, по включению питания тестируемой микроЭВМ;

тестируемой микроЭВМ — при занесении данных в БРИКЛ и при вводе в управляющую микроЭВМ данных из БРИПЧ.

Разрешение прерываний в канале управляющей микроЭВМ осуществляется установкой шестого разряда регистра РСИ, в канале тестируемой микроЭВМ — установкой шестых разрядов в регистрах РСКЛ, РСПЧ. Прерывание возникает при наличии условия прерывания и разрешения прерывания.

Адреса регистров РУК, РСИ, БРИКЛ, БРИПЧ со стороны канала управляющей микроЭВМ могут при-

нимать заданные переключками определенные значения (см. таблицу), что позволяет подсоединять к управляющей микроЭВМ до восьми интерфейсных устройств.

Адреса регистров СИУ со стороны канала управляющей микроЭВМ

Номер СИУ	Адрес			
	РУК	РСИ	БРИКЛ	БРИПЧ
0	177100	177102	177104	177106
1	177110	177112	177114	177116
2	177120	177122	177124	177126
3	177130	177132	177134	177136
4	177140	177142	177144	177146
5	177150	177152	177154	177156
6	177160	177162	177164	177166
7	177170	177172	177174	177176

Описанный метод связи между тестируемыми и управляющей микроЭВМ с использованием СИУ универсален для семейства микроЭВМ «Электроника 60» и позволяет компоновать различные системы тестирования, исходя из требований производства. Одним из возможных применений данного метода является подключение к управляющей микроЭВМ через восемь СИУ до восьми тестируемых микроЭВМ. При этом время проверки всех ЭВМ по тест-программам будет практически равно времени проверки одной за счет загрузки тест-программ во все восемь тестируемых микроЭВМ в режиме прямого доступа к памяти и параллельного их выполнения.

Дальнейшее наращивание числа тестируемых ЭВМ ограничивается нагрузочной способностью канала управляющей микроЭВМ. Для снятия этого ограничения разработан метод параллельного динамического функционирования тестируемых микроЭВМ, основанный на коммутации их каналов. Связь между тестируемой и управляющей микроЭВМ осуществляется также через СИУ. Между тестируемыми ЭВМ и СИУ включен коммутатор каналов.

Реальное число тестируемых микроЭВМ определяется конкретными условиями применения и временем доступа к ним управляющей микроЭВМ. Проработан вариант 48-постовой системы тестирования микроЭВМ (рис. 2). Одновременно к каналу тестирования подключается одна из 48 тестируемых микроЭВМ. Коммутаторы кроме коммутации каналов обеспечивают усиление сигналов канала, что предотвращает перегрузку по каналу тестируемой микроЭВМ. В канал тестирования, исходя из нагрузочной способности шины, можно подсоединить до 24 коммутаторов через усилители канала. Выбор тестируемой микроЭВМ осуществляет управляющая ЭВМ через устройство управления коммутацией каналов, вырабатывающее сигналы выбора коммутаторов. Конкретная реализация устройства может быть выполнена на серийно выпускаемых устройствах параллельного обмена для ЭВМ «Электроника 60М» типа И2.

При загрузке тест-программ управляющая микроЭВМ организует через СИУ прямой доступ к памяти выбранной тестируемой микроЭВМ и осуществляет загрузку тест-программы в ее оперативную память. Затраты времени на последовательную загрузку тест-программы во все 48 тестируемых микроЭВМ значительно меньше времени одного прохода тест-программ.

Предлагаемая реализация метода параллельного динамического функционирования позволяет также проводить одновременную электротермотренировку большого числа микроЭВМ с периодической проверкой их функционирования. Критерием работоспособности тестируемых микроЭВМ является непрерывное прохож-

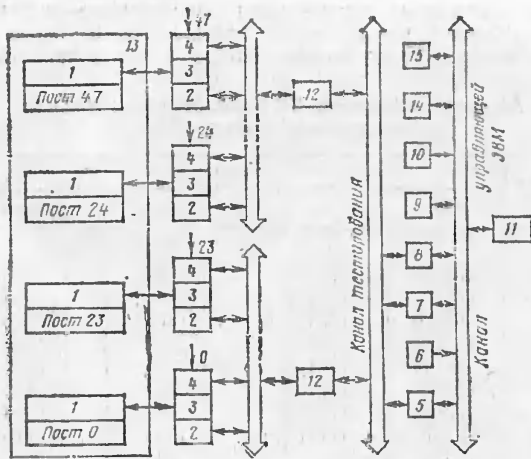


Рис. 2. Структурная схема системы планирования 48 микроЭВМ:

1 — тестируемые микроЭВМ; 2 — коммутатор каналов; 3 — имитатор регистров печати и клавиатуры (БРИКЛ, БРИПЧ); 4 — устройство выработки сигнала «флаг работоспособности на посту»; 5 — специальное интерфейсное устройство (СИУ); 6 — устройство управления коммутацией каналов; 7 — устройство выработки управляющих сигналов канала; 8 — устройство опроса сигналов «флаг работоспособности на посту»; 9 — устройство определения подсоединенных тестируемых микроЭВМ; 10 — устройство прерывания процедуры тестирования; 11 — управляющая микроЭВМ; 12 — усилитель каналов; 13 — кассета для загрузки тестируемых микроЭВМ; 14 — таймер; 15 — устройство индикации работоспособности тестируемых микроЭВМ.

дение тест-программ в каждой ЭВМ. Для этого на каждом посту тестирования предусмотрено устройство выработки сигнала «флаг работоспособности на посту», определяющее непрерывное прохождение тест-программы в тестируемой микроЭВМ и вырабатывающее флаг работоспособности. При катастрофическом отказе тестируемой микроЭВМ выполнение тест-программы приостанавливается и сигнал «флаг работоспособности на посту» снимается, что позволяет управляющей микроЭВМ осуществлять через устройство опроса флагов постоянный контроль за работой тест-программы на каждом посту. Ввод сигналов работоспособности в управляющую микроЭВМ может быть реализован на устройствах параллельного обмена типа И2.

Сигналы работоспособности тестируемых микроЭВМ используются также для вывода на светодиодный индикатор устройства индикации оперативной информации о тестируемых микроЭВМ. Светодиодный индикатор заменяет дисплей между проверками функционирования тестируемых микроЭВМ.

На постах, отключенных от канала тестирования, установлены имитаторы регистров печати и клавиатуры, которые обеспечивают программный обмен в канале тестируемой микроЭВМ при выводе сообщений тест-программ. Имитаторы работают в противофазе с коммутатором каналов: когда коммутатор канала открыт, тестируемая микроЭВМ при выводе сообщений организует каналные циклы с СИУ. При этом имитатор отключен от канала данной тестируемой микроЭВМ. При закрытии коммутатора канала к тестируемой микроЭВМ подключается имитатор, выполняющий функции регистров состояния и данных клавиатуры и печати СИУ при канальном обмене с тестируемой ЭВМ. Включается имитатор теми же сигналами, что и коммутатор каналов.

Для получения подробной информации о результатах тестирования каждой микроЭВМ управляющая микроЭВМ через коммутатор поочередно подключает к каналу тестирования посты и через СИУ принимает и анализирует сообщения тест-программ. Форма и глубина детализации сообщений оператору о результа-

тах тестирования зависят от условий применения системы на конкретных технологических операциях, взаимосвязи с другими этапами производства микроЭВМ и от глубины диагностики сообщений тест-программ.

Кроме программного режима работы и выполнения прямого доступа к памяти, проверяемых тест-программами по описанной выше методике, тестируемые микроЭВМ должны контролироваться на правильную отработку старта, выполнение работы в пультовом режиме и прерывания по внешнему событию. Для реализации этих функций в системе применено устройство опроса флагов работоспособности, которое по командам от управляющей микроЭВМ вырабатывает в канал тестирования последовательности сигналов при старте и остановке микроЭВМ, сигналы прерывания микроЭВМ по внешнему событию и каналный сигнал «останов», прерывающий выполнение программного режима работы микроЭВМ и переводящий ее в режим пульта.

Параметры сигналов соответствуют сигналам, вырабатываемым в канал микроЭВМ стабилизированным блоком питания. Из канала тестирования вырабатываемые сигналы поступают только на те микроЭВМ, коммутатор канала которых открыт.

Для повышения достоверности тестирования необходимо свести к минимуму ошибки оператора. Для этого в систему введено устройство определения подсоединенных тестируемых микроЭВМ. При этом управляющая микроЭВМ имеет возможность определить начало и конец тестирования на каждом посту.

Для привязки процесса тестирования к реальному времени в системе применен таймер, который по запросу управляющей ЭВМ выдает текущее время испытаний. Оно может быть использовано для подсчета времени тестирования на каждом посту, для определения гарантированного времени прохода тест-программ и суммарного времени работы системы.

В зависимости от результатов тестирования (катастрофический отказ микроЭВМ или окончание времени тестирования) оператор должен иметь возможность оперативно прерывать испытания. Для этой цели в системе использовано устройство прерывания процедуры тестирования, позволяющее оператору выводить управляющую микроЭВМ из режима тестирования для выполнения подпрограмм обслуживания вспомогательных операций: замена тестируемых микроЭВМ, окончание тестирования, вывод результатов тестирования на печатающее устройство.

В качестве управляющей микроЭВМ используется вычислительный комплекс 15ВУМС-28-025, имеющий необходимые аппаратные средства для хранения программы пользователя и тест-программ, для вывода на печать информации оператору. Универсальная структура системы, основанная на едином канале обмена сигналами и общими режимами работы микроЭВМ, позволяет значительно сократить затраты времени на тестирование больших партий микроЭВМ, затраты на оборудование и производственные площади, повысить достоверность тестирования и автоматизировать труд оператора. Программная перенастройка системы на различные условия применения позволяет использовать ее в гибком автоматизированном производстве.

Статья поступила 15 апреля 1986 г.



## ДИАГНОСТИРОВАНИЕ МИКРОСХЕМ ОЗУ С ИСПОЛЬЗОВАНИЕМ КОДА ХЭММИНГА

Для повышения надежности микроЭВМ необходимы средства обнаружения и исправления возникающих ошибок. При проверке правильности работы ОЗУ широко применяются коды Хэмминга, которые образуются добавлением к проверяемому коду дополнительных контрольных разрядов  $C_i^*$ , т. е. построение кода Хэмминга сводится к тому, что любые два кодовых слова отличаются друг от друга значениями минимум трех разрядов. Если допущена ошибка в одном разряде слова, то полученная кодовая комбинация будет отличаться от правильного слова значением одного разряда, а от любого другого слова из совокупности разрешенных кодовых комбинаций — минимум значениями двух разрядов.

В микросхеме ОЗУ вместе с информационными разрядами запоминаются и контрольные разряды, позволяющие проверять правильность считываемой из ОЗУ информации и исправлять ошибки.

Код Хэмминга используется лишь для проверки самой матрицы ОЗУ: корректирует ошибки данных, так как они вызваны случайными процессами (фоновым излучением и т. п.), и поэтому более вероятны, чем ошибки адреса, которые могут появляться лишь при выходе из строя схем управления ОЗУ или сильных помехах. Появление же ошибки в адресной части ОЗУ влечет за собой неправильную работу всей микроЭВМ и, что самое неприятное, такую неисправность сложно идентифицировать, так как корректор будет указывать на правильную работу микросхемы ОЗУ. Корректор будет нечувствителен к ошибке адреса, приходящего на ОЗУ по адресной шине, и правильности работы самой микросхемы ОЗУ по выбору слова из матрицы, поскольку каждое слово, записанное в ОЗУ, состоит из данных и корректирующего числа, построенного по этим данным. При правильной работе матрицы ОЗУ и неправильном выборе слова из ОЗУ корректор ошибки не обнаружит.

При неправильной работе ОЗУ по выборке адреса или ошибке в шине адреса возможны четыре случая ошибок адреса: при записи (рис. 1, а), считывании (рис. 1, б), записи и считывании с получением правильного результата (рис. 1, в), записи и считывании с получением неправильного результата (рис. 1, г).

В первом случае информация вместо адреса  $A_i$  записывается по адресу  $A_j$ , считывание происходит по адре-

су  $A_i$ , т. е. есть ошибка при записи. Корректор не обнаружит этой ошибки, если нет еще и ошибки данных, и воспримет считанную информацию как правильную. Кроме того, в этом случае искажается информация, записанная ранее по адресу  $A_j$ .

Во втором — запись произведена верно, но считывается информация по адресу  $A_j$  вместо  $A_i$ , и опять корректор ошибки не обнаружит.

Информация, записанная ранее по адресу  $A_j$ , не искажается.

В третьем — ошибка допускается и при записи, и при считывании, причем она не искажает выходную информацию. Информация записывается и считывается по адресу  $A_j$  вместо  $A_i$ .

В этом случае ошибки нет, но искажается содержимое ОЗУ, записанное по адресу  $A_j$ .

И, наконец, в четвертом случае — ошибка при записи — информация записывается по адресу  $A_j$  вместо  $A_i$ , а при чтении — вместо  $A_i$  считывается по адресу  $A_k$ . Ошибка корректором не обнаруживается, искажается информация по адресу  $A_j$ .

Из сказанного следует, что целесообразно так изменить корректирующее число, чтобы можно было обнаружить ошибку в адресной части ОЗУ. Например, при  $m=8$  существуют три кодовые комбинации корректирующего числа, указывающие на многократные ошибки. Воспользуемся одной из этих комбинаций для обнаружения ошибки, допущенной в адресной части ОЗУ. Значения частных сумм контрольных разрядов при этом будут выглядеть, например, так:

$$\begin{aligned} C_0 &= X_0 + X_1 + X_2 + \dots + X_4 + \dots + X_6 \\ C_1 &= X_0 + X_1 + \dots + X_3 + X_4 + \dots + X_7 + X_8 + A \\ C_2 &= X_0 + \dots + X_2 + X_3 + X_4 + X_5 + X_6 + X_7 + A \\ C_3 &= \dots + X_2 + X_3 + X_4 + X_5 + X_6 + X_7 \end{aligned}$$

где  $A = A_0 + A_1 + \dots + A_N$  — сумма по модулю 2 всех разрядов адреса, адресного слова длиной  $N$ ; корректирующее число зависит не только от данных (информационных разрядов), но и от адреса.

В первых двух случаях корректор определит наличие ошибки, если значения адресов  $A_i$  и  $A_j$ , где  $i, j \in N$  отличаются на нечетное число единиц. Корректор должен при этом сообщить, что обнаружил некорректируемую ошибку. В третьем случае корректор ошибки не обнаружит и правильная информация будет считана из ОЗУ. В четвертом случае ошибка будет зафиксирована, если значение  $A_i$  отличается от значения  $A_k$  на нечетное число единиц. Подразумевается, что ошибок данных нет. Таким образом, корректор, построенный по данному принципу, будет обнаруживать нечетную ошибку в выборе адреса.

Изложенный алгоритм проще всего реализовать аппаратно с помощью ППЗУ\*, ППЗУ DD1 (рис. 2), на которое поступают информационные и адресные разряды, выдает контрольные разряды в соответствии с выражениями для их частных сумм. Прочитанные из ОЗУ DD2 значения этих разрядов сравниваются с вычисленными в ППЗУ DD3 с помощью компаратора DD4, на выходе которого образуется синдром ошибки, поступа-

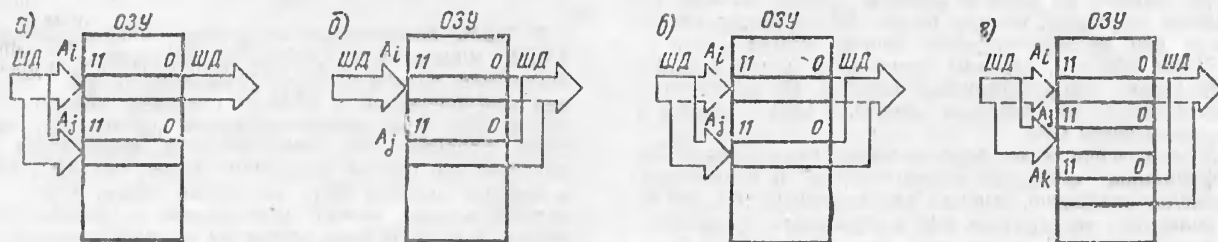


Рис. 1. Возможные случаи при неправильной работе ОЗУ по выбору адреса или ошибке в шине адреса

\* Лукьянов Д. А. ПЗУ — универсальный элемент цифровой техники // Микропроцессорные средства и системы. — 1986. — № 1. — С. 75—82.

ющий на ППЗУ DD6. Уровень «Лог. 1» с выхода DD6 через инвертор DD5 запирает элемент DD10, и сигнал прерывания по линии INT не вырабатывается. Одновременно

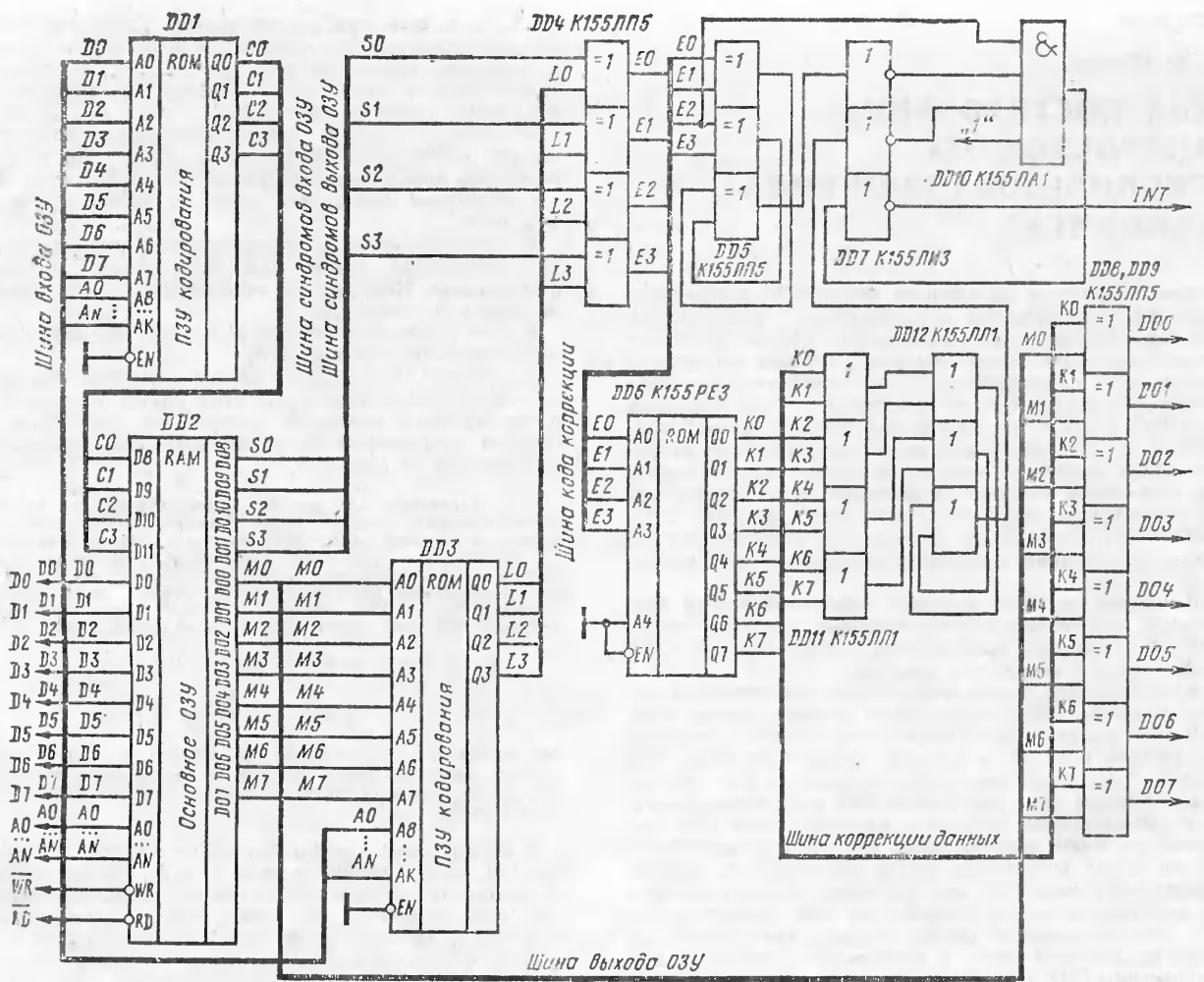


Рис. 2. Структура блока диагностики и коррекции ошибок по Хэммингу с обнаружением ошибок в адресной части ОЗУ

менно синдром поступает на компаратор DD5, определяющий его четность. Синдром будет нечетным при ошибке контрольного разряда и ряде ошибок информационных разрядов. Эти ошибки игнорируются, и сигнал прерывания не вырабатывается.

В рассматриваемом примере некорректируемые ошибки, в том числе и ошибка адреса, имеют четный синдром, который через DD5 в виде «Лог. 1» поступает на элемент DD10, и вырабатывается сигнал прерывания. Чтобы сигнал прерывания не вырабатывался при отсутствии ошибки, на элемент DD10 поступает значение E2 с шины коррекции, так как разряд E2 корректирующего числа при некорректируемой ошибке всегда равен 1.

Таким образом, сигналы прерывания могут вырабатывать только некорректируемые ошибки, две из которых соответствуют многократной ошибке, а одна — ошибке в адресной части ОЗУ.

В заключение необходимо отметить, что вся обработка информации, связанная с диагностикой и коррекцией, проходит аппаратно, занимая дополнительно 100...200 нс, и полностью «прозрачна» для центрального процессора.

**Примечание рецензента:** Для вычисления четности адреса требуется ПЗУ чрезмерно большого объема, поэтому желательно этот узел выполнить на ПЛМ или использовать микросхемы контроля четности К531ИП5.

Телефон для справок: 176-32-46, г. Ленинград

Статья поступила 27 мая 1986 г.

УДК 681.326.35.06

Ю. Н. Тетерин

## ОРГАНИЗАЦИЯ ВСТРОЕННОГО ТЕСТИРОВАНИЯ УСТРОЙСТВА ПОДГОТОВКИ ДАННЫХ НА ОСНОВЕ ЕС 9075

В ЭВМ, построенных на основе микропроцессоров (МП), можно организовать самопроверку, используя логические возможности системы команд МП. Однако ряд неисправностей в ЭВМ не позволяет загрузить тесты в ОЗУ с магнитного носителя средствами самой ЭВМ, например при неисправностях контроллера накопителя на гибком магнитном диске (НГМД), ОЗУ, в которое должны быть загружены тесты, канала передачи данных между центральной и периферийной частью и т. д. В этом случае на помощь приходят тесты с диагностическими возможностями, расположенные во встроенном ПЗУ. Такой подход становится оправданным в связи с постоянным повышением емкости, надежности и снижением стоимости БИС ПЗУ.

Рассмотрим организацию тестирования устройства подготовки данных со сменными накопителями на гиб-

ком магнитном диске ЕС 9075. Базовая структура устройства подготовки данных со сменными НГМД ЕС 9075, ЕС 9075.01, ЕС 9075.02, ЕС 9075.03, ЕС 9075.04 показана на рис. 1.

Прибор управления (ПУ) включает МП КР580ИК80А, ОЗУ емкостью 128К байт для одноместного или 256К байт для двухместного устройства, ПЗУ емкостью 8К байт, НГМД 203-мм или 133-мм с одинарной или удвоенной плотностью записи. В дисплейном устройстве (ДУ) также используется МП КР580ИК80А, который выполняет функции контроллера дисплея и клавиатуры; емкость ОЗУ равна 8К, ПЗУ — 16К. Связь между ПУ и ДУ осуществляется по программируемому последовательному каналу.

Система тестирования ЕС 9075 и его исполнений включает встроенные тесты, тесты, загружаемые с ГМД, и тесты, загружаемые в ОЗУ проверяемого устройства ЕС 9075 из другого исправного устройства ЕС 9075 с помощью вспомогательных средств сопряжения. С помощью встроенных тестов проверяется ядро технических средств, в первую очередь система команд МП, ПЗУ, ОЗУ, каналы передачи данных, связывающие составные части устройства. При помощи тестов, загружаемых с ГМД, происходит более детальная проверка ядра технических средств, проверяется исправность сопряжения с последовательным и параллельным печатающими устройствами, исправность контроллера НГМД и т. д. В том случае, когда невозможно произвести тестирование при помощи тестов, загружаемых с ГМД, и встроенных тестов (например, неисправно тестовое ПЗУ), организуют проверку с помощью тестов, загружаемых с другого исправного устройства ЕС 9075.

Рассмотрим организацию встроенного тестирования ЕС 9075 и его исполнений. Возможны различные варианты выхода на начало тестов, расположенных во встроенном ПЗУ. В первом варианте тестирование происходит автоматически при включении питания устройства или нажатии кнопки «сброс». Во втором варианте тестирование проводится по прерываниям при нажатии специальных клавиш «тест». В третьем варианте запуск тестов осуществляется оператором с помощью

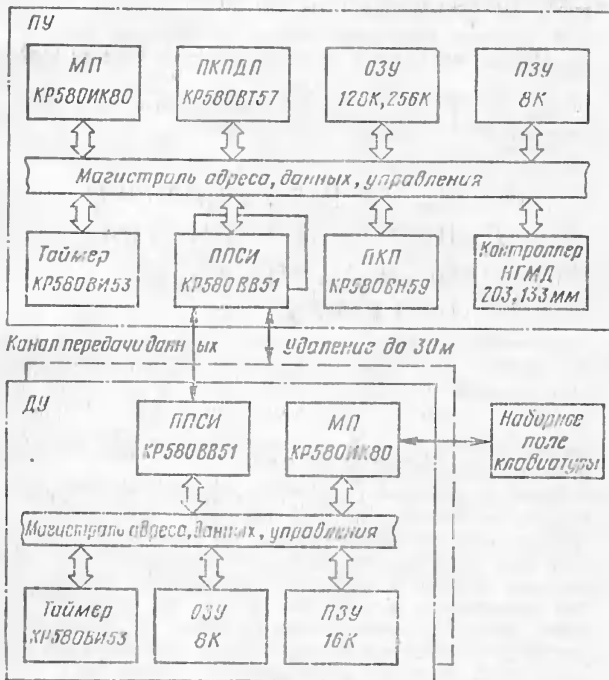


Рис. 1. Структура ЕС 9075

клавиатуры через «меню» тестов на экране дисплея. В ЕС 9075 выбран вариант запуска встроенных тестов автоматически по включении питания, а также запуск тестов оператором через «меню» встроенных тестов на экране дисплея.

Встроенное тестирование можно проводить с применением минимального числа рабочих ячеек ОЗУ и стека (в этом случае возникает трудность использования вложенных подпрограмм) или увеличенного числа рабочих ячеек ОЗУ и стека. Во втором случае целесообразно произвести первоначальное тестирование области рабочих ячеек ОЗУ и стека. Начальный тест рабочих ячеек ОЗУ и стека в ДУ и ПУ осуществляется командами, расположенными в ПЗУ, без использования рабочих ячеек ОЗУ и стека при помощи только внутренних регистров МП. При обнаружении сбойных ячеек ОЗУ в ДУ (рис. 2) включается звонок длительностью 10 с и осуществляется попытка выхода на «меню» встроенных тестов дисплея. При обнаружении сбойных ячеек ОЗУ в ПУ (рис. 3) происходит вывод последовательности специального знака \* на дисплей без использования рабочих ячеек ОЗУ и стека и осуществляется попытка выхода на «меню» встроенных тестов ПУ. Кроме того, в процессе выполнения тестов информация в рабочих ячейках ОЗУ контролируется на правильность путем сравнения информации, считанной из рабочей ячейки, с допустимым списком значений (обычно не более 2—4 допустимых значений, отличающихся друг от друга на несколько бит). Искажение информации в рабочей ячейке приводит к выводу информации о сбое на ДУ без использования стека и рабочих ячеек.

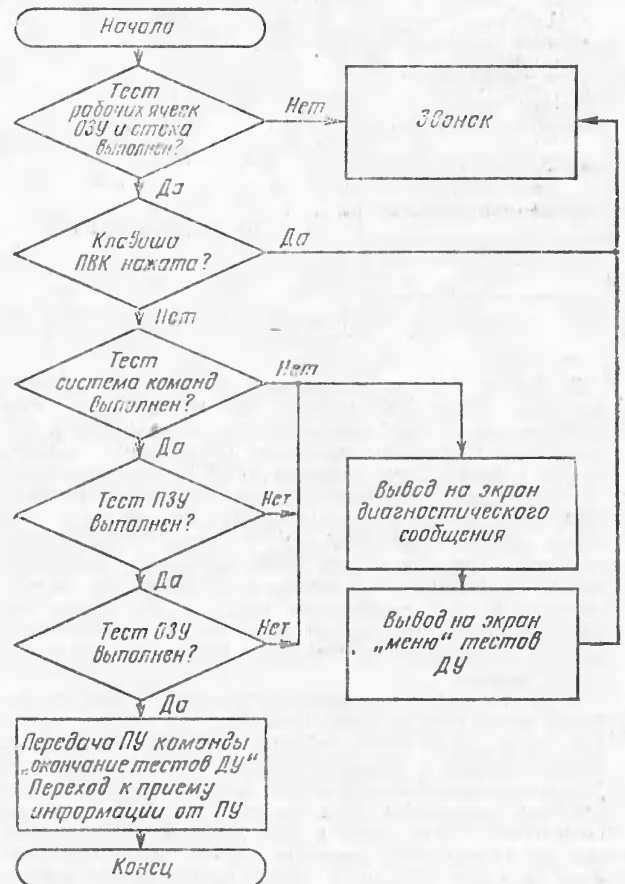


Рис. 2. Алгоритм тестирования ДУ по включении питания

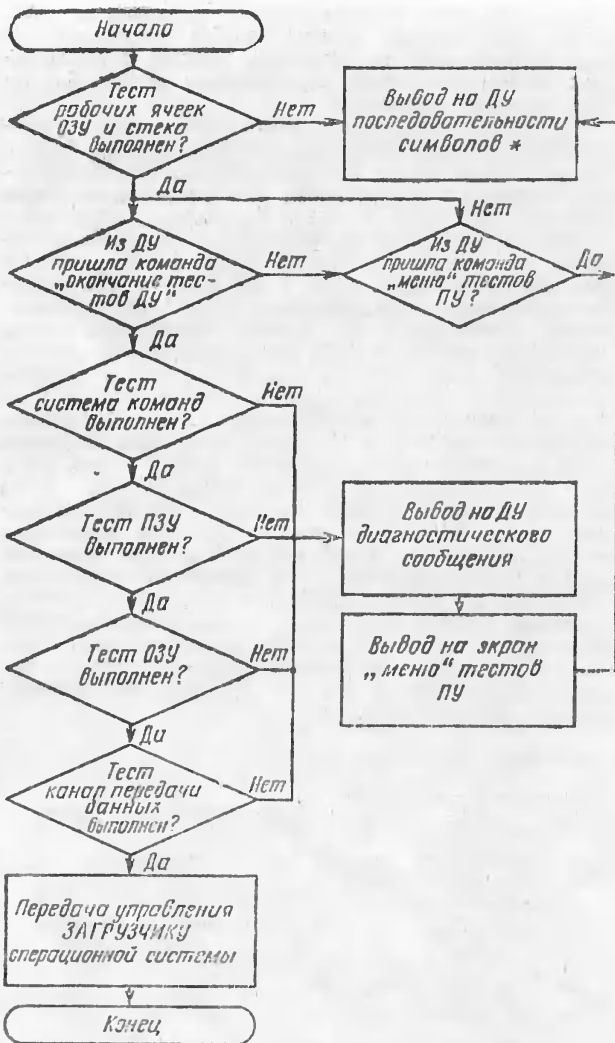


Рис. 3. Алгоритм тестирования ПУ по включении питания

В ДУ по включении питания тестируется область рабочих ячеек ОЗУ и стека (64 байт). Если тест рабочих ячеек ОЗУ выполнен, то анализируется, нажата ли оператором клавиша «повторная выдача кода» (ПВК). Если клавиша ПВК нажата, то происходит выход на «меню» тестов ДУ. Если клавиша ПВК не нажата, то последовательно тестируется система команд, ПЗУ, ОЗУ ДУ. В случае невыполнения любого из этих тестов на экран выводится диагностическое сообщение и осуществляется выход на «меню» тестов ДУ. При выполнении тестов ДУ передает ПУ команду «окончание тестов ДУ», которая свидетельствует о завершении прохождения тестов ДУ по включении питания.

В ПУ по включении питания тестируется область рабочих ячеек ОЗУ и стека (256 байт). В случае успешного выполнения теста рабочих ячеек ПУ переходит в режим приема и анализа команд, поступающих от ДУ, опрашивая поочередно обе микросхемы последовательного интерфейса. При приеме из ДУ команды «окончание тестов ДУ» в ПУ происходит последовательное тестирование системы команд, ПЗУ, ОЗУ, канала передачи данных. В случае невыполнения любого теста осуществляется выход на «меню» тестов ПУ. При успешном выполнении тестов ПУ управление передается загрузчику операционной системы микроЭВМ.

Через «меню» встроенных тестов в ДУ и ПУ можно запускать тесты «система команд МП, ПЗУ, ОЗУ», «канал передачи данных в однократном и многократном режимах выполнения». Дополнительно в ДУ можно запускать тест «знакогенератор» и «клавиатура», а в ПУ тест «таймер». В тесте система команд невыполнение теста определяется с точностью до группы команд.

Проверка ПЗУ производится путем вычисления контрольного циклического кода (КЦК) каждой микросхемы ПЗУ емкостью 2К байт и сравнения вычисленного значения с эталонным значением КЦК, хранящимся в двух последних байтах каждой микросхемы ПЗУ. В подпрограмме вычисления КЦК используются только внутренние регистры МП для повышения степени достоверности вычисленных значений. В случае несоответствия на экран выводятся номера всех неисправных микросхем ПЗУ.

По включении питания ОЗУ тестируется одним «шахматным» тестом для сокращения времени прохождения тестов. Через «меню» тестов выполняется последовательно группа тестов ОЗУ: в ДУ и в ПУ выполняются «шахматный» тест, «сканирующий» тест, «бегущий» нуль, «адресный» тест, «марш» и, кроме того, в ПУ дополнительно выполняются тесты: «бегущая» единица, «минигалоп», «контрольные разряды», «сегментный» тест. Неисправность ОЗУ определяется с точностью до адреса и разряда ячейки ОЗУ. Тест канал передачи данных можно запускать со стороны ДУ и со стороны ПУ. В тесте происходит передача и прием со сравнением всех 256 комбинаций байта от 00H и FFH. Тест канал передачи данных со стороны ПУ состоит из трех подтестов. В первом подтесте работа с последовательным каналом происходит по опросу байта состояния, т. е. в обмене задействован МП и интерфейс ПУ. Во втором подтесте работа происходит по прерываниям, т. е. в обмене задействован МП, последовательный канал и программируемый контроллер прерываний (ПКП). В третьем подтесте работа происходит по каналу прямого доступа к памяти (ПКПДП). Такая организация теста канала передачи данных позволяет локализовать неисправность ПКП и ПКПДП.

Встроенные тесты ЕС 9075 занимают 6К байт в ПУ и 4К байт в ДУ.

В таблице приведено время выполнения тестов по включении питания и одного прохода тестов через

Способ выполнения тестов	Обозначение теста	Время выполнения теста, с		
		ДУ	ПУ	ЕС 9075
Через «меню» тестов	СК	1	1	—
	ПЗУ	4	2	
	ОЗУ	15	5 (10) мин	
	Канал передачи данных	1,5	4	
По включении питания	—	8	20 (34)	28 (46)

«меню» тестов, в скобках даны значения для двухместного исполнения ЕС 9075.

Итак, с помощью встроенных тестов можно производить тестирование устройства, даже если нельзя загрузить тестовые программы с гибкого магнитного диска. При прогоне тестов по включении питания перед началом работы у оператора появляется дополнительная уверенность в том, что устройство исправно. При этом снижается вероятность работы на неисправном устройстве, упрощается локализация неисправного блока и узла, облегчая обслуживание устройства.

Статья поступила 5 мая 1986 г.

## ПОРТАТИВНАЯ СИСТЕМА ОТЛАДКИ — ТЕСТЕР «САДКО»

Портативная система автоматической диагностики, контроля и отладки «САДКО» может использоваться в качестве средства проектирования и переносного тестера (даже в полевых условиях); персонального компьютера; управляющей и учебной микроЭВМ. Система «САДКО» (в минимальном комплекте) позволяет отладить аппаратную часть, написать или скорректировать и отладить прикладные программы и запрограммировать ППЗУ для устройств, выполненных на базе БИС КР580ВМ80А. К системе можно подключить внешние перфокартные, печатающие устройства и бытовую кассетный магнитофон. Основной язык программирования — ассемблер, есть развитые средства для написания и отладки программ в объектном коде.

Система имеет следующие технические средства (рис. 1), связанные интерфейсом И-41.

Основа системы — микроЭВМ на базе МПК БИС серии К580, размещенная в чемоданчике типа «дипломат» (40×32×8 см) с малогабаритными матричным дисплеем и многофункциональной клавиатурой.

Статическое ОЗУ (1К байт) на базе БИС К541РУ2 частично используется как рабочая память для операционной системы «САДКО».

Динамическое ОЗУ (16К байт) на базе БИС КР565РУ6 размещено, начиная с нулевого адреса, и полностью предназначено для пользователя. Контроллер регенерации выполнен так, что ОЗУ регенерируется во время второго машинного такта каждого цикла выполнения команды микропроцессором. Это позволяет микропроцессору работать без такта ожидания (т. е. сохранить его номинальную производительность, что важно

при физическом моделировании различных контроллеров).

Первое ПЗУ (16К байт) содержит программы резидентной ОС «САДКО», второе ПЗУ (4К байт) — прикладные стандартные программы.

Дисплей системы выполнен на базе газоразрядного матричного индикатора ИМГ-1-02 и отображает все большие и малые буквы русского, латинского и греческого алфавитов, цифры и расширенный набор знаков. Одновременно с буквенно-цифровой информацией (192 знакоместа 5×7, 12 строк по 16 символов) дисплей отображает графическую информацию (96×96 точек) в виде 1...12 гистограмм или непрерывных линий.

Многофункциональная клавиатура имеет 25 кнопок. Программно задаются различные варианты ее использования: гексадецимальная и функциональная клавиатура, а также буквенно-цифровая.

Библиотека на энергонезависимых ППЗУ с электрической перезаписью КР1601РР1 (16К байт) предназначена для запоминания разрабатываемых и отлаживаемых программ в виде файлов.

Программатор ППЗУ серий К573, К556, К155 формирует по уровню все необходимые для программирования сигналы, а управляется программно.

Узел связи с внешними (в частности, перфокартными и печатающими) устройствами обеспечивает побайтный обмен данными с квитируванием.

Узел связи с кассетным, в том числе бытовым, накопителем преобразует параллельный код в последовательный фазоимпульсный код для записи на магнитную ленту (обратное преобразование — для считывания).

Формирователь тестовых сигналов

(на базе БИС КР580ВВ55) формирует, выводит и считывает все сигналы системной шины, функциональное формирование которых осуществляется программно. Подключение к отлаживаемой аппаратуре возможно через панельку микропроцессора или краевой разъем.

Система «САДКО» расширяется подключением к ней несложного блока логического и сигнатурного анализа, программно управляемого микроЭВМ (все результаты выводятся на дисплей системы).

Встроенный сетевой блок питания — бестрансформаторный (для уменьшения габаритов и массы системы в целом).

Программное обеспечение системы «САДКО» — диалоговая кремниевая операционная система ОС «САДКО» и библиотека прикладных стандартных подпрограмм арифметики с плавающей и фиксированной запятой для процессора КР580ВМ80А, ориентированные на работу в реальном масштабе времени. Операционная система ОС «САДКО» содержит ряд программ (рис. 2):

FUNCTION — управляющая программа (ядро ОС), обеспечивает начальную настройку микроЭВМ и переход на выполнение конкретной системной программы (рис. 2, а), которую выбирают с помощью «меню», вводя с клавиатуры начальную букву наименования программы;

ENTER — программа вывода на дисплей содержимого памяти и диалогового ввода данных с гексадецимальной клавиатуры по маркеру, начиная с определенного адреса памяти. Программа имеет два режима: D — побайтный ввод данных с дополнительной индикацией соответствующего символа в коде КОИ-8 (рис. 2, в); P — ввод объектного кода программы с индикацией мнемоник команд ассемблера, полученных обратным ассемблированием (рис. 2, б). В этой программе дополнительные клавиши интерпретируются как функциональные, управляют движением маркера и строки на дисплее и позво-

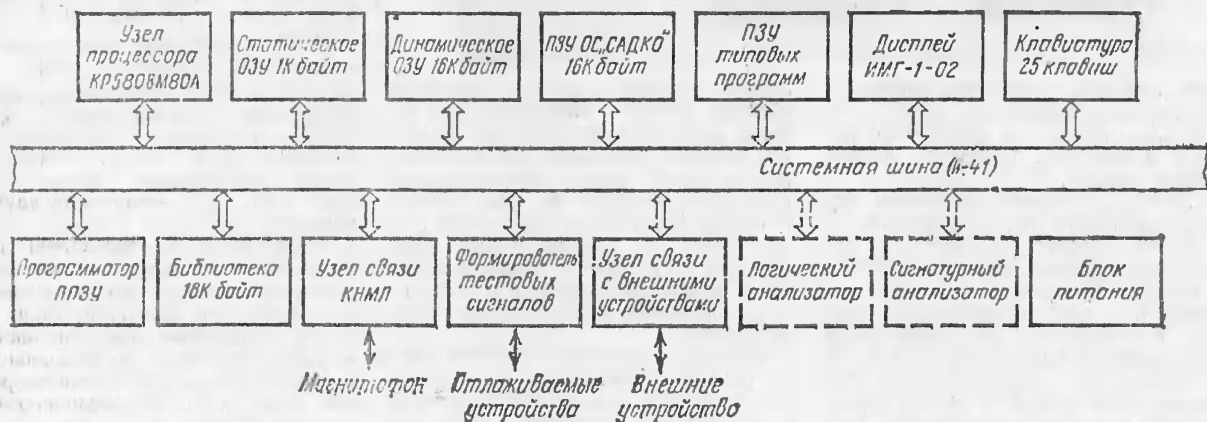


Рис. 1. Технические средства системы «САДКО»

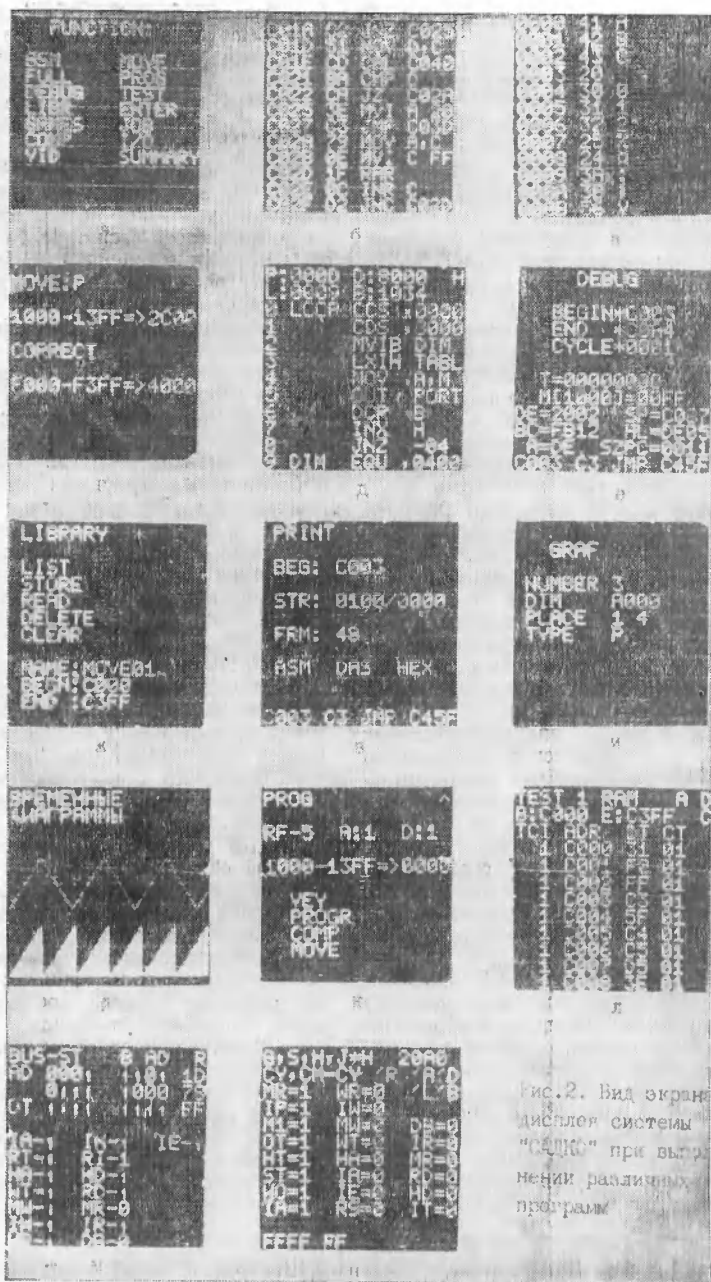


рис. 2. Вид экранов дисплея системы "СОЛ" при выборе меню различных программ

ляют передать управление введенной программе с выбранного адреса;

**FULL** — программа заполнения памяти в заданных пределах любым байтом данных;

**COMP** — программа сравнения содержимого двух областей памяти;

**MOVE** — программа пересылки содержимого памяти из одной области в другую. Программа имеет два режима: **D** — простая пересылка данных; **P** — пересылка объектного кода некоторой программы (рис. 2, е). В последнем случае автоматически корректируются второй и третий байты команд с прямой адресацией. При этом можно корректировать адреса ячеек памяти, попадающие в пересы-

лаемую область, и внешние для этой области адреса. Дополнительно на экран дисплея выводятся все команды, которые, возможно, используются для задания адреса при косвенной адресации. Каждую из этих команд оператор корректирует отдельно. Эта программа в режиме **P** выполняет функции загрузчика и редактора связей и позволяет создавать и отлаживать прикладные программы в объектных кодах;

**DEBUG** — программа отладки, имеет режим покомандного выполнения отлаживаемой прикладной программы и остановки по заданному адресу после прохождения через него заданного числа циклов (рис. 2, е). Програм-

ма обеспечивает индикацию на дисплее и модификацию содержимого всех регистров и флагов процессора, а также двух выбранных ячеек памяти. При этом также подсчитывается реальное время выполнения отлаживаемой программы в машинных тактах. Каждая выполняемая команда представляется на дисплее объектным кодом и мнемоникой, полученной обратным ассемблированием;

**I/O** — программа ввода и вывода данных от внешних устройств, обеспечивает побайтный обмен данными по методу с кэшированием для печати (рис. 2, з) или вывод на перфоленду, а также ввод с перфоленды или полной внешней клавиатуры. Программа осуществляет обмен в последовательном фазоимпульсном коде для ввода и вывода на кассетный накопитель (бытовой магнитофон);

**LIBR** — программа-библиотекарь, управляет электрически перезаписываемыми, энергонезависимыми ППЗУ для запоминания отлаживаемых программ в виде файлов (рис. 2, ж). Имеет директивы: создать и записать в библиотеку файл с именем из определенного массива данных в памяти; прочитать файл из библиотеки в ОЗУ; удалить файл с заданным именем; вывести на дисплей оглавление библиотеки с указанием общего объема и объема каждого файла; очистить библиотеку от «мусора», оставшегося после удаления файлов;

**VID** — программа вывода графики на матричный дисплей, позволяет создавать на экране до 12 осциллограмм различного масштаба в виде гистограмм или непрерывных кривых линий (рис. 2, и). В зависимости от предоставленного места на экране программа масштабирует исходный массив данных и преобразует его в графический код. Эта программа используется при визуализации обрабатываемых аналоговых сигналов цифровыми средствами (рис. 2, й).

**PROG** — программа-программатор, вырабатывает все сигналы для управления ключами в процессе программирования и контроля ППЗУ серий К573, К556 и К155 (рис. 2, к);

**TEST** — программа тестирования и диагностики внутренних узлов микропроцессорной аппаратуры. Имеет следующие подпрограммы: **RAM/ROM** — тестирование внутренних или внешних ОЗУ тремя тестами и набор контрольной суммы ПЗУ (рис. 2, л); **CPU** — тестирование внутреннего и внешнего микропроцессора КР580ВМ80; **BUS** — тестирование шин интерфейса отлаживаемой микропроцессорной аппаратуры статическими сигналами (рис. 2, м); **SYSTEM** — отладка аппаратных средств внешней микропроцессорной системы с программно-аппаратной эмуляцией ее узлов (рис. 2, н). Последняя подпрограмма обеспечивает для внешней микропроцессорной системы индикацию всех основных системных сигнала-

## БЫСТРОДЕЙСТВУЮЩИЙ ЛОГИЧЕСКИЙ АНАЛИЗАТОР ДЛЯ АППАРАТНО-ПРОГРАММНЫХ КОМПЛЕКСОВ РАЗРАБОТКИ МИКРОПРОЦЕССОРНЫХ СИСТЕМ

лов и слова состояния процессора, имеет режимы остановки по заданному состоянию шин адреса или данных, покомандного и поциклового выполнения отлаживаемой программы, подстановки программы для внешнего процессора и режим автономной работы внешней системы;

ASM — диалоговый ассемблер «САДКО», разработан специально для портативной диалоговой системы и имеет (рис. 2, д):

малый объем экрана дисплея при предоставлении ассемблерной программы и небольшое количество кнопок для ее ввода;

малый объем ассемблерного кода программы, что позволяет размещать в ОЗУ большие программы (на 1К байт готовой программы в объектных кодах необходимо в среднем 2,5К байт ОЗУ для хранения ассемблерного кода);

отсутствие ограничения на количество меток и имен и отсутствие ОЗУ для таблицы меток;

оперативное управление буферной памятью для ассемблерного кода программы (это позволяет одновременно иметь в ОЗУ несколько независимых программ, например В: 1034);

диалоговую индикацию и возможность параллельного независимого управления программными счетчиками двух секторов памяти: программного (ППЗУ) и данных (ОЗУ) (например, P:0000, D:8000);

синтаксический контроль ассемблерного кода при наборе, автоматический ввод некоторых символов, форматирование команд;

расширенный набор директив прямого экранного редактирования, в том числе стирание, замена и вставка заданного количества строк ассемблерной программы;

директиву обратного ассемблирования, создающую полный ассемблерный код программы по ее объектному коду. Получаемый ассемблерный код имеет систематизированные метки и имена, допускает редактирование и повторное ассемблирование в другую область памяти.

Система «САДКО» более двух лет используется в СПКБ Львовского политехнического института. С ее помощью спроектировано несколько микропроцессорных приборов. Она используется также в обучении специалистов программированию микропроцессоров, исследованию СБИС, физическому моделированию радиоэлектронных устройств на базе микроконтроллеров и программному моделированию цифровых устройств на «жесткой» логике. Для последнего случая разработаны программы структурного анализа комбинационных и последовательностных схем на логических элементах.

Статья поступила 15 мая 1986 г.

Необходимая часть комплексов контрольно-измерительной аппаратуры (КИА) для отладки микропроцессорных систем (МПС) — логические анализаторы (ЛА). С помощью ЛА эффективно контролируют временные диаграммы в различных точках устройств в процессе их функционирования на рабочих частотах. В настоящее время в распоряжении разработчиков МПС широкого назначения имеются ЛА среднего быстродействия (до 20 МГц) автономного [1, 2] и встраиваемого в комплексы КИА [3] типов. Подобные ЛА достаточно эффективны для контроля сравнительно медленных процедур: межмодульного обмена информацией по магистрали МПС, развертки основных этапов процессов в устройствах сопряжения, программного управления внешними объектами и т. п.

Между тем анализ последовательности прохождения сигналов во внутренних узлах функциональных модулей вызывает значительные трудности. Разрешающая способность технических средств логического анализа определяется при этом быстродействием используемой в исследуемом устройстве элементной базы, что (например, для широкого спектра аппаратуры на базе ТТЛ-микросхем) определяет рабочую частоту ЛА 150—200 МГц. Соответствующие характеристики реализованы в ряде автономных анализаторов [2], однако небольшая фиксированная разрядность, высокая стоимость и малый выпуск ограничивают их широкое применение.

Предлагаемый подход к построению ЛА с быстродействием до 200 МГц позволяет создавать доступные для широкого круга пользователей высокоскоростные устройства логического анализа (пример технической реализации подобного устройства рассматривается). ЛА функционально и конструктивно разделяется на две базовые структурные единицы — адаптер и накопитель.

Система связей между этими устройствами показана на рис. 1, причем  $D_0 \dots D_n$  — входные информационные линии логического анализатора; СХ — внешний сигнал синхронизации, определяющий момент времени, относительно которого фиксируются данные на линиях  $D_0 \dots D_n$ ; ВТ — сигнал внешнего тактового генератора (в случае необходимости); НГ — сигнал готовности накопителя;  $ДН_0 \dots ДН_n$  — группы линий, несущие информацию о последовательности состояний контролируемых линий в течение одного

цикла работы адаптера; СХН — сигнал, индицирующий наличие или отсутствие СХ в данном цикле работы адаптера; ТСХ — группа линий, несущих информацию о номере такта (в пределах цикла работы адаптера), в котором произошла первая активация сигнала СХ; КЦА — сигнал завершения очередного цикла работы адаптера, инициирующий прием очередного слова информации в накопитель; ДУ — группа линий задания режима работы адаптера; СУ — сигнал стробирования шины ДУ.

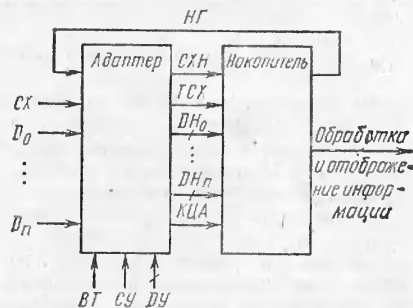


Рис. 1. Структура ЛА аппаратно-программных комплексов разработки МПС

Блоки адаптера и накопителя строятся в виде секций разрядно-модульной структуры. Это позволяет пользователю создавать конфигурацию ЛА с параметрами, соответствующими условиям конкретной задачи. В качестве накопителя можно использовать практически любое устройство с характеристиками, соответствующими принятой организации анализатора, в том числе и автономные ЛА среднего быстродействия. Один из наиболее удобных вариантов реализации накопителя для ЛА с рассматриваемой структурой — применение анализаторов, встраиваемых в комплексы КИА на базе микроЭВМ [3]. Разрядно-модульная организация, программноуправляемые процедуры обработки и индикации получаемых результатов, характерные для такого решения, позволяют пользователю достаточно простой реконфигурацией аппаратной части системы производить необходимые в условиях конкретных задач изменения в характере отображения информации.

Наиболее ответственный блок ЛА — адаптер входных данных, преобразующий последовательности состояний входных линий в выходной параллельный код. Одна из версий реали-

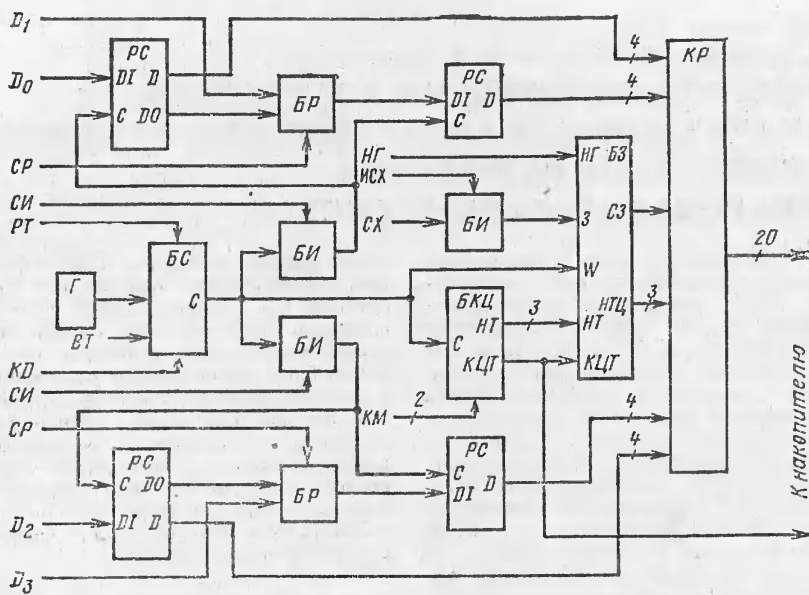


Рис. 2. Функциональная схема модуля адаптера ЛА

зации адаптера (рис. 2) предназначена для применения совместно с встраиваемым в КИД модулем накопителя [3]. При разработке этой модификации адаптера учитывались:

возможность синхронизации адаптера от внутреннего и внешнего генераторов, а также программного управления адаптером, в частности реконфигурации форматов преобразования информации и изменения рабочей частоты;

обеспечение логической и электрической совместимости с модулем накопителя, а также временной привязки к запускающему сигналу с точностью до одного такта внутреннего или внешнего цикла.

Адаптер непрерывно принимает информацию с входных линий  $D_0 \dots D_3$ . Базовый такт приема информации задается внутренним генератором Г или внешним сигналом ВТ в зависимости от состояния линии управления режимом тактирования РТ. В рассматриваемой реализации предельная опорная частота сигнала генератора была принята равной 100 МГц, что (при скважности опорных импульсов — 2) дало разрешающую способность ЛА не больше 5 нс. Частота регистрации изменяется блоком синхронизации (БС) с управляемым сигналами КД коэффициентом деления.

Четырехразрядные регистры сдвига (РС) адаптера могут работать независимо (преобразуя логические состояния входных линий  $D_0 \dots D_3$  в параллельный код) и в режиме последовательного включения (образуя две пары 8-разрядных регистров, выполняющих аналогичную операцию с информацией на входах  $D_0, D_2$ ). Режимом включения сдвиговых регистров управляют с помощью сигналов реконфигурации (СР), управляю-

щих в свою очередь блоками реконфигурации (БР).

Максимальная разрешающая способность адаптера достигается при объединении входов  $D_0$  и  $D_2$  и настройке адаптера на 8-разрядную конфигурацию РС с их тактированием противофазными сигналами. Тактовые сигналы инвертируются в блоках инверсии БИ в соответствии с информацией на линиях СИ.

Очередное слово в накопитель загружается один раз за цикл работы адаптера, который в зависимости от кода масштаба (КМ) включает  $N=1, 2, 4, 8$  тактов. По сигналу конца цикла (КЦТ), формируемому блоком БЗ, данные из регистров сдвига переписываются в конвейерный регистр (КР). Одновременно сигнал КЦТ служит командой записи для накопителя, работающего в режиме внешней синхронизации.

Режим фиксации накопителя запускается сигналом СХН (формируется (рис. 3) в блоке запуска (БЗ) адаптера). Внешний сигнал синхронизации (СХ), активный уровень которого определяется информацией на линии ИСХ, фиксирует номер такта текущего цикла (НТЦ), соответствующий

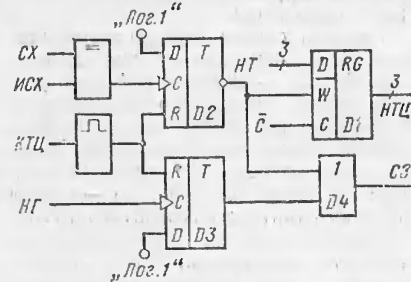


Рис. 3. Фрагмент схемы блока запуска (БЗ) адаптера

щий моменту его появления, в регистре D1. Сигнал СХ также переводит в активное состояние сигнал запуска (СЗ), вырабатываемый триггером D2. Информация, формируемая СХ в БЗ, передается в накопитель для дальнейшего анализа через конвейерный регистр.

Блок запуска содержит схему формирования пассивного состояния СЗ (элементы D3, D4) в первом цикле адаптера, следующим непосредственно за моментом инициализации накопителя (активный уровень сигнала НГ). Включение этой схемы обусловлено алгоритмом работы базового накопителя, для запуска режима фиксации которого необходим перепад сигнала на линии СХН [3]. Приведенная схема гарантирует наличие такого перепада независимо от частоты сигнала СЗ и для случая его прихода в каждом цикле работы адаптера.

Описанный модуль адаптера был реализован на ИМС серии К500. Устройство содержит 35 ИМС и размещается на полуплате микроЭВМ «Электроника 60». При совместном включении описанного адаптера и накопителя [3] в минимальной конфигурации по предложенной структуре можно построить ЛА с быстродействием до 160 МГц. Измерительная и регистрирующая части полностью реализуются на двух платах «Электроника 60». Указанное ограничение по быстродействию в данной версии ЛА связано в первую очередь с параметрами накопителя [3] (20 входных линий, предельная рабочая частота 10 МГц). Быстродействие ЛА, построенных по описанной структуре, ограничивает временные характеристики адаптера. Применение более высокоскоростных накопителей позволяет реализовать эти предельные возможности с меньшими аппаратными затратами.

Телефон для справок: 114-95-65 (Москва).

Статья поступила 10 октября 1986 г.

## ЛИТЕРАТУРА

1. Измерение параметров цифровых интегральных микросхем / Д. Ю. Эйдукас, В. В. Орлов, Л. М. Попель и др. — М.: Радио и связь, 1982. — 368 с.
2. Микропроцессоры: системы программирования и отладки / В. А. Мясников, М. Б. Игнатъев, А. А. Кочкин, Ю. Е. Шейниц. — М.: Энергоатомиздат, 1985. — 272 с.
3. Беродин С. М., Новиков Ю. В. Модуль логического анализатора для контрольно-измерительных систем на базе микроЭВМ. — См. данный вып., с. 67.

Статья поступила 10 октября 1986 г.



# МОДУЛЬ ЛОГИЧЕСКОГО АНАЛИЗАТОРА ДЛЯ КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНЫХ СИСТЕМ НА БАЗЕ МИКРОЭВМ

Наибольшей гибкостью при минимальной стоимости обладают контрольно-измерительные системы (КИС) на основе функциональных модулей контрольно-измерительных приборов, сопрягаемых с универсальной микроЭВМ [1]. Модули контрольно-измерительных приборов выполняют только свои непосредственные функции: генерация управляющих воздействий, регистрация ответных реакций и т. д., а управление работой модулей, обработка информации, функции интерфейса пользователя возлагаются на используемую в составе КИС микроЭВМ.

Применение многоканальных логических анализаторов (ЛА) существенно облегчает разработку и отладку различной цифровой аппаратуры, одновременный контроль большого числа логических сигналов.

Функциональный модуль ЛА должен иметь: достаточно высокое быстродействие; возможность использования внутреннего тактового генератора с программно изменяемой частотой и внешних тактовых сигналов; большое количество каналов и возможность его наращивания организацией параллельной работы нескольких модулей; высокую гибкость системы, синхронизирующей процесс регистрации входных сигналов, возможность

регистрации информации в течение заданного количества тактов до и после запускающего синхросигнала; достаточно большой объем внутренней памяти зарегистрированных состояний линий.

Реализованный согласно этим требованиям модуль ЛА среднего быстродействия (рис. 1) позволяет регистрировать 1024 состояния двадцати входных линий. В качестве тактового используется выходной сигнал внутреннего программно управляемого генератора (период 100, 200, 400, 800, 1600, 3200 нс) или любой из двух внешних тактовых сигналов (ВТС1 и ВТС2) с частотой не более 10 МГц. Синхросигналом служит положительный или отрицательный переход (синхропереход) на одной из четырех выделенных входных линий (номер линии и полярность синхроперехода задаются программно). Регистрация производится в течение заданного количества  $N$  (от 0 до 1023) тактов до синхроперехода и в течение 1024— $N$  тактов после него. В данном модуле ЛА не предусмотрена синхронизация процесса регистрации по назначаемым комбинациям уровней на линиях, так как это привело бы к чрезмерным аппаратным затратам. В то же время большой объем памяти состояний линий ( $1K \times 20$ ) позволяет достаточно просто реализовать режим поиска назначенных комбинаций уровней на линиях программным путем.

Работа модуля начинается с поступления сигнала ЗАП. По этому сигналу в регистр управляющего слова (РУС) записывается 6-разрядное управляющее слово, определяющее режим работы модуля. Три разряда управляющего слова использованы для определения вида тактового сигнала (выход коммутатора К1). Два разряда задают номер линии, по которой осуществляется синхронизация (коммутатор К2). Последний, шестой, раз-

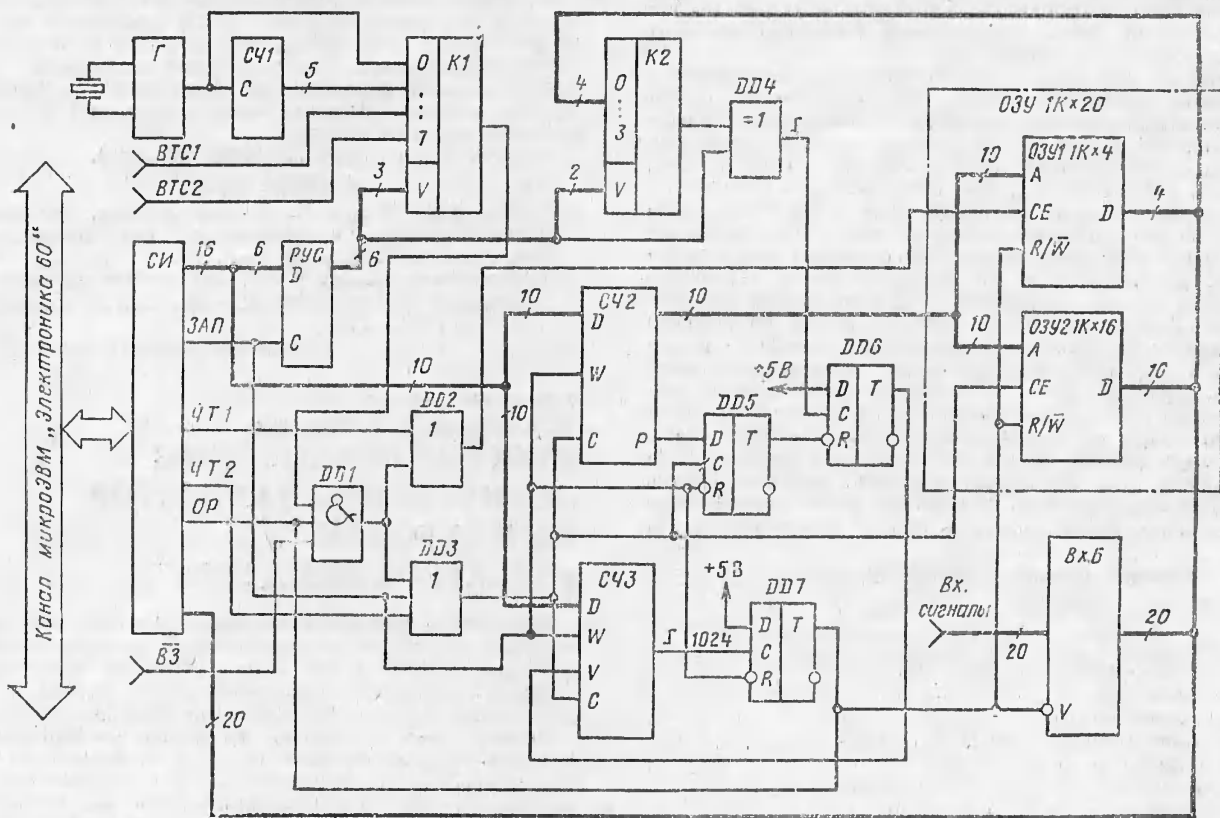


Рис. 1. Функциональная схема модуля ЛА:

Г — кварцевый генератор, С41, С42, С43 — двоичные счетчики, К1, К2 — коммутаторы, СИ — схема интерфейса, Вх. Б — входной буфер, РУС — регистр управляющего слова, ВТС1 и

ВТС2 — входы для подключения внешних тактовых сигналов, ВЗ — вход внешнего запрета

ряд служит для установления полярности перехода на этой линии (элемент DD4). Кроме того, по сигналу ЗАП число N (упреждение) записывается в счетчики СЧ2 (работает в режиме вычитания) и СЧ3 (в режиме суммирования). По окончании сигнала ЗАП модуль ЛА переходит в режим регистрации.

Счетчик СЧ2, отсчитав N тактов, разрешает прием синхрперехода, после прихода которого счетчик СЧ3 отсчитывает 1024—N тактов и останавливает работу модуля ЛА. Таким образом, в ОЗУ фиксируется N состояний до синхрперехода и 1024—N после него. Сигнал внешнего запрета (ВЗ) останавливает процесс регистрации на время поступления на вход ЛА сигналов, не интересующих оператора. Этот же сигнал используется для организации параллельной работы нескольких модулей ЛА, чтобы увеличить количество каналов и/или длину регистрируемой последовательности.

Сигнал об окончании регистрации (ОР) выводится на внешний разъем (для организации совместной работы нескольких модулей ЛА) и в канал микроЭВМ (для передачи в систему информации о выполнении операции данным модулем). Так как разрядность шины данных ОЗУ (20) превышает разрядность микроЭВМ (16 для «Электроника 60»), содержимое ОЗУ модуля ЛА считывается так: сначала информация из ОЗУ1 (сигнал ЧТ1), а затем — из ОЗУ2 (сигнал ЧТ2). По окончании считывания из ОЗУ2 адрес ОЗУ автоматически наращается. Для считывания полного объема зарегистрированной информации эта последовательность операций повторяется 1024 раза.

Модуль сопрягается с каналом микроЭВМ через схему интерфейса (СИ), включающую в себя селектор адреса, двунаправленный буфер данных, дешифратор выбора регистров и схему выработки сигнала подтверждения [2]. Для сопряжения применимы и устройства параллельного обмена информацией (входят в комплект используемой микроЭВМ).

Модуль ЛА (рис. 1) ориентирован на сопряжение с каналом микроЭВМ «Электроника 60». Модуль размещается на полуплате микроЭВМ «Электроника 60» и содержит 33 ИМС в 14-, 16- и 18-выводных корпусах (используются К541РУ2, (ОЗУ); К531ИЕ17П (СЧ1, СЧ2, СЧ3); К531КП7П (К1, К2); К155ЛП11 (Вх. Б) и др.).

Созданное сервисное программное обеспечение модуля ЛА для автоматизированного рабочего места на базе микроЭВМ «Электроника 60» позволяет задавать режим работы модуля ЛА и просматривать зафиксированные последовательности кодов на экране дисплея. Для удобства оператора четыре линии, по которым может осуществляться синхронизация, выводятся на экран в виде графиков. Остальные шестнадцать линий объединены в группы по четыре и кодируются в соответствии с шестнадцатеричной системой счисления (выбрана в силу компактности представления информации).

Режим работы модуля ЛА задается в режиме «Подготовка» (рис. 2). Оператор задает тактовый сигнал, режим синхронизации, тип логики групп (положительная или отрицательная), а также интересующие его

комбинации переходов, уровней, кодов на линиях. После окончания режима «Регистрация» на экран дисплея выводятся зафиксированные последовательности кодов. Назначенный синхрпереход и искомые комбинации состояний линий выделяются гиперсным изображением, а количество таких комбинаций в зарегистрированной последовательности выводится на экран.

**Пример.** На зафиксированной временной диаграмме работы микроЭВМ «Электроника 60» (рис. 3) линия 0 — сигнал КСИАН, линия 1 — сигнал КВВОДН, линия 2 — КВЫВОДН, линия 3 — КСИПН, на группы поданы сигналы А0...А15. На экране показана временная диаграмма команды INC \* # 100 000, выполняемой по циклу «ввод—модификация—вывод».

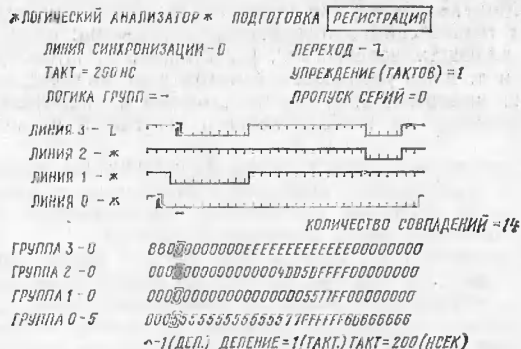


Рис. 3. Временная диаграмма работы микроЭВМ «Электроника 60»

На основе разработанного модуля ЛА (дополнив его модулем быстродействующего АЦП) достаточно просто реализовать цифровой осциллограф для регистрации аналоговых сигналов. При разработке аналогичных модулей генерации управляющих воздействий реализуется простая, гибкая и высокоавтоматизированная КИС (достаточно малой стоимостью).

Телефон для справок 114-95-65 (Москва).

#### ЛИТЕРАТУРА

1. Бирк Дж., Мерц М. Личные системы, ускоряющие тестирование и снижающие его стоимость // Электроника.— 1983.— № 7.— С. 27.
2. Центральный процессор М2: Техническое описание и инструкция по эксплуатации.— М.: ЦНИИ «Электроника».— 1982.— 220 с.

Статья поступила 11 мая 1986 г.

УДК 681.326.3 : 681.3 06

И. Г. Коршун, В. Г. Яременко

## ПРОСТОЙ 64-ВХОДОВЫЙ ЛОГИЧЕСКИЙ АНАЛИЗАТОР НА МИКРОЭВМ «ЭЛЕКТРОНИКА ДЗ-28»

Анализатор логических состояний предназначен для отладки полностью смаскированной микропроцессорной системы (МПС) или других устройств, в которых аппаратно реализован пошаговый режим работы, т. е. уже содержащих в своем составе устройства отладки.

Предлагаемый анализатор логических состояний отличается от существующих тем, что он реализован на базе микроЭВМ «Электроника ДЗ-28» с модулем сопряжения микроЭВМ и отлаживаемой МПС. Все основные режимы работы анализатора реализованы программно (уменьшен объем дополнительного оборудования). Роль быстродействующей памяти трассировки играет память микроЭВМ, поэтому не нужна отладка МПС в реальном масштабе времени.

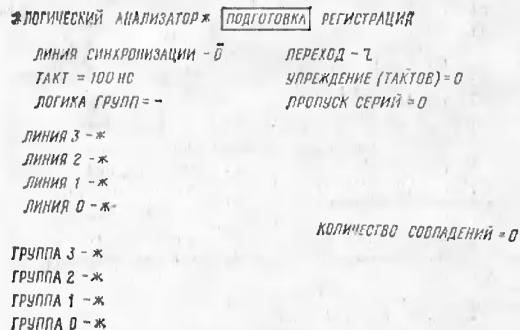


Рис. 2. Задание режима работы модуля ЛА

Логический анализатор обеспечивает совместную отладку аппаратных и программных средств МПС [1]. В смонтированной системе пользователем выделяются магистрали, к которым подсоединяются входы анализатора; выход анализатора к 1-разрядной шине пошагового режима. Потоки информации, проходящие по магистралям контролируемой МПС, записываются в память инструментальной микроЭВМ и потом отображаются на экране пультового терминала в виде таблицы или квазивременных диаграмм.

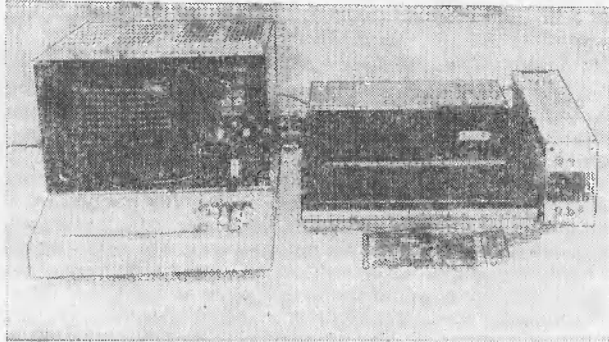


Рис. 1. Аппаратные средства логического анализатора

Для контроля выполнения программы (микропрограммы) часть входов анализатора подключается к магистралям адреса и данных, а оставшиеся входы подсоединяются к монтажно доступным элементам аппаратной части МПС. Это позволяет наблюдать изменение их логических состояний. При таком подключении анализатора к отлаживаемой системе в отображаемых дан-

ных содержится информация об одновременной работе средств МПС, эффективно выявляются ошибки их совместного функционирования.

Штатный комплект периферийного оборудования микроЭВМ «Электроника ДЗ-28» (рис. 1) дополнен модулем сопряжения (рис. 2) с отлаживаемой МПС, подключаемым к внешнему разъему канала ввода-вывода микроЭВМ. Модуль имеет 64 входа и выход синхронизации пошагового выполнения программы в МПС. Модуль сопряжения состоит из дешифратора (D2.1, D5, D6), регистра шин (D9), мультиплексора входа (D10... D17), шинного формирователя (D7, D8), формирователя ответа в ЭВМ (D1.1, D1.2, D1.3, D3.1, D3.2, D1.4, D1.5, D4.1, D4.2).

При работе модуля по шине управления от ЭВМ в сопровождении сигналов Бв, СИМ на дешифратор поступает код операции: 4FN — вывода синхронимпульса; 4EN — записи в регистр шин; 4DN — чтения входов. Дешифратор выделяет операции и вырабатывает сигнал разрешения ответа (D3.3). Формирователь ответа при поступлении сигнала разрешения устанавливает низкий уровень сигнала СИП, сообщая ЭВМ о выполнении модулем заданной операции.

При выполнении операции вывода синхронимпульса сигнал с выхода 9 элемента D6 через инвертор D2.3 поступает в отлаживаемую МПС, инициируя выполнение ее очередной команды (микрокоманды).

После выполнения очередной команды информация о логическом состоянии МПС поступает на 64 входа, которые разделяются с помощью мультиплексора входов на восемь 8-разрядных шин. Управляют мультиплексором через регистр шин. Номер шины, данные с которой подлежат вводу в ЭВМ, записывается в регистр шин, и мультиплексор входов подключает соответствующую шину к шинному формирователю.

При чтении входов шинный формирователь открыва-

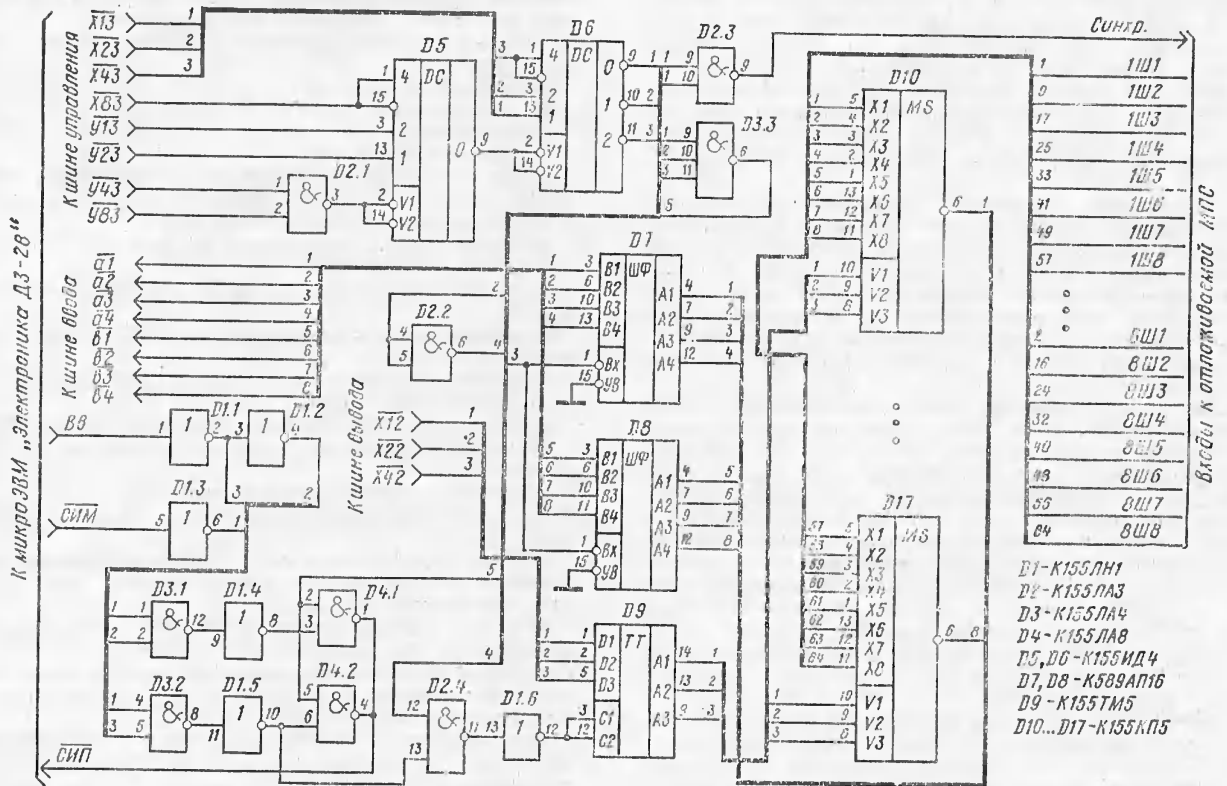


Рис. 2. Принципиальная схема модуля сопряжения микроЭВМ с отлаживаемой МПС

	MARK	01 00	; МЕТКА ПОДПРОГРАММЫ
	MOV	#00 01,S09	; ВЫВОД ОДНОГО БАЙТА
	CLR	R09	
	MOV	R09,BD	; ОБНУЛЕНИЕ БАЗИ ДАННЫХ
	MOV	R15,R02	
	BR	L1	
L2:	CO		; РЕЗЕРВИРОВАНИЕ БАЙТА
L1:	ABS	R02	
	ADD	#03,R02	
	MOV	S08,R02	; НОМЕРА ШИН В L2
	MOV	#14 15,S00	; В R08 КОДА КОМАНД
	MOV	#C8 02,S01	; ПРОВЕРКИ БАЙТА В L2
	OUTS	04 15	; ВЫВОД СИНХРОИМПУЛЬСА
	CLR	R01	
	ADD	#09,R01	; В R01 КОЛИЧЕСТВО ШИН
	MOV	#04 14,S02	
L3:	OUTOVS		; УСТАНОВКА НОМЕРА ШИНЫ
			; В РЕГИСТРЕ ШИН
	BR	L3	
	SOBZ	R01	
	BR	L4	
	RTS		; ВЫХОД ИЗ ПОДПРОГРАММЫ
L4:	CMD	R08	; ШИНУ ЧИТАТЬ ?
	BR	L5	; НЕТ
	INP'S	04 13	; ЧТЕНИЕ ШИНЫ
	ADD	#C1,R10	
L5:	SWA	S01	
	ADD	#01,R09	
	SWA	S01	
	ADD	#01,R07	; УСТАНОВКА НОМЕРА СЛЕДУЮЩЕЙ ШИНЫ
	BR	L5	; ПРОДОЛЖИТЬ

Рис. 3. Подпрограмма взаимодействия микроЭВМ с модулем сопряжения

ется, и информация с выбранной шины поступает в ЭВМ.

МикроЭВМ и модуль сопряжения взаимодействуют на программном уровне (рис. 3).

Перед обращением к подпрограмме регистр S8 должен содержать номера 8-разрядных шин, а регистр R10 — адрес размещения данных с этих шин в ОЗУ микроЭВМ. Так, если S8 содержит 11000001 (двоичное), а R10—01A0H, то данные с шин 1, 2, 8 будут помещены по адресам 01A0H, 01A2H, 01A2H соответственно. При выполнении программы выдаются импульсы Синхр. (см. рис. 2) и вводятся данные с шин в память микроЭВМ. Подпрограмма модифицирует регистры R1, R2, R8, R9, R12.

Программное обеспечение логического анализатора, зависящее от набора функций (режимов) и типа штатного периферийного оборудования микроЭВМ, должно обеспечивать работу в диалоговом режиме. Его реализация — тривиальная задача, поскольку на программном уровне модуль сопряжения и ПО взаимодействуют через описанную подпрограмму, а отображение выбранных ячеек памяти в различных системах счисления легко реализуется.

Так, если в качестве терминала применяется дисплей «РИН-609», то на экран в виде таблицы выводятся состояния системы на шести шагах, т. е. информация о состоянии МПС после выполнения шести команд (микроманд). Отображаемые данные в таблице сгруппированы по источникам — 8-разрядным шинам (входам) и представлены в шестнадцатеричной системе счисления. Для облегчения анализа под таблицей дополнительно выводятся данные выбранной шины на заданном шаге в двоичной и десятичной системах счисления. На экране отображается также содержимое указателя «МАХ ЦАП», позволяя пользователю контролировать точку записи состояния МПС в ОЗУ микроЭВМ и приглашение к диалогу «Режим».

Эксплуатация показала высокую эффективность анализатора при оперативной отладке специализированных МПС, имеющих программное обеспечение до 1К слов. Адрес для справок: 310141, Харьков, пр. Ленина, 14. Харьковский институт радиотехники. Телефон 40-94-23.

## ЛИТЕРАТУРА

1. Алексенко А. Г., Галицын А. А., Иванников А. Д. Просктирование радиозлектронной аппаратуры на микропроцессорах: Программирование, типовые решения, методы отладки.— М.: Радио и связь,— 1984.— 272 с.
2. Просктирование микропроцессорных измерительных приборов и систем / В. Д. Циделко, Н. В. Нагаец, Ю. В. Хохлов и др.— Киев: Техника, 1984.— 215 с.

Статья поступила 6 апреля 1986 г.

## ОТ РЕДАКЦИИ

В первых четырех номерах журнала за 1986 год был опубликован цикл статей о персональной ЭВМ «Ириша». Приводилось достаточно подробное ее описание, чтобы представить работу ЭВМ в деталях, а при возможности самостоятельно повторить. К настоящему времени авторы «Ириши» могли бы рассказать о разработках дополнительных аппаратных средств и имеющихся у них прикладных программах. Редакция предлагает вниманию читателей анкету, по результатам которой надеется определить наиболее актуальные и необходимые темы статей этого цикла. Разумеется, нас волнует и главный для определения судьбы этой серии статей вопрос — а нужна ли вообще столь подробная информация об одной из типовых самостоятельных разработок.

## АНКЕТА

1. Возраст, образование, профессия
  2. Чем вызван интерес к данной разработке
  3. Что дало изучение (повторение) данной конструкции? (практически полезный эффект, повышение профессионального кругозора, познавательный интерес и др.)
  4. Использовали ли Вы разработку полностью, ее отдельные модули, отдельные схемотехнические решения? Достаточно полным считать изложение?
  5. Укажите варианты применений ПЭВМ; какими они Вам видятся?
    - а) учебный процесс;
    - б) автоматизация научных исследований;
    - в) использование в индивидуальных целях;
    - г) другие применения.
  6. Какую информацию по данной разработке Вы хотели бы получить в нашем журнале для расширения и модернизации созданных Вами ПЭВМ:
    - а) новые модули процессоров на базе МП 1821ВМ85, U880 (ГДР), K1810ВМ88;
    - б) модули дополнительного ОЗУ, улучшения графики и т. п.;
    - в) модули связи с периферийными устройствами, такими как НГМД;
    - г) упрощенная дешевая клавиатура для ПЭВМ;
    - д) модули АЦП и ЦАП;
    - е) модули для организации локальной сети ПЭВМ;
    - ж) модули управления электромеханическими устройствами;
    - з) другие интересующие Вас модули.
  7. Какое программное обеспечение и каким образом дать:
    - а) Ваши предложения по способам публикации материалов по программному обеспечению, пригодных для практических целей;
    - б) Каким образом давать описания программного обеспечения для зашивки в ППЗУ ПЭВМ;
    - в) Каким образом обеспечить доступность программного обеспечения, необходимого для работы с бытовым магнитофоном.
- Для читателей, заинтересовавшихся разработкой, сообщаем, что по пятницам с 17 до 19 часов в холле химического факультета МГУ им. М. В. Ломоносова авторами проводятся консультации по вопросам применения ПЭВМ «Ириша»; тел. 139-22-83.

## ОБНАРУЖЕНИЕ И ИСПРАВЛЕНИЕ ОШИБОК В ПЗУ

Основная область применения специализированных интерфейсных БИС обнаружения и исправления ошибок (ОИО) — ОЗУ на основе динамических п-МОП БИС ЗУ (16 К — 256 К бит). Это объясняется эффективностью исправления в блоках ОЗУ ошибок малой кратности, вызванных откатами или сбоями в БИС ЗУ с организацией  $N \times 1$ . Например, БИС ОИО типа К555ВЖ1 позволила решить проблему достоверного хранения информации в блоках ОЗУ ЭВМ типа СМ-1300 при наличии сбоев и отказов в микросхемах памяти [1, 2].

С увеличением информационной емкости микросхем ПЗУ проблема реализации функций ОИО становится актуальной и для этого вида памяти. Восстановление («зарастание») пережигаемых перемычек в БИС ПЗУ после программирования информации требует обеспечить надежность достоверного хранения информации. Как и с ОЗУ, задачу можно решить, используя БИС ОИО типа К555ВЖ1 (для многих применений благодаря этому пригодны более дешевые частично годные БИС ПЗУ).

Реализация функций ОИО в виде специализированной БИС предполагает определенную универсальность, т. е. наличие в ее структуре кодирующего и декодирующего устройств, используемых в режимах записи и считывания информации (для ОЗУ). Поскольку при функционировании вычислительного устройства информация из ПЗУ только считывается, то БИС ОИО должна работать как декодирующее устройство. Информация в ПЗУ должна кодироваться на этапе программирования. Таким образом,

схема применения БИС ОИО в ПЗУ аналогична реализации режима работы БИС ОИО в ОЗУ при разделении каналов записи и считывания (если используются две БИС ОИО для повышения быстродействия [1]).

Микросхема типа К555ВЖ1 (рис. 1) исправляет одиночные и обнаруживает двойные, тройные и другие нечетные ошибки, а также ошибки типа «все нули» и «все единицы» в полупроводниковых ЗУ с 16-разрядным форматом информационных данных. Для обнаружения и исправления ошибок (ОИО) используется модифицированный код Хэмминга [2, 16], представленный системой уравнений

$$K_0 = D_0 + D_1 + D_3 + D_4 + D_8 + D_9 + D_{10} + D_{13}$$

$$K_1 = D_0 + D_2 + D_3 + D_5 + D_6 + D_8 + D_{11} + D_{14}$$

$$\bar{K}_2 = D_1 + D_2 + D_4 + D_5 + D_7 + D_9 + D_{12} + D_{15}$$

$$\bar{K}_3 = D_0 + D_1 + D_2 + D_6 + D_7 + D_{10} + D_{11} + D_{12}$$

$$\bar{K}_4 = D_3 + D_4 + D_5 + D_6 + D_7 + D_{13} + D_{14} + D_{15}$$

$$\bar{K}_5 = D_8 + D_9 + D_{10} + D_{11} + D_{12} + D_{13} + D_{14} + D_{15}$$

где символ «+» обозначает суммирование по модулю два.

В режиме формирования контрольных разрядов (табл. 1) информация, подлежащая записи в ЗУ, через блок, задающий направление обмена информационными разрядами, поступает на входы генератора контрольных разрядов (в нем формируются контрольные разряды в соответствии с приведенной системой уравнений). Далее контрольные разряды через генератор синдрома ошибки и блок, задающий направление обмена, по-

ступают для записи в дополнительное ЗУ.

В режиме обнаружения и исправления ошибок информационные и контрольные разряды поступают на входы блоков, задающих направление обмена. Генератор синдрома ошибки на основе ранее поступивших контрольных разрядов из блока обмена и новых, сформированных на базе считываемой из ЗУ 16-разрядной информации, формирует синдром ошибки (табл. 2).

Дешифратор адреса ошибки в случае одиночной ошибки определяет ее адрес, который исправляется в корректирующем устройстве. Исправленная информация поступает на выходы блока, задающего направление обмена информационными разрядами. На основе синдрома ошибки формируются два флага ошибок: одиночной и многократной (двойной, тройной и т. д.).

БИС ОИО изготавливается в 28-вы-

водном пластмассовом корпусе типа 2121.28-1.

БИС ПЗУ используется в ЭВМ для выполнения двух основных функций [3] — хранения стандартных подпрограмм и программ и хранения микрокоманд (при использовании микропрограммного управления). В первом случае ПЗУ подключается к информационной шине через стандартный интерфейс, а во втором случае — непосредственно к блоку микропрограммного управления и арифметико-логическому блоку (рис. 2, 3).

У БИС ПЗУ типа К555РТ5 выходы можно установить в выключенное состояние, поэтому буферные элементы на выходе ПЗУ не используются. Вход V на рис. 3 — это вход выбора режима БИС К556РТ5. Шинный формирователь ШФ обеспечивает требуемую нагрузочную способность и развязку внутренней информационной шины от канала данных.

Регистр РГ типа «зашелка» повышает быстродействие и позволяет исключить режим постоянной передачи информации через БИС ОИО. Наличие регистра не обязательно. Как правило, обмен данных по каналу асинхронный и сопровождается специальными сигналами.

Формирователь сигнала обмена (ФСО) вырабатывает (см. рис. 2) сигнал синхронизации обмена (СХП) пассивного устройства, т. е. ПЗУ, при считывании. Сигнал СХП указывает активному устройству (процессору)

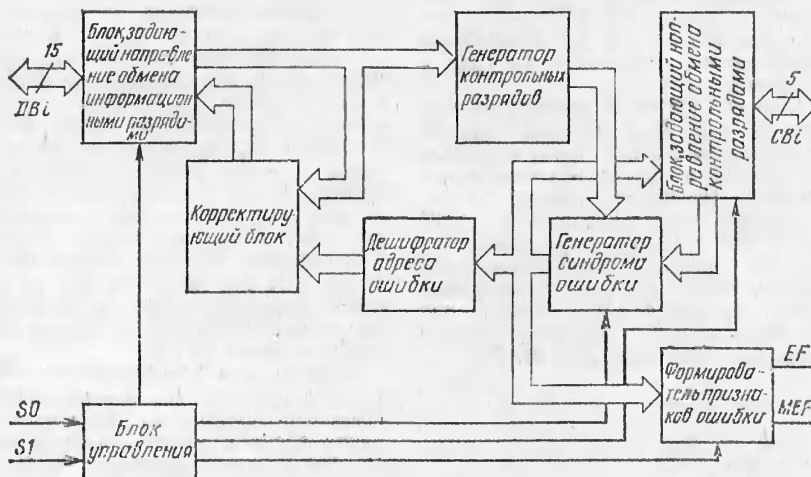


Рис. 1. Структурная схема БИС ОИО типа К555ВЖ1

Режимы функционирования БИС ОИО

Входы управления		Цикл памяти	Режим работы	Характер информации на шине Д (DVI)	Характер информации на шине К/С (СВ1)	Флаги ошибок О и М (ЕF и МЕF)
У0	У1					
0	0	Запись	Формирование контрольных разрядов	Входные информационные разряды в ЗУ	Выходные контрольные разряды с БИС ОИО	Запрещены
1	0	Считывание	Запись информационных и контрольных разрядов из ЗУ в БИС ОИО	Входные информационные разряды из ЗУ	Выходные контрольные разряды из ЗУ	То же
1	1	»	Блокировка информации и разрешение флагов ошибки	Выключенное состояние	Выключенное состояние	Разрешены
0	1	»	Выдача исправленного информационного слова и синдрома ошибки	Выходные информационные разряды с БИС ОИО	Выходные разряды синдрома ошибки с БИС ОИО	То же

Таблица 2

Синдромы ошибок

Синдром ошибки S	Синдромы ошибок									
	000	001	010	011	100	101	110	111	101	111
0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0
0	1	1	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0

Обозначения: S — синдром ошибки; О — многократная обнаруживаемая ошибка; М — многократная необнаруживаемая ошибка; Д1 — номер информационного разряда, содержащего ошибку; К1 — номер контрольного разряда, содержащего ошибку; НО — нет ошибок

пустимо, так как шина все равно занята под обмен, а без сигнала СхП ничего не произойдет. Если же на этот счет действуют какие-либо ограничения, то можно к сигналу СхП «привязывать» сигнал управления шинного формирователя.

В случае одиночной ошибки ФСО выдает сигнал (активный фронт) через время, равное разнице времен выданных скорректированного слова и сигнала наличия ошибки БИС ОИО. В это же время исправленная информация появится на шине данных. Пример реализации формирователя сигналов синхронизации обмена показан на рис. 4. Таким образом, внешний регистр РГ и соответствующий ФСО уменьшают задержку при считывании информации из ПЗУ на время  $\Delta t = t_{кор} - t_{обн} + t_{шф}$  по сравнению с вариантом с жестким циклом, учитывающим задержку на коррекцию. В выражении  $t_{кор}$  — время коррекции ошибки,  $t_{обн}$  — время формирования флага наличия ошибки ЕF,  $t_{шф}$  — время задержки распространения сигнала шинного формирователя.

Сигнал многократной ошибки МЕF используется для организации прерывания. Времена  $t_1 \dots t_5$  (рис. 5) определяются параметрами БИС ОИО К555ВЖ1:  $t_1 \geq 30$  нс (время установления информации относительно фронта по S1);  $t_2 \geq 0$  нс (время сдвига между управляющими сигналами S0 и S1);  $t_3 \geq 15$  нс (время удержания информации относительно фронта по S1);  $t_4 \geq 45$  нс (время разрешения информационных и контрольных разрядов);  $t_5 \geq 30$  нс (время разрешения флага ЕF).

Времена  $t_4$  и  $t_5$  — параметры БИС ОИО, а времена  $t_1 \dots t_3$  — параметры временной диаграммы функционирования блока и могут варьироваться. Наиболее важно правильно выбрать время  $t_1$ . Для правильной записи во входные регистры БИС ОИО должно быть  $t_1 \geq 10$  нс. Однако при таких

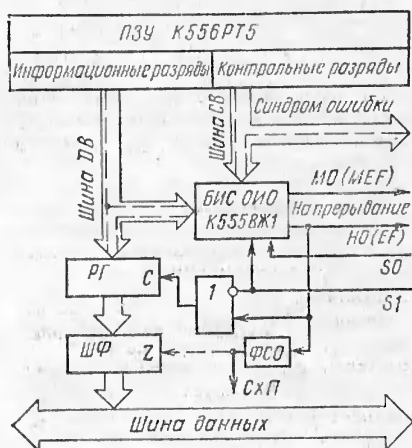


Рис. 2. Схема подключения ПЗУ (с использованием БИС ОИО) к шине данных:

ШФ — шинный формирователь; РГ — регистр; S0 и S1 — входы управления БИС ОИО; НО — выход признака наличия ошибки; МО — выход признака многократной ошибки; ФСО — формирователь сигнала обмена; С — вход синхронизации; Z — вход управления выключенным состоянием; СхП — синхронизация обмена

на то, что на шину данных передана правильная информация — ее можно принимать. При коррекции ошибок определяющий сигнал для формирования сигнала СХП ПЗУ — это сигнал наличия ошибки ЕF (определяет длительность считывания из ПЗУ с коррекцией).

Случай отсутствия ошибок обозначен на рис. 3 пунктирной линией. В начале цикла БИС ОИО и регистр РГ готовы к приему полного слова из ПЗУ. По фронту сигнала S1 информация «защелкивается» в БИС ОИО, РГ и разрешается появление флагов ошибки. При отсутствии ошибки ФСО формирует активный фронт сигнала СхП. Информация на шину данных выдается раньше сигнала СхП (см. рис. 3). Это до-

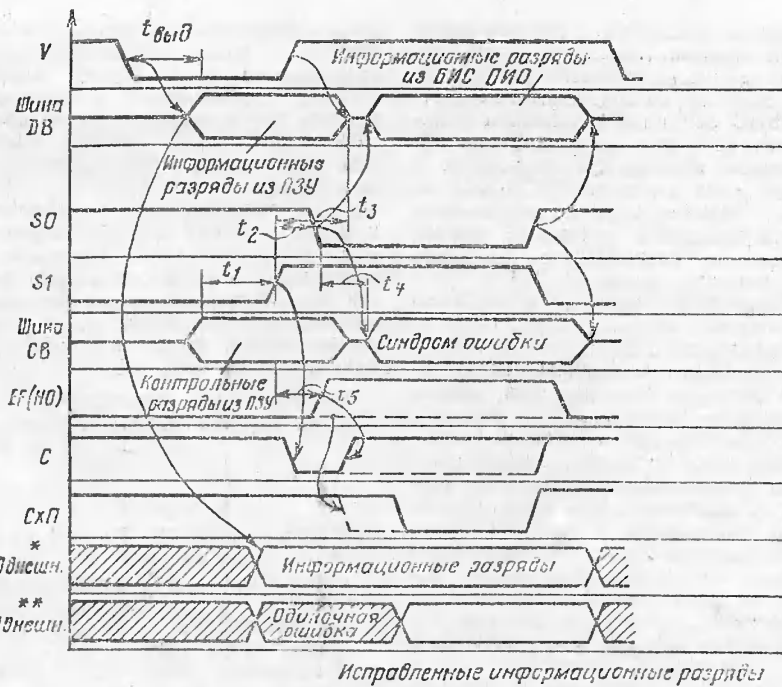


Рис. 3. Временная диаграмма

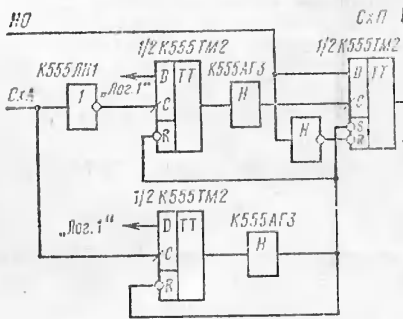


Рис. 4. Формирователь сигналов синхронизации обмена

временах наблюдаются ложные выбросы по сигналу наличия ошибки Ef, так как за время  $t_1 \min + t_5 \min = 10 \text{ нс} + 20 \text{ нс} = 30 \text{ нс}$  правильный флаг ошибки не успевает сформироваться. Для данных применений (см. рис. 2, 4) это обстоятельство кри-

тично и поэтому  $t_1 \geq 30 \dots 35 \text{ нс}$ . Аналогично, чтобы исключить появление ложной информации по выходам ДВ и СВ K555ВЖ1, необходимо, чтобы  $t_1 + t_2 \geq 40 \text{ нс}$ .

Учитывая многоразрядность БИС ПЗУ, перспективно использовать блоки контроля и коррекции ошибок, встроенные непосредственно в БИС ЗУ.

Рассмотрим использование ПЗУ в качестве ЗУ микрокоманд, определяющих код операции процессорных элементов (см. рис. 5). Информация из ПЗУ поступает в процессор без сопровождающих сигналов. Цикл считывания при этом жестко задан, не изменяется и учитывает время коррекции информации. Система постоянно работает в режиме пропу-

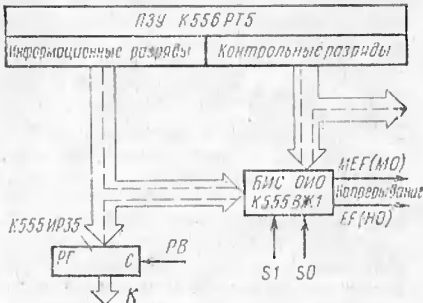


Рис. 5. Использование ПЗУ в качестве ЗУ микрокоманды

скания и коррекции информации через БИС ОИО. Используется только флаг многократной ошибки, который вызывает переход системы в режим прерывания. Все временные соотношения, не указанные на рис. 6, соответствуют рис. 3. Поскольку информация из ПЗУ должна поступать синхронно на входы кодов операции процессора (для исключения третьих состояний), вместо шинного формирователя используется регистр, работающий по фронту сигнала разрешения выдачи РВ (см. рис. 5). При этом на выходах регистра всегда хранится определенная микрокоманда предыдущего или настоящего цикла. На рис. 6  $t_1$  и  $t_2$  — это времена предустановки и задержки распространения сигнала через регистр РГ.

Рассмотрим процессы считывания микрокоманды из ПЗУ. По приходу адреса текущей микрокоманды из блока микропрограммного управления код микрокоманды и контрольные разряды появляются соответственно на выходной шине ПЗУ и шине СВ (см. рис. 6).

На шине микрокоманд (К) при этом сохраняется код предыдущей микрокоманды, записанный в выходной буферный регистр (РГ на рис. 5). Через промежуток времени, определяемый временем задержки распространения информации в ПЗУ и временем предустановки входного регистра БИС ОИО, сигнал I переходит в состояние «Лог. 1». При этом информация фиксируется во входном регистре БИС ОИО.

Далее информация асинхронно проходит через корректирующий блок. Через время, равное времени задержки распространения информации в корректирующем блоке БИС ОИО, на его выходах устанавливается верная информация (скорректированная при наличии одиночной ошибки либо идентичная входной при отсутствии ошибок). К этому времени снимается сигнал разрешения считывания из

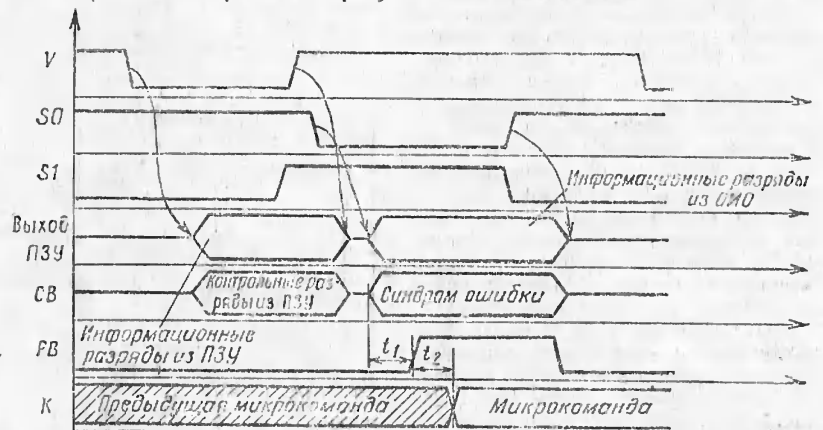


Рис. 6. Временная диаграмма считывания из ПЗУ микрокоманд (для схемы на рис. 5)

ПЗУ ( $V=1$ ), что освобождает выходную шину ПЗУ для поступления информации из БИС ОИО.

После этого по переходному сигналу S0 в состояние «Лог. 0» (его время появления жестко задано и определяется временем коррекции) информация с выходов корректирующего блока через буферные вентили БИС ОИО поступает на выходную шину ПЗУ.

Через время  $t_1$ , необходимое для предустановки в выходном буферном регистре (РГ), сигнал РВ переходит в состояние «Лог. 1». При этом (по фронту) текущая микрокоманда записывается в выходной буферный регистр и появляется на выходах АЛУ (через время задержки распространения сигнала в РГ). За время выполнения микрокоманды сигналы V, S0, S1 и РВ возвращаются в исходное состояние, готовя устройство к новому циклу работы.

Таким образом, в отличие от рассмотренного выше варианта использования цикла работы БИС ОИО жестко фиксирован, не зависит от наличия или отсутствия одиночной ошибки и синхронизирован с работой блока микропрограммного управления. Это определяется необходимостью подачи микрокоманд в строго заданные моменты времени для исключения ложных срабатываний АЛБ.

Время появления текущей микрокоманды при использовании минимальных временных соотношений между управляющими сигналами (S0, S1, РВ, адрес микрокоманды) определяется суммой времен задержки распространения сигнала в ПЗУ от адресных входов; предустановки информации во входном регистре БИС ОИО; коррекции; задержки распространения сигнала через буферные вентили БИС ОИО; предустановки информации в выходном буферном регистре; задержки распространения сигнала во входном буферном регистре. Цикл считывания оказывается несколько больше, чем для схемы на рис. 2 при отсутствии ошибок.

Однако в данном случае можно частично компенсировать увеличение времени цикла за счет более раннего формирования адреса текущей микрокоманды в БМУ, поскольку предыдущая микрокоманда хранится в выходном буферном регистре (РГ). Степень компенсации определяется разностью между временем формирования признаков на выходе АЛУ при выполнении микрокоманд ветвления и временем удержания кода микрокоманды для гарантированного выполнения ее всеми узлами АЛУ.

Бистродействие ПЗУ (как и ОЗУ в системах с конверсионной передачей данных) ограничивает двунаправленную информационную шину. Она необходима прежде всего для экономии количества внешних выводов БИС и соответственно габаритных размеров. Недостатки систем памяти с исполь-

зованием БИС ОИО с двунаправленными шинами: необходимо вводить шинные формирователи на выходы ЗУ, если они не предусмотрены внутри БИС ЗУ; цикл считывания удлиняется за счет необходимости выключения выходов ЗУ, включения и выключения выходов БИС ОИО за один цикл и за счет дискретности меток времени в системе (и, значит, не самого оптимального смещения управляющих сигналов).

Коррекцию ошибок в ПЗУ по сравнению с коррекцией в ОЗУ можно упростить и не применять целый ряд режимов: коррекцию контрольных разрядов (так как есть режим «Чтение — модификация — запись»); «Инициализация» и «Запись байта». Кроме того, не нужны ускоряющие цепи формирования контрольных разрядов, например связь с формирователем контрольных разрядов через мультиплексор на шинный формирователь, и невозможно использовать метод двойного инвертирования для коррекции двойных ошибок. Все эти упрощения связаны с отсутствием в ПЗУ операции «Запись».

С учетом упрощений и анализа временных диаграмм отметим особенности структуры микросхем ОИО для ПЗУ: структура БИС с раздельными входами и выходами информационных разрядов — сквозная; есть режим «Запрет коррекции» и диагностические режимы с использованием диагностического регистра и выдачей диагностической информации через информационные выходы; можно наращивать разрядность слов данных.

Учитывая большую разрядность БИС ПЗУ, очень перспективно использовать встроенные блоки контроля и коррекции ошибок внутри БИС.

Архитектура БИС ПЗУ и РПЗУ со встроенными блоками контроля и коррекции ошибок заметно отличается

от приведенной на рис. 5, так как необходимо подать программирующие напряжения на матрицу ПЗУ (РПЗУ); формировать контрольные разряды при программировании средствами БИС ПЗУ (РПЗУ); обеспечить минимальное время считывания информации.

Кроме традиционных дешифратора и матрицы ПЗУ (РПЗУ), в состав БИС ПЗУ (РПЗУ) с контролем и коррекцией ошибок оптимально ввести блок коррекции выходного кода, шинный формирователь, кодер программирования, блок усилителей программирования (рис. 7).

Телефон для справок: 941-11-92, Москва, Борисов Виктор Степанович. От 14<sup>00</sup> до 20<sup>00</sup>.

## ЛИТЕРАТУРА

1. Борисов В. С., Горемыкин В. В., Никулин В. С. Микросхема обнаружения и исправления ошибок в полупроводниковых ЗУ // Электронная промышленность. — 1983. — № 4. — С. 21.
2. Белокоп М. С., Борисов В. С., Головков В. М. и др. Применение БИС ОИО в ЗУ микро- и мини-ЭВМ // Электронная промышленность. — 1984. — № 1. — С. 48.
3. Аналоговые и цифровые интегральные микросхемы: Справочное пособие / Под ред. С. В. Якубовского. — М.: Радио и связь, 1984. — 432 с.

Статья поступила 7 мая 1986 г.

## РЖ ВИНТИ, 1986

1Б501. Серийный выпуск БИС ОЗУ емкостью 1М бит. Erstmals 1-Mbit-chip in serie. Zügel Markus. „Techn. Rdsch.“, 1985, 78, № 32, 42-48 (нем.)  
Фирма IBM (США) приступила к массовому выпуску БИС ОЗУ емкостью 1М бит на своих заводах в ФРГ и США. БИС размещена на кристалле кремния площадью 80,85 мм<sup>2</sup>. Ячейки памяти, организованные в 4 блока по 256К бит в каждом, представляют собой динамическое ОЗУ с произвольной выборкой и временем доступа 150 нс. Потребление БИС составляет в активном состоянии 0,5 Вт, в неактивном — 50 мВт. Приведено описание некоторых технологических процессов, используемых при изготовлении этой и подобных БИС. Рассматривается методика контроля чистоты материалов и рабочих поверхностей в процессе изготовления БИС. Описана система текущего и выходного контроля готовых БИС, Ил. 8, Табл. 3.

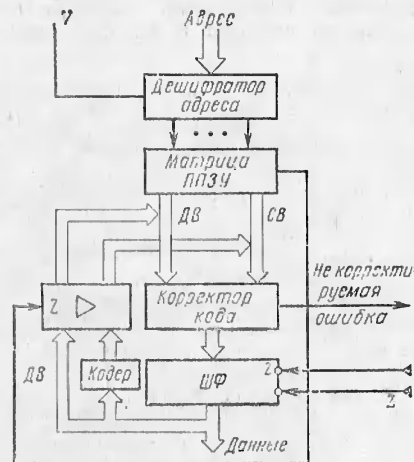


Рис. 7. Оптимальная архитектура БИС ПЗУ (РПЗУ)



УДК 681.3.06

И. В. Грибов, А. В. Шумаков

## ОПЫТ ЭКСПЛУАТАЦИИ ДИАЛогоВЫХ ВЫЧИСЛИТЕЛЬНЫХ КОМПЛЕКСОВ

В настоящее время быстро растет парк вычислительных комплексов типа «Электроника ДВК», работающих на базе микроЭВМ «Электроника МС 1201». Во многих случаях использование этих комплексов сдерживается недостаточно большим набором периферийных устройств. В то же время через имеющийся в составе комплекса байтовый параллельный интерфейс (ИРПП) можно сравнительно легко подключить ряд «нештатных» периферийных устройств. Структура комплекса позволяет осуществить изменения в схеме и конструкции, заметно повышающие эффективность и надежность его работы. В данной статье описан опыт длительной эксплуатации и несложных доработок диалоговых вычислительных комплексов «Электроника ДВК-1».

Применение «нештатных» периферийных устройств. В случае отсутствия вводителя на гибких дисках ввод программ может осуществляться через перфокарточное устройство ввода. Авторы использовали с этой целью фотосчитыватель FS-1501. Был разработан дополнительный интерфейсный модуль, согласующий уровни сигналов и протоколы обмена информацией между FS-1501 и байтовым параллельным портом ЭВМ. Временные соотношения между длительностью информационных сигналов с фотосчитывателя и временем считывания данных из ИРПП в ЭВМ позволили отказаться от каких-либо специальных времязадающих цепей, формирующих импульсы «старт» и «стоп» для FS-1501.

Это дало возможность существенно упростить схему интерфейсного модуля (рис. 1), который, за исключением буферных формирователей на входе и выходе и стандартных транзисторных ячеек согласования уровней (СУ) сигналов, содержит только две микросхемы К155ЛА3. Разработанный блок устойчиво работает как при вводе непрерывного потока данных, так и в побайтовом стартстопном режиме. В случае, когда ЭВМ постоянно готова к приему информации, длительность сигнала Стоп определяется только временем считывания данных из регистров ИРПП, сигнал Старт формируется с небольшой временной задержкой относительно им-

пульса «стоп», перфокарта практически не успевает остановиться и в результате имеем эффект исчезновения «треска» фотосчитывателя\*. Кнопка КН-1 необходима для первоначального инициирования движения перфокарты, если она установлена так, что в первый момент синхросигнал из считывателя не поступает.

Практика создания небольших по аппаратным затратам дополнительных интерфейсных модулей может быть с успехом применена и в других случаях. Приведенное описание подклю-

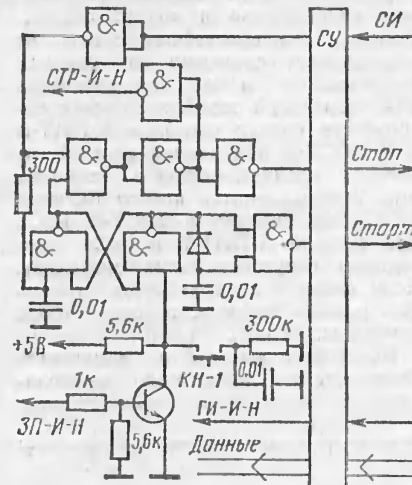


Рис. 1. Модуль связи между FS-1501 и байтовым параллельным портом ЭВМ:

СУ — схемы согласования уровней сигналов. Не указаны выходные буферные формирователи сигналов СТР-И-Н, ГИ-И-Н и данные

чения к ДВК фотосчитывателя FS-1501 надо рассматривать только как один из возможных примеров. Так, для вывода информации из ДВК через байтовый параллельный порт использованы также цифровые устройства системы ВЕКТОР УВИ-2-95 и графопостроитель Н-306К.

Возможные доработки ДВК. При использовании комплексов «Электроника ДВК» в составе измерительно-вычислительных систем наиболее острым вопросом является возможность подключения различных устройств связи с объектом измерения и управ-

ления. Целесообразно применить с этой целью аппаратуру в стандарте КАМАК. Однако имеющиеся контроллеры крейта КАМАК (например, контроллеры К-16) выходят непосредственно на магистраль ЭВМ, которая в комплексах «Электроника ДВК», как правило, не выведена наружу. Как показал опыт, вывод магистрали ЭВМ на внешний разъем и подсоединение контроллера КАМАК не нарушают нормального функционирования комплексов «Электроника ДВК». Никаких дополнительных согласований магистрали ЭВМ, кроме тех, которые предусмотрены в составе контроллера КАМАК, не требуется.

Если ДВК входит как составная часть в большую систему из многих ЭВМ или предназначен для длительных автономных расчетов без постоянного диалога с оператором, полезно предусмотреть возможность временного отключения питания дисплея, потребляющего основную мощность. Чтобы ввести такой режим в комплект, где он не предусмотрен, необходимо создать дополнительный источник питания +5 В для схем управления и коммутации ДВК. (В комплексах ДВК-1 эти схемы питаются от общих стабилизаторов с дисплеем.) После этого первоначально управляемые стабилизаторы +5, +12 и +28 В дисплея переводят в управляемый режим по аналогии с такими же стабилизаторами питания ЭВМ. Может также потребоваться небольшая регулировка цепей срабатывания защиты по току стабилизаторов.

В некоторых модификациях комплексов «Электроника ДВК» отдельными клавишами включаются питание ЭВМ и схемы выработки управляющих сигналов К-ПИТ-В и К-ПОСТ-В. Это позволяет проводить перезапуск ЭВМ без отключения питания. Современные микросхемы динамического ОЗУ могут сохранять записанную информацию при прекращении регенерации памяти на время от долей секунды до нескольких секунд и иногда даже больше. Перезапуск, имитирующий отключение питания, позволяет снять практически любые «сбои» ЭВМ, не устраиваемые другими способами, и при этом сохранить содержимое ОЗУ. Однако удобнее и надежнее иметь специальную клавишу «сброс», вызывающую снятие и автоматическое восстановление

\* Буленков А. М., Буробин Н. В., Титчев Н. И. Организация совместного ввода с перфокарт в микроЭВМ «Электроника 60-М» // Микропроцессорные средства и системы — 1985. — № 3. — С. 70—71.

с необходимыми временными задержками управляющих сигналов К-ПИТ-В и К-ПОСТ-В. Это, в частности, дает возможность произвести дистанционный перезапуск от других ЭВМ. В большинстве случаев введение режима «Сброс» не вызывает больших затруднений. Например, при использовании для формирования управляющих сигналов сдвигового регистра достаточно предусмотреть обратное переключение сдвигового регистра после того, как по сигналу «сброс» были сняты сигналы К-ПИТ-В и К-ПОСТ-В, но до того, как прошли команды на выключение источников +5, +12 В ЭВМ. Так как заводы-изготовители проводят постоянную модернизацию схем управления ЭВМ, конкретную принципиальную схему внесенных изменений мы здесь не приводим.

Существует и другой путь введения режима имитации отключения питания. Он связан с небольшими дополнительными аппаратными затратами, но зато не требует никаких изменений в схемах управления ЭВМ. Для этого достаточно к сигнальным линиям (К-ПИТ и К-ПОСТ) ЭВМ подключить по схеме проводного ИЛИ дополнительное устройство формирования этих сигналов (рис. 2). Здесь при поступлении на вход импульса Сброс (от обычной кнопки или от любого внешнего управляющего устройства) сразу снимаются выходные сигналы К-ПИТ и К-ПОСТ, которые затем восстанавливаются в требуемой последовательности.

Схема на рис. 2 может быть использована и как простейшее самостоятельное устройство управления при питании ЭВМ типа «Электроника 60» от произвольного источника. Для этого надо вместо сигнала начальной установки, формируемого

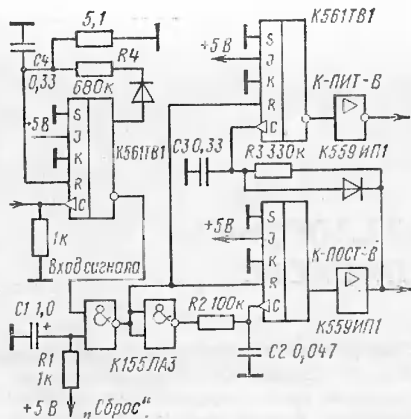


Рис. 2. Схема имитации отключения питания ЭВМ

С1R1, подключить сигнал, информирующий о наличии питающих напряжений +5 и +12 В ЭВМ. Дополнительно надо также поставить триггер и выходной формирователь для сигнала К-ОСТ-Н (переключатель режимов «программа» и «пульт ЭВМ»). Конечно, эта простейшая схема не обеспечивает слежения за сетевым напряжением и не предназначена для правильной отработки последовательности снятия сигналов К-ПИТ-В и К-ПОСТ-В при аварии сети. В качестве времязадающих в схеме на рис. 2 используются просто RC-цепи (R2C2 для сигнала К-ПОСТ-В, R3C3 для сигнала К-ПИТ-В и R4C4 для времени отсутствия этих сигналов). Если схема предназначена только для режима «сброс», то цепь R2C2 можно исключить.

Некоторые выводы и замечания. Эксплуатация диалоговых вычислительных комплексов «Электроника

ДВК-1» показывает в целом высокую их надежность. Они с успехом могут быть применены в качестве основы для создания автономных систем автоматизации научных исследований, а также входить в состав сложных многомашинных комплексов. В наших условиях наработка на сбой автономного измерительно-вычислительного комплекса на базе ДВК и аппаратуры КАМАК составляет более 500 ч.

В то же время имеет смысл сделать ряд замечаний:

1. Блок питания комплекса работает в напряженном тепловом режиме, но в нем не предусмотрено должной защиты от короткого замыкания в выпрямительных диодных мостах и в трансформаторе питания.

2. Система коммутации в комплексе «Электроника МС 1201», переключающая режимы ДВК, дисплей, ЭВМ, не позволяет осуществить полную гальваническую развязку при работе ЭВМ на внешний разъем «линия». При желании полностью использовать имеющуюся на плате ЭВМ гальваническую развязку надо ввести дополнительный (можно внешний) источник питания и изменить схему коммутации общего провода.

3. Жгуты внутренних межсоединений в ДВК дают сильную паразитную связь между проводниками. В частности, сильные импульсные помехи, поступившие на любой (даже гальванически изолированный) внешний вход, проникают на управляющие входы стабилизаторов питания ЭВМ. Как следствие, это приводит к полному исчезновению содержимого оперативной памяти.

Телефон для справок: 139-13-24, г. Москва.

Статья поступила 16 декабря 1985 г.

## РЖ ВИНТИ, 1986

1Б178. Однокристалльные ЭВМ с параллельной обработкой и с быстродействием 48 млн. операций в 1 с. DSP chip uses parallel processing to compute 48M operations/sec. - „EDN“, 1986, 31, № 15, 175 (англ.)

Сообщается о разработке однокристалльных ЭВМ для обработки сигналов моделей РСВ5011 и РСВ5010, выполняющих до шести внутренних операций параллельно и достигающих эффективной скорости 48 млн. операций в 1 с. ЭВМ типа РСВ5010 имеет ПЗУ, ЭВМ типа РСВ5011 работает с внешней памятью. Модели располагают 2-операндным 16-битовым АЛУ с 15 регистровыми файлами, реализующим 31 инструкцию, включая вычисления с повышенной точностью, сред-

ства изменения формата слова с 6 на 32 бита, интегральный умножитель 16×16. ОЗУ данных 128×16 бит на кристалле может наращиваться до 64К×16 подключением внешнего ОЗУ. Модели имеют параллельный 16-битовый порт ввода — вывода и 2 последовательных порта со скоростью обмена 4 млн. бит/с. ЭВМ типа РСВ5010 включает в себя ПЗУ данных 512×16 бит и ПЗУ программ 987×40 бит. Ил. 1.

## РЖ ВИНТИ, 1986

1Б193. [Обзор персональных компьютеров]. Portables portatifs convertibles. *Virga I.* „Soft et micro“, 1986, № 21, 64-76 (фр.)

Приводятся краткие описания и техн. х-ки наиболее распространенных персональных компьютеров: M22 — Olivetti, Compag II, Zenith 171, Toshiba 2100, Hewlett — Packard HP110 и др., которые в зависимости от массы и габаритов классифицируются на транспортабельные, портативные и компактные. Рассматриваются варианты выполнения экранов и дисплеев (с электронно-лучевыми трубками и на жидких кристаллах, плазменные), клавиатур, устр-в внешней памяти (жесткие диски емк. до 20 Мбайт, дискеты емк. до 720 Кбайт). Ил. 19. Табл. 1.

УДК 681.325

Н. Н. Щелкунов, А. П. Дианов

## ОДНОПЛАТНЫЙ 16-РАЗРЯДНЫЙ МИКРОКОНТРОЛЛЕР ОБЩЕГО НАЗНАЧЕНИЯ

(Продолжение. Начало см. № 5, 6, 1986 г., с. 65)

Семейства микроконтроллеров обеспечивают быструю компоновку и модификацию системы с теми или иными функциями и скоростными свойствами, а также те требования, которые предъявляет к ним конкретная задача применения. Пример проектирования базового модуля такого семейства был дан в работе [1], где представлен универсальный 8-разрядный одноплатный МК мМС 1204, построенный на базе БИС серии КР580. В ряде прикладных случаев присущее МК класса мМС 1204 быстродействие в 500 тыс. оп/с оказывается недостаточным. Для приложений такого рода предлагается высокоэффективный одноплатный 16-разрядный микроконтроллер мМС 1212 с быстродействием до 2 млн. оп/с на основе однокристалльного микропроцессора КМ1810ВМ86 [2—4].

Для МК мМС 1212, как и для его 8-разрядного предшественника, разработан функционально полный набор общесистемных аппаратных средств, организованных по магистрально-модульному принципу с ориентацией на стандартную шину типа И41. Открытость архитектуры МК позволяет дополнять его модулями системного расширения из состава семейства и специальными модулями, спроектированными для конкретного прикладного случая. Пример такого расширения для МК мМС 1204 приведен в работе [1].

При проектировании модуля мМС 1212 были учтены и развиты все свойства, присущие 8-разрядному МК мМС 1204. Архитектурная, функциональная, электрическая и конструктивная совместимость данных модулей снизу вверх позволяет считать их элементами одного семейства. Вместе с этим получили развитие новые свойства, не характерные для систем на базе МП КР580ВМ80, но важные для многих приложений микропроцессора КМ1810ВМ86.

В комплексе мер по широкому распространению и быстрому внедрению программируемых микроконтроллеров особое место отводится средствам разработки, отладки и сопровождения прикладного программного обеспечения [5]. Развитие данных мер для поддержки одноплатных МК типа мМС 1212 будет подробно освещено в отдельной статье.

**Структурная схема.** Микроконтроллер мМС 1212 представляет собой одноплатную функционально законченную микросистему общего назначения (рис. 1, а). В состав МК входят: 16-разрядный центральный процессор (ЦП), ПЗУ объемом 2К...32К слов, небольшое ОЗУ размером в 1К слов и два последовательных адаптера с интерфейсом типа ИРПС, представляющих резидентные средства ввода-вывода. Для поддержки работы в реальном масштабе времени в состав микроконтроллера включены ядро расширяемой многоуровневой систе-

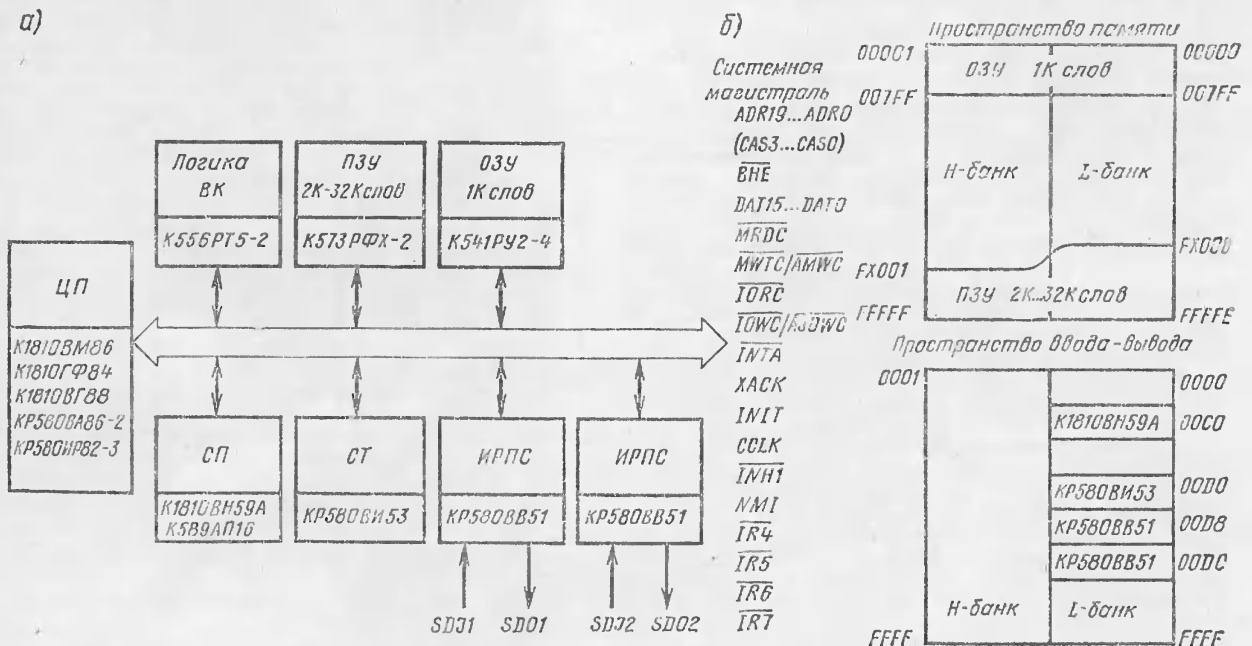


Рис. 1. Архитектура МК мМС 1212:  
а) структурная схема; б) состав магистрали и распределение памяти

мы прерываний (СП) и таймер общесистемного времени. Все внутримодульные средства связаны между собой с помощью стандартной 16-разрядной шины типа И41. Состав системной магистрали ММС 1212 и области размещения его внутримодульных ресурсов в пространствах памяти и портов ввода-вывода МП КМ1810ВМ86 показаны на рис. 1, б.

**Центральный процессор.** Структура ЦП микроконтроллера — типовая 8-кристальная [6], в состав которой кроме МП входят (рис. 2): генератор тактовых импульсов (ГТИ) К1810ГФ84, системный контроллер К1810ВК88, реализованный на трех ИС КР5801Р82, 21-разрядный адресный регистр и двунаправленный 16-разрядный драйвер шины данных на двух ИС КР580ВА86.

Микропроцессор КМ1810ВМ86 может работать в максимальном и минимальном режимах в зависимости от потенциала на входе MN/MX. Если минимальный режим работы МП (MN/MX=1) наилучшим образом подходит для небольших однопроцессорных систем, то максимальный режим (MN/MX=0) позволяет создать сложные многопроцессорные конфигурации, расширяющие набор команд центрального МП. В представленной на рис. 2 принципиальной схеме ЦП используется максимальный режим работы МП с целью унификации внутримодульной шины и гарантии постепенного перехода на сопряженные расширения. В качестве элементов расширения рассматриваются сопроцессор числовой обработки К1810ВМ87 и сопроцессор 80130 операционной системы RMX86. Линии RQ/GT и TEST резервируются для такого типа расширений ЦП.

Микропроцессор КМ1810ВМ86 требует синхросигналов CLK с крутыми фронтами ( $\leq 10$  нс) и скважно-

стью, равной 33%, частота следования которых лежит в пределах 2...5 МГц. Наличие минимального значения частоты следования импульсов CLK объясняется тем, что в МП КМ1810ВМ86 использованы запоминающие элементы динамического типа. Этим требованием удовлетворяет тактовый сигнал, сформированный ГТИ на основе К1810ГФ84. Устройство работает от кварцевого резонатора (режим  $F/\bar{C}=0$ ), имеющего в 3 раза большую частоту колебаний, чем желаемая для CLK. Для получения более точного и стабильного сигнала рекомендуется использовать основную частоту кварца.

Между кварцем и выводом X2 следует включить конденсатор небольшой емкости (около 15 пФ), которая должна быть такой, чтобы не вызвать падения коэффициента усиления в петле обратной связи генератора ниже 1. Для этого необходимо, чтобы сумма последовательного сопротивления кварца и импеданса конденсатора на рабочей частоте не превышала 1 кОм. Объяснение причин включения дополнительной емкости дано в работе [1].

Генерируемый ГТИ тактовый сигнал периферии PCLK (сигнал системных тактовых импульсов CLK, выходящий на магистраль И41) имеет скважность 50% и частоту колебаний, равную 1/2 от частоты CLK. Вариант прямого использования PCLK в качестве системных тактов обеспечивает ток нагрузки при «Лог. 0»  $I_{OL} \leq 5$  мА и допустимую емкость нагрузки  $C_L \leq 100$  пФ.

Для общего сброса МП КМ1810ВМ86 требует подачи на вход RESET импульса длительностью более четырех периодов тактовой частоты CLK, за исключением случая включения питания, когда ширина импульса должна составлять как минимум 50 мкс. Генератор К1810ГФ84 имеет ветроустойчивую логику, упрощающую формирование данного сигнала. Для этого достаточно

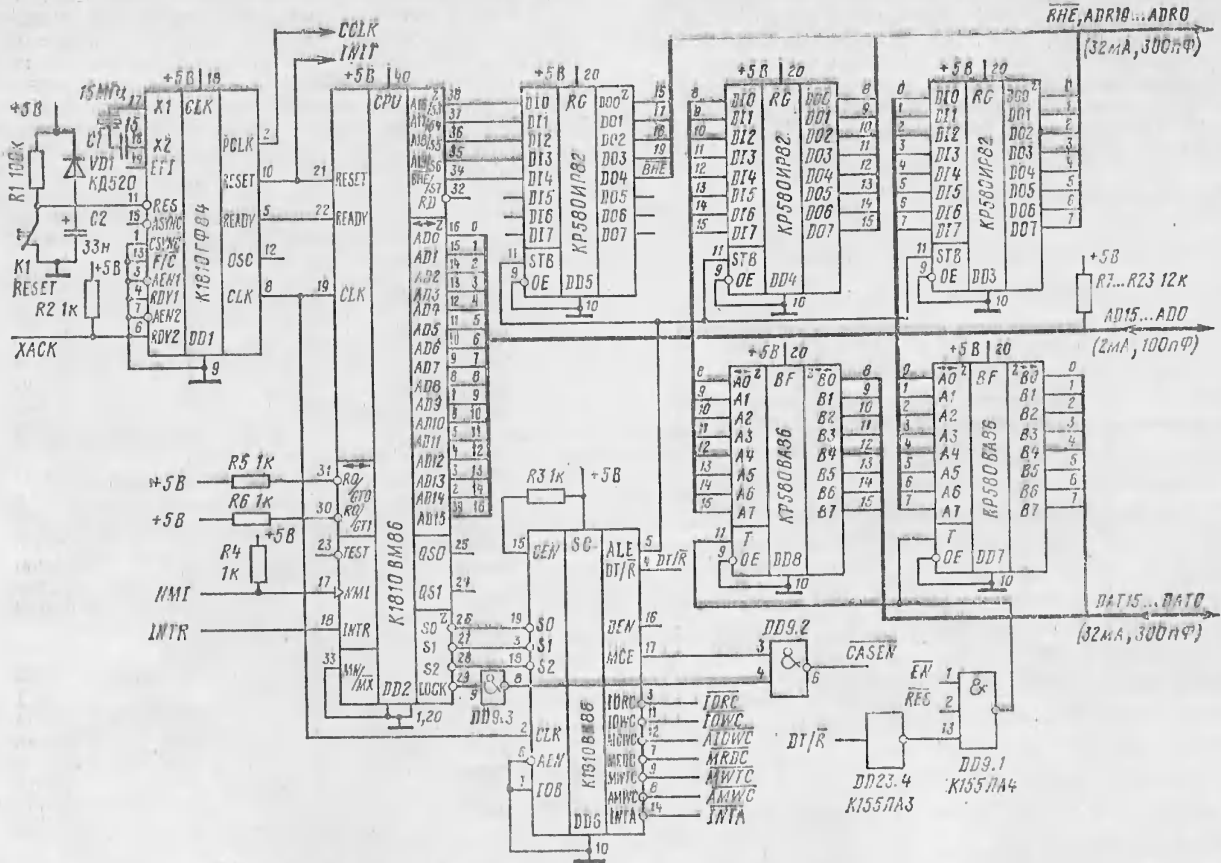


Рис. 2. Принципиальная схема центрального процессора МК

Таблица 1  
Набор сигналов системного контроллера K1810BK88

Состояние			Тип цикла
$\overline{S2}$	$\overline{S1}$	$\overline{S0}$	
0	0	0	Подтверждение прерывания
0	0	1	Чтение UVB
0	1	0	Запись в UVB
0	1	1	Останов
1	0	0	Выборка команд
1	0	1	Чтение памяти
1	1	0	Запись в память
1	1	1	Пассивный

на входе  $\overline{RES}$  ГТИ организовать простую RC-цепочку (рис. 2), которая при подаче питания или нажатии клавиши общесистемного сброса  $\overline{RESET}$  автоматически обеспечивает формирование сброса необходимой длительности и фазировки. Этот же импульс используется в качестве общего сброса  $\overline{INIT}$  всей системы с максимальным током нагрузки 5 мА. Для увеличения нагрузочных способностей линии сброса  $\overline{INIT}$  используются дополнительные магистральные усилители.

Еще одной функцией, которую может поддерживать ГТИ, является прием и синхронизация двух сигналов готовности периферии к обмену. Обычно один сигнал готовности поступает от локальной шины микропроцессора, другой — от системной магистрали. Условием готовности служит выполнение равенства

$$RDY1 \cdot \overline{AEN1} + RDY2 \cdot \overline{AEN2} = 1,$$

где  $\overline{RDY1}$ ,  $\overline{RDY2}$  — сигналы готовности от периферии, а  $\overline{AEN1}$  и  $\overline{AEN2}$  — управляющие сигналы, определяющие, с какой шиной в данном машинном цикле работает МП. Линии готовности обычно формируются по схеме с открытым коллектором и могут иметь высокий ( $\overline{READY}$ ) и низкий ( $\overline{READY}$ ) уровни активности. При отсутствии и недостатке использования того или иного варианта обусловлены в работе [1]. Используя симметрию элементов пары  $\overline{RDY}$ ,  $\overline{AEN}$  и дополнительную их уровень активности, пользователь выбирает соответствующий вход (прямой или инверсный) для приема сигнала готовности от периферии. Оставшийся служит для вспомогательных целей, например для управления выбором шины. В микроконтроллере ММС 1212, ориентированном на одномагистральную архитектуру, используется одна линия готовности для подтверждения к обмену  $\overline{XACK}$  с высоким уровнем активности (готов по умолчанию).

Дополнительную возможность обеспечивает вход  $\overline{ASYNC}$ , управляющий способом синхронизации принятого сигнала готовности. При  $\overline{ASYNC} = 0$  выполняется двухкаскадная синхронизация сигнала нарастающим и спадающим фронтами тактовой частоты  $\overline{CLK}$ . Если же  $\overline{ASYNC}$  остается открытым (подключается внутренний запирающий резистор) или на него подается высокий уровень напряжения, то реализуется процедура одноступенчатой синхронизации по спадающему фронту  $\overline{CLK}$ . Ориентация на линию  $\overline{XACK}$  с высоким уровнем активности требует использования одноступенчатого способа синхронизации, когда обусловленная процедурой синхронизации задержка сигнала готовности минимальна. В третьем такте  $T3$  каждого машинного цикла МП опрашивает вход готовности  $\overline{READY}$ . Для правильного приостановки МП в текущем цикле необходимо, чтобы сигнал  $\overline{XACK}$  был сброшен за 35 нс до начала  $T3$ .

Еще одна линия  $\overline{CSYNC}$  (внешняя синхронизация) позволяет нескольким ГТИ K1810ГФ84 синхронизировать работу между собой. Однако это возможно только при использовании входа внешней частоты  $\overline{EFI}$  (режим  $\overline{F/\overline{C}} = 1$ ). В случае с внутренним генератором вывод  $\overline{CSYNC}$  должен быть заземлен. Ориентация на максимальный режим работы МП K1810BM86 потребовала введения в состав ЦП системного контроллера K1810BK88. При отсутствии последнего возможна достаточно простая имитация его работы с помощью схем малой логики [7]. Не исключен также вариант перехода к минимальному режиму работы, когда требуемая для формирования сигналов управления шины И41 дополнительная логика имеет минимальный объем.

Системный контроллер K1810BK88 запрограммирован для работы в режиме системной магистрали ( $\overline{IOB} = 0$ ). Постоянная активизация входа разрешения адреса ( $\overline{AEN} = 0$ ) сообщает контроллеру об абсолютном владении системной шиной, благодаря чему команды магистрали формируются контроллером с минимально возможными задержками. Контроллер K1810BK88 работает синхронно с МП K1810BM86. Он принимает код теку-

щего машинного цикла  $\overline{S2} \dots \overline{S0}$  (табл. 1) и формирует весь набор сигналов, необходимый для его выполнения. Временные диаграммы циклов ввода и вывода в максимальном режиме без тактов ожидания приведены на рис. 3.

В соответствии с кодом  $\overline{S2} \dots \overline{S0}$  системный контроллер формирует пять стандартных для шины И41 магистральных линий управления  $\overline{IORC}$ ,  $\overline{IOWC}$ ,  $\overline{MRC}$ ,  $\overline{MWC}$  и  $\overline{INTA}$ , нагрузочная способность которых лежит в пределах  $I_{OL} \leq 32$  мА,  $C_L \leq 300$  пФ. Вместе с этим генерируются две линии упреждающего управления  $\overline{AIOWC}$  и  $\overline{AMWC}$  с теми же нагрузочными характеристиками. Выбор между стандартным и упреждающим вариантами соответствующей линии управления возлагается на пользователя. Стробы  $\overline{IOWC}$  и  $\overline{MWC}$  генерируются в третьем такте машинного цикла, поэтому для обеспечения возможности работы системной шины с периодами ожидания рекомендуется свой выбор остановить на упреждающем управлении. В данном случае время между началом stroba управления и первой проверкой сигнала  $\overline{XACK}$  составляет около 130 нс. Это время предоставляется периферийному устройству на принятие решения и сброс сигнала  $\overline{XACK}$  с целью вставки тактов ожидания.

Кроме сигналов системного управления контроллер формирует ряд вспомогательных сигналов, используемых в интерфейсной логике ЦП. Среди них:  $\overline{ALE}$  — strob съема адреса с мультиплексных линий  $\overline{BHE/S7}$ ,  $\overline{A19/S6} \dots \overline{A16/S3}$ ,  $\overline{AD15} \dots \overline{AD0}$ ,  $\overline{DT/\overline{R2}}$  — сигнал управления направлением передачи через шинный драйвер,  $\overline{DEN}$  — strob включения шинного драйвера,  $\overline{MCE}$  — strob разрешения считывания адресной информации  $\overline{CAS2} \dots \overline{CAS0}$  с ведущего контроллера прерываний в цикле подтверждения прерывания. Максимальный ток нагрузки «Лог. 0» этих линий  $I_{OL} \leq 16$  мА,  $C_L \leq 80$  пФ.

По сигналу  $\overline{ALE}$  адресная информация зашелкивается в 21-разрядный буферный регистр, построенный на основе трех ИС КР580ИР82. Выходные линии регистра организуют мощную демультиплексированную адресную шину ( $I_{OL} \leq 32$  мА,  $C_L \leq 300$  пФ), обеспечивающую адресную 1М байт памяти и 64К байт пространства ввода-вывода. Возможна замена регистров КР580ИР82 на КР580ИР83 с инверсной или на эквивалентные.

Мультиплексорная шина адрес-данных  $\overline{AD15} \dots \overline{AD0}$  используется в качестве внутрисхемной шины данных. Все резидентные (размещенные на одной с ЦП плате) ресурсы МК подключены к ней. Мультиплексорная шина  $\overline{AD15} \dots \overline{AD0}$  имеет малую нагрузочную способность ( $I_{OL} \leq 2$  мА) и допустимую емкость нагрузки ( $C_L \leq 100$  пФ), что может не обеспечить в многоплатных расширениях гарантированных характеристик по переменному току. Нагрузка имеющихся на плате резидентных ресурсов по  $C_L$  близка к пределу.

Для снятия этого недостатка в ЦП введен двунаправленный драйвер межмодульной шины данных (две

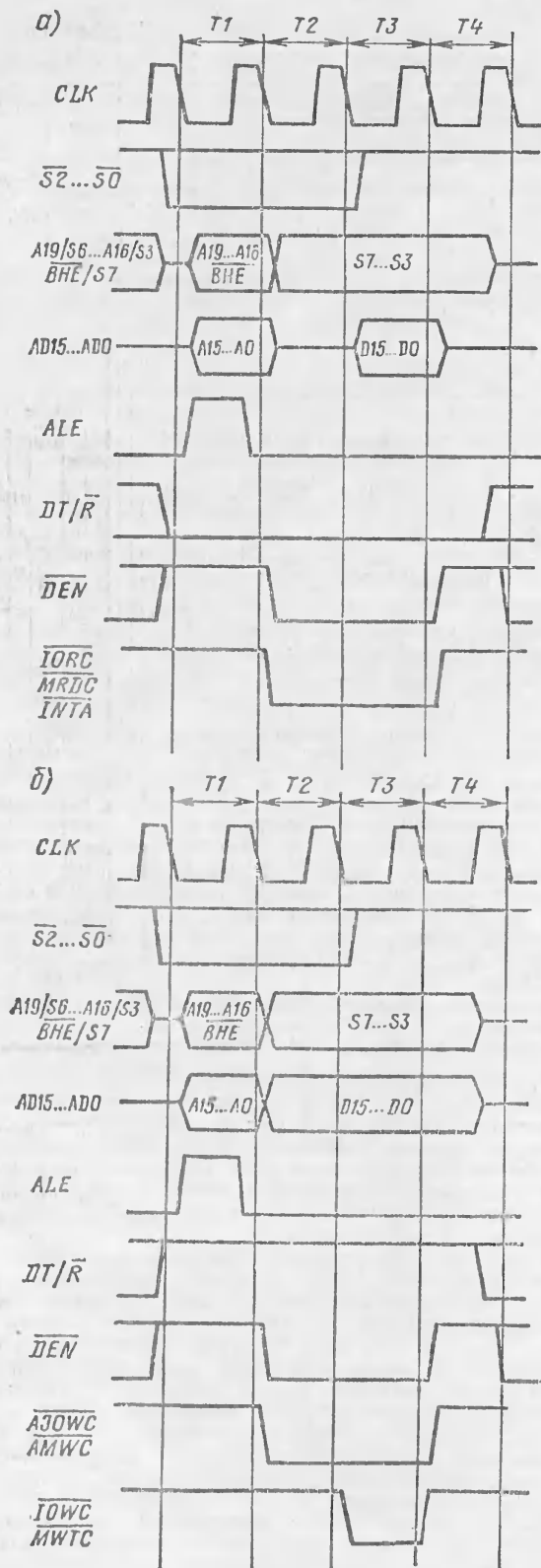


Рис. 3. Временные диаграммы циклов ввода (а) и вывода (б)

ИС КР580ВА86). Он обеспечивает переключения нагрузки с емкостью до 300 пФ со стороны системной шины и 100 пФ со стороны МП за 30 нс. При этом токи переключения могут составлять до 32 и 10 мА соответственно. При ориентации на системную магистраль с инверсной шиной данных микросхемы КР580ВА86 должны быть заменены на КР580ВА87 или эквивалентные.

В случае обращения к ресурсам, расположенным вне платы ( $\overline{RES}=1$  и  $\overline{EN}=1$ ), драйвер управляется сигналом  $\overline{DT}/\overline{R}$ . Иначе ( $\overline{RES}=0$  или  $\overline{EN}=0$ ) драйвер включается на передачу информации с мультиплексорной шины на системную, что дает возможность наблюдать за процессом прохождения данных внутри модуля. Это свойство МК может быть использовано в отладочных и тестовых целях.

**Подсистема памяти.** В составе подсистемы памяти МК ММС 1212 1К слов ОЗУ для хранения данных и 2К...32К слов ПЗУ для хранения констант и программного кода. ОЗУ статического типа реализовано на четырех БИС К541РУ2 (1К×4 бит) и размещено в области 00000Н...007FFН 1М-байтного адресного пространства памяти МК. Первая 1К-байтная половина ОЗУ резервируется под организацию 256-элементной таблицы векторов прерываний. Вторая предназначена для организации системного стека и хранения ряда переменных. Реальный раздел резидентного ОЗУ между таблицей прерываний и оставшейся областью пользователя зависит от конкретного приложения МК и может отличаться от предложенного.

ОЗУ организовано в виде двух 8-разрядных банков данных по 1К байт каждый. МК поддерживает операции чтения и записи как слова, так и любого отдельного байта. Управление доступом осуществляется сигналами  $\overline{MRDC}$ ,  $\overline{MWTC}$ ,  $\overline{BHE}$  и  $\overline{AD0}$ . На плате МК имеются предложенные в работе [1] универсальные панели для установки двух 8-разрядных кристаллов УФРПЗУ типа К573РФ2/РФ4/РФ5/РФ6, ЭРПЗУ К558РР3 или любых других со стандартной разводкой выводов, например 27256. Выбор типа кристаллов зависит от требований конкретного приложения МК. Правила установки кристаллов в МК указаны на рис. 4.

При включении питания или нажатии клавиши RESET управление в МП К1810ВМ86 передается по логическому адресу 0FFFFH:0000H, соответствующему физическому адресу 0FFFF0H. По этой причине последние 16 байт 1М-байтного адресного пространства памяти резервируются для целей инициализации МК. В первых пяти байтах этой области должна располагаться команда длинного перехода ( $\overline{FAR JAMP}$ ) с 32-разрядным адресом  $sel:offset$ , загружаемым в пару  $CS:IP$  соответственно. Для организации этого перехода резидентную часть ПЗУ (2К...32К слов) лучше всего поместить в верхнюю область адресного пространства с ростом объема в сторону уменьшения адресов.

ПЗУ организовано в виде единого 16-разрядного блока, считывание информации из которого всегда осуществляется словами без учета состояния линий  $\overline{BHE}$  и  $\overline{AD0}$ . Интерпретация данных возлагается на микропроцессор.

Средства ввода-вывода и поддержки реального времени. Система ввода-вывода МК содержит два последовательных канала связи типа ИРПС, реализованных на базе БИС программированного связанного адаптера (ПСА) КР580ВВ51 (рис. 5). Предполагается, что ПСА будут инициализированы для работы в асинхронном старт-стопном режиме. Один канал резервируется для подключения системной консоли, другой может быть использован по усмотрению пользователя. Типичным вариантом его применения служит организация межмашинной связи.

В качестве генератора скорости приема-передачи данных через ПСА используется один из трех счетчиков программируемого интервального таймера (ПИТ). Два других зарезервированы для общесистемных целей.

Объем	Тип ИС	SA3	SA2	SA1	Тип установки ИС	Адрес
4К байт	K573PФ5	X	U <sub>CC</sub>	U <sub>CC</sub>	(1)	FF000...FFFF
8К байт	2732	X	U <sub>CC</sub>	A11	(1)	FE000...FFFF
16К байт	K573PФ4	U <sub>CC</sub>	U <sub>CC</sub>	A11	2	FC000...FFFF
32К байт	2712В	U <sub>CC</sub>	A13	A11	2	F8000...FFFF
64К байт	27256	A14	A13	A11	2	F0000...FFFF

Объем	Тип ИС	Адрес
2К байт	K541PФ2	00000...007FF

НВ	LB	PTS
	00D0	PTS1
	00D2	
	00D4	
	00D6	PCIS1
	00D8	
	00DA	PCIS2
	00DC	
	00DE	PECS
	00E0	
	00E2	SEL
	00E4	
	00E6	

BHE, ADR19... ADRO

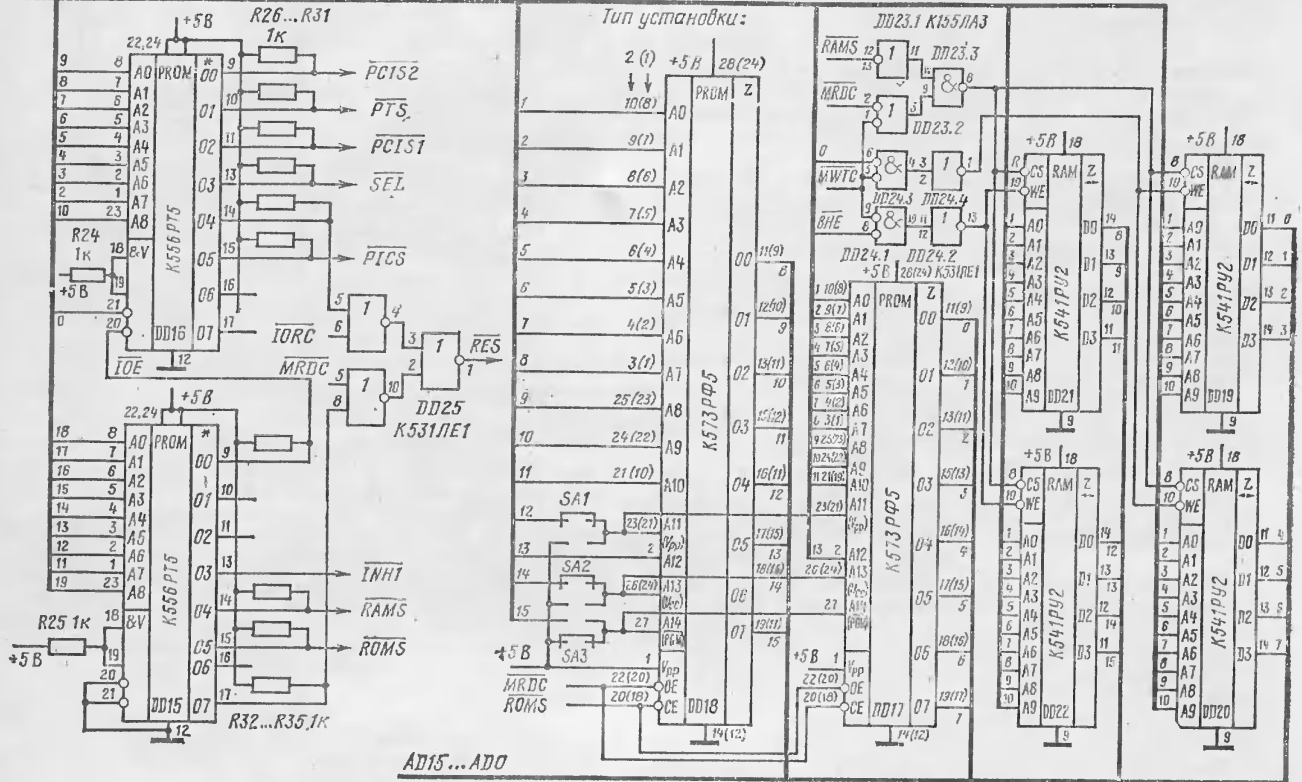


Рис. 4. Правила установки БИС ПЗУ в МК ММС 1212

Первый используется в качестве генератора меток системного времени, обычно следующих с частотой 20...100 Гц. Второй выполняет функцию счетчика пауз в единицах системного времени. Использование счетчиков ПИТ в других целях не предусмотрено.

В МК ММС 1212 использована каскадно-расширяемая система прерываний, резидентное ядро которой реализовано на трех микросхемах: K1810ВН59А, K589АП16 и K155ЛА3 (DD13) (рис. 5). Высокоуровневые входы ведущего программируемого контроллера прерываний IR3...IR0 связаны с запросами по готовности приемников ПСА2 и ПСА1, с сигналом окончания счета паузы и метками системного времени. Оставшиеся свободными для пользователя линии IR7...IR4 контроллера прерываний выведены на системную магистраль с низким уровнем активности. В разряд пользовательских входит также линия немаскируемого прерывания NMI с фиксированным номером вектора прерывания, равным 2.

В схеме (рис. 5) предусмотрены средства расширения системы прерываний по методу каскадирования. Для этого БИС K1810ВН59А должна быть запрограммирована для работы в каскадном режиме в качестве ведущей. Ведомые контроллеры подключаются к пользовательским уровням запросов на прерывания IR7...IR4. Информация CAS2...CAS0 о выборе подчиненного конт-

роллера передается через линии ADR10...ADR8 системной шины адреса.

Генерируемый системным контроллером сигнал MCE активен в каждом из двух INTA-циклов, формируемых МП при приеме вектора прерывания. Этот перекрывающийся со стробом ALE сигнал позволяет пропустить адрес каскада CAS2...CAS0 на мультиплексную шину адреса-данных для запоминания в буферном адресном регистре. Однако пропуск состояния линий CAS2...CAS0 на мультиплексную шину МП в первом цикле INTA не рекомендуется, так как гарантия ее освобождения наступает лишь через 80 нс после начала цикла. Запрет сигнала MCE в первом цикле выполняет сигнал LOCK (см. рис. 2), который активизируется в такте T2 первого цикла и снимается в такте T2 второго цикла. Поскольку контроллер K1810ВН59А выдаст действительный адрес каскада только во втором цикле, то никакая информация не теряется.

При отсутствии БИС K1810ВН59А ее можно заменить на КР580ВН59 без изменения принципиальной и монтажной схем. В этом случае линия INTA не используется и должна быть отсоединена от КР580ВН59. Ввод номера источника запросов выполняется по команде поллинга, а его декодирование — программными средствами, составляющими основу подпрограммы об-

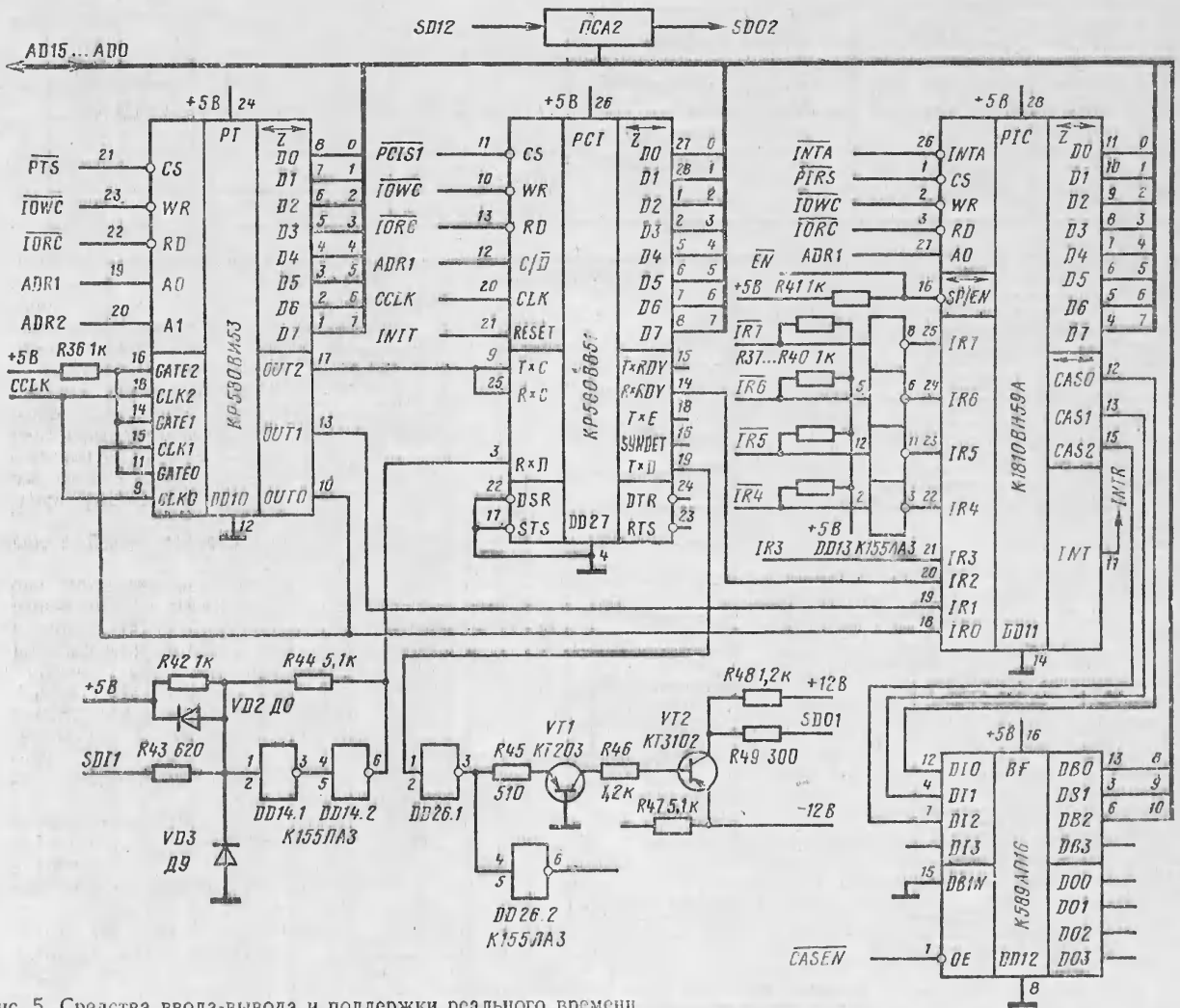


Рис. 5. Средства ввода-вывода и поддержки реального времени

служивания прерывания с номером вектора прерывания, равным OFFH. Для этой и других целей мультиплексная шина адреса — данных должна быть нагружена дополнительными резисторами.

**Логика выборки кристаллов.** Способы подключения кристаллов памяти к 16-разрядной шине И4) рассмотрены в работе [7]. Для организации логики выборки кристаллов в МК мМС 1212 использованы две микросхемы К556РТ5 (512×8 байт) DD15 и DD16 (см. рис. 4). Размещение в адресном пространстве блоков резидентного ОЗУ и ПЗУ реализует кристалл DD15. Эта же микросхема с помощью сигнала IOE выделяет область ввода-вывода (0000H...07FFH) в 1К слов для последующего размещения в ней портов всех резидентных периферийных устройств МК. Пример карты прожига кристалла DD15 для случая, когда объем ПЗУ МК равен 16К слов (27128×2), приведен в табл. 2.

Генерируемый логикой выборки кристаллов сигнал INHI:

$$INHI = ROMS + RAMS,$$

служит сигналом запрета работы системной памяти, которая может иметь физические ячейки, лежащие в области адресов резидентного ОЗУ (ПЗУ) [1]. Линия INHI выполнена по схеме с открытым коллектором.

Вторая ступень логики выборки кристаллов периферийных устройств реализована на микросхеме DD16,

Таблица 2

Карта прожига ППЗУ DD 15

Адрес	Содержимое	Адрес	Содержимое
000	66	18F	57
10F	57	19F	57
11F	57	1AF	57
12F	57	1BF	57
13F	57	1CF	57
14F	57	1DF	57
15F	57	1EF	57
16F	57	1FF	57
17F	57	Остальные	FF

карта прожига которой приведена в табл. 3. Все 8-разрядные массивы портов программируемых периферийных кристаллов размещены в L-банке пространства ввода-вывода. По этой причине кристалл DD16 открывается лишь при условии доступа к L-банку (ADRO=0) без учета состояния ВНЕ. Вспомогательный сигнал SEL используется в отладочных целях для синхронизации осциллографа.



## Карта прожига ППЗУ DD 16

Адрес	Содержание
00С	CF
02С	ED
06С	EB
08С	E7
0АС	ED
0ЕС	EE
Остальные	FF

Дополнительная внешняя логика формирует сигнал RES, корректирующий направление передачи драйвера шины данных. При чтении данных с устройств, расположенных непосредственно на плате, шинный драйвер автоматически включается на передачу. При вводе вектора прерывания возникают особые сложности, которые связаны с тем, что ведущий контроллер находится на мультиплексной шине, а дополнительные ведомые (возможно отсутствующие) — на системной шине данных. К правильному решению приводит схема (см. рис. 2), в которой генерируемый главным контроллером K1810BH59A по 2-направленной линии SP/EN сигнал EN (выдача данных) использован для коррекции направления передачи через шинный драйвер. При этом автоматически решается вопрос о правильном вводе вектора прерывания как в каскадном, так и в одиночном режимах работы контроллера прерываний.

**Заключение.** Представленная схема МК ММС 1212 реализована на монтажной плате размером 240×135 мм<sup>2</sup> и используется в качестве стандартного высокопроизводительного 16-разрядного прикладного системного ядра, способного выполнять задачи с учетом временного фактора. Для МК написан и отлажен системный монитор-отладчик, занимающий 6К-байтную область ПЗУ, реализующий ряд инструментальных функций по отладке прикладного ПО.

В составе семейства модулей расширения функций ММС 1212 плата комбинированной памяти ММС 3702 на 128К байт ОЗУ и до 128К байт ПЗУ. Системная совместимость с микроконтроллером ММС 1204 обеспечивает возможность использования 8-разрядного семейства модулей расширения.

Телефон для справок: 408-62-44, Москва.

## ЛИТЕРАТУРА

1. Щелкунов Н. Н., Дианов А. П. Универсальный одноплатный микроконтроллер // Микропроцессорные средства и системы.— 1986.— № 5.— С. 65.
2. Кац, Морс, Полман и Ривинел. Микрокомпьютер 8086, обладающий возможностями 8- и 16-разрядных процессоров // Электроника.— 1978.— № 4.— С. 23—31.
3. Кобылинский А. В., Москалевский А. И., Темченко В. А. Однокристалльный высокопроизводительный 16-разрядный микропроцессор КМ1810ВМ86 // Микропроцессорные средства и системы.— 1986.— № 1.— С. 23—33.
4. Кобылинский А. В., Береза А. В., Сабадаш Н. Г., Тесленко А. К. Система команд микропроцессора КМ1810ВМ86 // Микропроцессорные средства и системы.— 1986.— № 2.— С. 3—9.
5. Щелкунов Н. Н., Дианов А. П. Техника программирования 8-разрядных микроконтроллеров // Микропроцессорные средства и системы.— 1986.— № 6.— С. 23—28.
6. Неворски Уолтер Дж. 8- и 16-разрядные процессоры — наиболее сложные КМОП-схемы с высоко-

А. Ю. Кузьминов, А. В. Мацея

## СОПРЯЖЕНИЕ АНАЛИЗАТОРА СПЕКТРА СК4-72/2 С МИКРОЭВМ СМ1800

При обработке данных экспериментов часто необходимо измерить характеристики случайных процессов, в частности их спектр. Случайный процесс можно представить в аналоговой (электрический сигнал) или цифровой (временной ряд) форме. В первом случае спектр обычно получают анализаторами спектра, во втором — расчетом на ЭВМ по стандартному алгоритму.

Недостатки первого метода в том, что невозможно получить другие статистические характеристики процесса (помимо спектра) ввиду «узкой специализации» анализаторов, а также в том, что далеко не все случайные процессы имеют аналоговую форму представления.

Преимущество — высокая скорость (0,05 с для анализатора спектра СК4-72/2).

Недостатки второго метода — сравнительно большие объем памяти для программы спектрального анализа и время вычисления спектра (45К байт и 25 мин) для расчета спектра и автокорреляционной функции ряда из 1024 точек по алгоритму быстрого преобразования Фурье (БПФ) на микроЭВМ СМ1800, язык Фортран-80. Если разделить 25 мин или 1500 с на 0,05 с, то получим 30 000 (во столько раз анализатор спектра быстрее ЭВМ). Преимущества — универсальность, возможность вычисления любых статистических параметров временного ряда.

Для исключения недостатков и развития преимуществ этих двух методов авторы реализовали аппаратное сопряжение анализатора спектра СК4-72/2 [1] с микроЭВМ СМ1800 [3] и составили программу их совместного функционирования для расчета спектра.

Стыковка анализатора с микроЭВМ (рис. 1) реализована с помощью блока сопряжения (БС) по двум каналам: аналоговому и цифровому. Случайный процесс, представленный в ЭВМ временным рядом, выводится из нее через стандартный модуль вывода аналоговых сигналов МВА СМ1800.9202 [4] (порт данных ОВ1, порт состояния ОВ0) в аналоговом виде в диапазоне напряжений 0...10 В, преобразуется микросхемой М6 в диапазон -10...+10 В и поступает на аналоговый вход анализатора. Далее сигнал проходит через полосовой фильтр (диапазон частот 500 Гц...20 кГц), преобразуется в цифровой вид АЦП и записывается в ОЗУ анализатора, состоящее из 608 регистров.

Перед началом работы ОЗУ обнуляется импульсом, подаваемым от ЭВМ на разъем ДУ анализатора (17-й контакт). Информация в ОЗУ записывается в режиме «по одной выборке» посредством стробирующих импульсов, подаваемых от ЭВМ на разъем Пуск (608 раз). После ввода последней 608-й точки полученный в анализаторе спектр поступает в ЭВМ по цифровому каналу, а также индицируется на экране анализатора в виде кривой, построенной по 200 значениям.

Дело в том, что в анализаторе сконструирована гребенка из 200 узкополосных фильтров, резонансные час-

уровневой архитектурой // Электроника.— 1984.— № 7.— С. 27—35.

7. Щелкунов Н. Н., Дианов А. П. ППЗУ вместо произвольной логики // Микропроцессорные средства и системы.— 1986.— № 1.— С. 83—87.

Статья поступила 16 июля 1986 г.

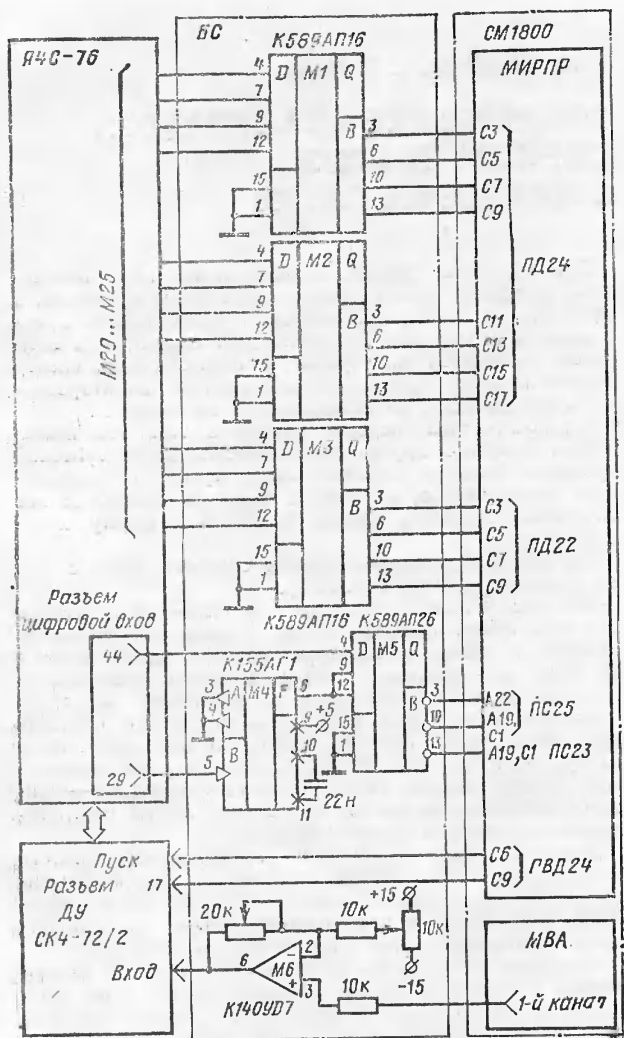


Рис. 1. Принципиальная схема сопряжения СМ1800 с анализатором спектра СК4-72/2

тоты которых равномерно распределены по всему частотному диапазону анализатора [1]. Для развертки изображения на экране анализатор вырабатывает импульсы начала развертки и импульсы сопровождения (соответствующие каждому из 200 значений спектра), используемые для ввода спектра в ЭВМ по цифровому каналу.

Цифровой канал реализован со стороны анализатора стендом проверки Я4С-76. Он служит для индикации значений спектральных составляющих процесса с помощью трех тетрад светодиодов, подключенных к 12-разрядному параллельному регистру (M20...M25), входящему в состав стенда. Со стороны ЭВМ цифровой канал реализован двумя 8-разрядными стандартными МИРПП СМ1800.7001 [4] — модулями сопряжения с интерфейсом радиальным параллельным. Первый МИРПП имеет порт данных (ПД) 24, порт состояния (ПС) 25, второй — порт данных 22, порт состояния 23.

Двенадцатиразрядный код, снимаемый с регистра стенда контроля Я4С-76 и усиленный шинным формирователем M1...M3, подается на два регистра входных данных: МИРПП (8 бит), имеющий ПД24 и МИРПП (4 бит), имеющий ПД22. Запись данных в эти регистры стробируется импульсами сопровождения анализатора,

удлиненными до 40 мкс ждущим мультивибратором M4, усиленным шинным формирователем M5 и поданными на контакты A19 и C1 МИРПП 24 и 22 (анализируется 1-й бит в ПС25). Длительность импульсов сопровождения в анализаторе составляет 1,3 мкс [1] и недостаточна для восприятия их МИРПП [5], поэтому они и удлиняются до 40 мкс.

Начало и конец считывания определяются по наличию импульса начала развертки (бит НР на рис. 2, а; С — бит импульса сопровождения), снимаемого со стенда, усиленного шинным формирователем M5 и поданного на контакт A22 МИРПП (анализируется 3-й бит в ПС25).

Импульсы, стробирующие запись информации в ОЗУ анализатора, и импульсы стирания ОЗУ снимаются соответственно с 1-го и 3-го разрядов 24-го порта вывода данных МИРПП (контакты С6 и С8).

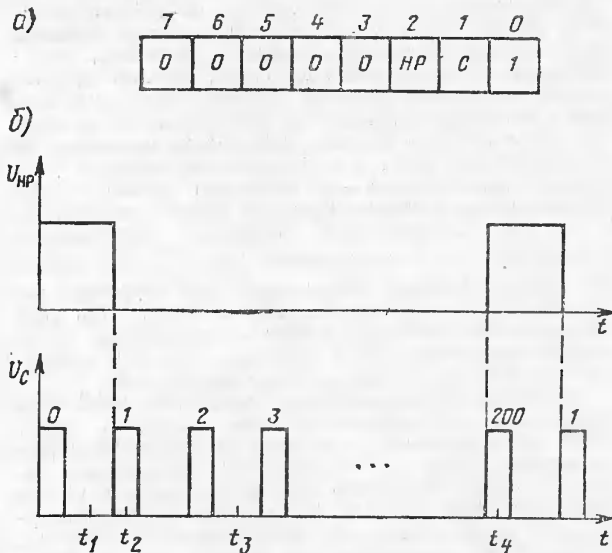


Рис. 2. Порт состояния 25 (а) и временная диаграмма считывания спектра (б):

$U_{HP}$  — импульсы начала развертки длительностью 170 мкс;  $U_C$  — импульсы сопровождения длительностью 40 мкс;  $t$  — время, в момент времени  $t_1$  — НР=0, С=0;  $t_2$  — НР=1, С=1;  $t_3$  — НР=1, С=0;  $t_4$  — НР=0; С=1;  $t_5$  — считывание 200 точек спектра

По временной диаграмме считывания спектра с анализатора (рис. 2, б) видно, что между импульсами начала развертки проходит 200 импульсов сопровождения, соответствующих 200 значениям спектра.

Программа стыковки анализатора с микроЭВМ написана на ассемблере (рис. 3). Вначале информация из ЭВМ выводится в аналоговом виде и вводится в анализатор (операторы 1...26). Затем спектр с анализатора считывается, значения спектра вводятся в память ЭВМ; результат распечатывается на дисплее (операторы 27...64). Программа составлена для отладки электронных блоков стыковки и приведена здесь для примера. Выводимая из ЭВМ информация — это последовательность импульсов прямоугольной формы с амплитудой +10 В; число импульсов — 203. Положительное и отрицательное напряжение трехкратно вводится (стробируется импульсом Пуск) в анализатор, чтобы спектр располагался посередине экрана [1].

Для обработки результатов экспериментов написана программа ввода данных в ЭВМ на языке высокого уровня (Фортран-80) дисковой операционной системы (ДОС 1800). Она состыкована с программой на ассемблере (подобна приведенной на рис. 3). Программа предусматривает ввод данных в ЭВМ с перфоленты, с дисп-

**M:** K11 A:00 : СТИРАНИЕ ОЗУ АНАЛИЗАТОРА ОСУЩЕСТВЛЯЕТСЯ ПОСЛЕ-  
 QUT 24H : ДОВЕДЕНИЕМ ВЫВОДА В ПОРТ "24H" "0" И "4"  
 MVI A:04 :  
 QUT 24H :  
**B:** MVI B:00 : СОЗДАНИЕ СЧЕТЧИКА В РЕГИСТРАХ "В" И "С"  
 MVI C:00 : И ЕГО ОБНУЛЕНИЕ.  
 MVI A:20H :  
 QUT 0B0H : ВЫВОД УПРАВЛЯЮЩЕГО СЛОВА В ПОРТ "0BH" МВА.  
 MVI A:03 :  
 QUT 0B1H : ВЫВОД МЛАДШЕГО БАЙТА В ПОРТ ДАННЫХ "B1H" МВА.  
 MVI A:OFFH :  
 QUT 0B1H : ВЫВОД СТАРШЕГО БАЙТА В ПОРТ ДАННЫХ "B1H" МВА.  
 CALL S : ВЫВОД ПОДПРОГРАММЫ "S".  
 MVI A:20H :  
 QUT 0B0H : ВЫВОД УПРАВЛЯЮЩЕГО СЛОВА В ПОРТ "0BH" МВА.  
 XRA A : ОБНУЛЕНИЕ АККУМУЛЯТОРА.  
 QUT 0B1H : ВЫВОД МЛАДШЕГО БАЙТА В ПОРТ ДАННЫХ "B1H" МВА.  
 QUT 0B1H : ВЫВОД СТАРШЕГО БАЙТА В ПОРТ ДАННЫХ "B1H" МВА.  
 CALL B : ВЫВОД ПОДПРОГРАММЫ "B".  
 INX B : ИНКРЕМЕНТ СЧЕТЧИКА ВЫВОДИМЫХ ЗНАЧЕНИЙ.  
 MOV A:B : СЧЕТЧИК ДО 60В, ЧТО СООТВЕТСТВУЕТ 60В ДИВЕ-  
 CPI 02 : ДЕННЫМ ЗНАЧЕНИЯМ, ПОСЛЕ ЗАПОЛНЕНИЯ ОЗУ  
 JNZ G : АНАЛИЗАТОРА НАЧИНАЕТСЯ СЧИТЫВАНИЕ УЖЕ ГОТОВЫХ  
 MOV A:C : ЗНАЧЕНИЙ СПЕКТРА.  
 CPI 60H : ЗНАЧЕНИЕ СЧЕТЧИКА СРАВНИВАЕТСЯ С 60В  
 JNZ G :  
 MVI H:50H : В ПАРУ РЕГИСТРОВ "H-L" ЗАГРУЖАЕТСЯ НАЧАЛЬНЫЕ  
 MVI L:00 : АДРЕС ПАМЯТИ СЧИТЫВАЕМОГО МАССИВА.  
**J:** OP 25H : ОПРОС ПОРТА СОСТОЯНИЯ ИРПР.  
 ANI 0F0H : АНАЛИЗ ИМУЛЬСА НАЧАЛА РАЗВЕРТКИ; ПРИ ЕГО  
 JNZ J : ПОЯВЛЕНИИ НАЧИНАЕТСЯ СЧИТЫВАНИЕ ЗНАЧЕНИЙ СПЕКТРА.  
**I:** IN 25H : ОПРОС ПОРТА СОСТОЯНИЯ ИРПР.  
 ANI 02 : АНАЛИЗ ИМУЛЬСА СОПРОВОЖДЕНИЯ; ПРИ ЕГО НАЛИЧИИ  
 JZ K : СЧИТЫВАЕТСЯ ОДНО ЗНАЧЕНИЕ СПЕКТРА.  
 IN 22H : ВВОД СТАРШЕГО ЧЕТЫРЕХ РАЗРЯДОВ В ПОРТ "22H".  
 MOV M:A : ПЕРЕСЫЛКА СТАРШЕГО БАЙТА В ПАМЯТЬ.  
 INX H : ИНКРЕМЕНТ СЧЕТЧИКА АДРЕСА.  
 IN 24H : ВВОД МЛАДШИХ ВОСЬМИ РАЗРЯДОВ В ПОРТ "24H".  
 MOV M:A : ПЕРЕСЫЛКА МЛАДШЕГО БАЙТА В ПАМЯТЬ.  
 INX H : ИНКРЕМЕНТ СЧЕТЧИКА АДРЕСА.  
 IN 25H : ОПРОС ПОРТА СОСТОЯНИЯ ИРПР.  
 ANI 04 : АНАЛИЗ КИСКА РАЗВЕРТКИ.  
 JNZ K :  
 MVI B:50H : ЗАГРУЗКА В ПАРУ РЕГИСТРОВ "B-C" МЛАДШЕГО АДРЕСА  
 MVI C:00 : ОБЛАСТИ ПАМЯТИ (5000H) ВВЕДЕННОГО МАССИВА.  
 MVI H:51H : ЗАГРУЗКА В ПАРУ РЕГИСТРОВ "H-L" СТАРШЕГО АДРЕСА  
 MVI L:93H : ОБЛАСТИ ПАМЯТИ (5193H) ВВЕДЕННОГО МАССИВА.  
 CALL 005EH : ВВОД ЗНАЧЕНИЙ СПЕКТРА НА ДИСПЛЕИ (ОМНИ).  
 CALL 0040H : ВЫХОД В МОНИТОР.  
**C:** JMP M : ПЕРЕХОД НА НАЧАЛО ПРОГРАММЫ.  
 MVI A:00 : ПОДПРОГРАММА "S" ИСПОЛЬЗУЕТСЯ ДЛЯ ТРЕХКРАТНОГО  
 QUT 24H : ВЫВОДА ОДНОГО И ТОГО ЖЕ ЗНАЧЕНИЯ ("0" ИЛИ "1").  
 MVI A:02 : ЭТО ДЕЛАЕТСЯ ПОТОМУ, ЧТО МАКСИМАЛЬНАЯ ЧАСТОТА  
 QUT 24H : СПЕКТРА В ТРИ РАЗА МЕНЬШЕ ЧАСТОТЫ ВВОДА ДАННЫХ.  
 MVI A:00 : ПЛ "S" ИСПОЛЬЗУЕТСЯ Т О Л Ъ К Q В РЕЖИМЕ  
 QUT 24H : ОТЛАДКИ.  
 MVI A:02 : В ДАННОЙ ПРОГРАММЕ ПИК СПЕКТРАЛЬНОЙ ПЛОТНОСТИ  
 QUT 24H : БУДЕТ РАСПОЛОЖЕН МЕЖДУ МИНИМАЛЬНОЙ И МАКСИМАЛЬ-  
 MVI A:00 : НОЙ ЧАСТОТОЙ СПЕКТРА (В СЕРЕДИНЕ ЭКРАНА АНАЛИ-  
 QUT 24H : ЗАТОРА).  
 MVI A:02 :  
 QUT 24H :  
 RET : ВОЗВРАТ В ОСНОВНУЮ ПРОГРАММУ.  
 EOF :

Рис. 3. Программа стыковки анализатора с микроЭВМ

ля (вручную), а также — в аналоговом виде — через модуль ввода аналоговых сигналов МВВА СМ1800.9201. Диапазон частот при записи процесса на магнитограф НО-62 и вводе информации в ЭВМ — 0...80 Гц, при записи процесса на перфоленту диапазон частот зависит от частоты регистрации информации.

Программа используется в лаборатории гидравлики Московского гидромелиоративного института для анализа спектра пульсации гидродинамических параметров (скорости и давления) потока (ввод через МВВА, с перфоленты), для получения спектра донных форм при эхолотировании дна каналов эхолотом (ввод с перфоленты) и при ручном измерении рельефа дна лотом (ввод с дисплея).

Сопряжение анализатора с ЭВМ полезно при обработке временных рядов, при статистическом анализе сигналов различных радиоэлектронных устройств, при обработке результатов физических экспериментов [6, 7] (данные можно представить как в аналоговом, так и в цифровом виде). Во всех этих случаях требуется только составить программу ввода данных в ЭВМ на языке высокого уровня и состыковать ее с программой на ассемблере (с незначительными ее изменениями). Выводы. Разработанная система микроЭВМ СМ1800 — анализатор спектра СК4-72/2 обладает следующими преимуществами перед микроЭВМ СМ1800:

по скорости вычисления спектра превосходит микроЭВМ примерно в 30 тыс. раз (спектр ряда из 608 значений вычисляется за 0,05 с);

программа, написанная на языке Фортран-80 ДОС СМ1800 для расчета спектра и некоторых других статистических характеристик случайных процессов с применением анализатора спектра СК4-72/2, занимает около 20К байт оперативной памяти СМ1800 (в два с лишним раза меньше, чем программа вычисления спектра с помощью БПФ, без анализатора).

Преимущества системы в сравнении с анализатором спектра СК4-72/2:

позволяет вводить временной ряд с перфоленты и с дисплея и поэтому исходный ряд не обязательно должен быть представлен в аналоговом виде;

обладает возможностью вычислять помимо спектра любые другие статистические параметры случайного процесса, например среднее, дисперсию, различные моменты и кумулянты и др.;

результаты вычисления можно представить в виде таблиц, напечатанных на АЦПУ, а также в виде графиков, построенных на графопроекторе.

Телефон для справок: 216-02-57, г. Москва.

## ЛИТЕРАТУРА

1. Анализатор спектра вычислительной СК4-72/2, ЕЭ1.406.068 № 15. Техническое описание и инструкция по эксплуатации, 1982.
2. Прохоров Н. Л., Ландау И. Я. МикроЭВМ СМ1800 и ее программное обеспечение // Микропроцессорные средства и системы. — 1985. — № 2. — С. 28.
3. Система программного обеспечения СМ1800. Язык ассемблера. Руководство программиста. 4.072.127 ИЭ1, 1982.
4. Модуль вывода аналоговых сигналов МВА СМ1800. 9202. Техническое описание и инструкция по эксплуатации. 3.033.991 ТО, 1982.
5. Модуль связи с ИРПР СМ1800.7001. Техническое описание и инструкция по эксплуатации 3.059.025 ТО, 1982.
6. Дженкинс Г., Ваттс Д. Спектральный анализ и его применение. — М.: Мир, 1971. — 316 с.
7. Макс Ж. Методы и техника обработки сигналов при физических измерениях. — М.: Мир, 1983. — 256 с.

Статья поступила 14 февраля 1986 г.

## РЖ ВИНТИ, 1986

1Б511. Универсальный программатор. Universal programmer handles 1200 devices ranging from PROMs to single-chip  $\mu$ Ps. — «EDN», 1986, 31, № 15, 135 (англ.)

Универсальный программатор типа Unisite 40 может быть использован для программирования широкого класса приборов, изготовляемых в 40-выводных корпусах типа DIP, в т. ч. ППЗУ с электрическим стиранием, ППЗУ с УФ стиранием информации, ПЛИМ и т. п. Программатор совместим со всеми освоеными в промышленности технологиями — МОП, К-МОП, ЭСЛ, ТТЛ, монопольных БИС с воздушной изоляцией и т. п. Вспомогательный адаптер используется для работы с монтируемыми на поверхности компонентами в корпусах типов SOIC и PLCC. Программатор стоит 11 тыс. долл., габариты изделия 46×110×91 см, масса 9 кг. Для работы с программатором требуется простой терминал, в качестве которого может быть использована персональная ЭВМ. Сервисное программное обеспечение предоставляет пользователю многоуровневое меню. Приборно-зависимое программное обеспечение обеспечивает управление исполнительными устройствами. Программатор содержит память емк. 128К×8 бит с возможностью расширения до 512К×8 бит. Для электрического сопряжения используется порт со стыком RS-232C. Программатор комплектуется ЗУ на МД.

# СИНХРОГЕНЕРАТОР ДЛЯ ФОРМИРОВАТЕЛЕЙ ТЕЛЕВИЗИОННОГО СИГНАЛА

В настоящее время телевизор используют не только по прямому назначению — для приема телевизионных программ. На его экране можно создавать игровую ситуацию [1], он может служить индикатором буквенно-цифровой и графической информации [2], тренажером [3] и, наконец, по испытательным изображениям, получаемым на экране телевизора, проверять собственные параметры [4].

При этом любое устройство или система, имеющее телевизор в своем составе, немислимо без синхрогенератора, основное назначение которого — обеспечение синхронной работы

всех узлов устройства или системы. Для этого синхрогенератор формирует строчные синхроимпульсы (ССИ), синхроимпульсы полей (СИП), строчные гасящие импульсы (СГИ) и гасящие импульсы полей (ГИП), а также другие вспомогательные сигналы в зависимости от конкретного устройства. Желательно, чтобы сигналы, вырабатываемые синхрогенератором, соответствовали требованиям ГОСТ [5]. Это обеспечивает простоту стыковки разрабатываемых устройств с существующими телевизорами.

Простой синхрогенератор, представляющий собой микропрограммный ав-

томат, формирует лишь самые необходимые сигналы: смесь гасящих импульсов и полный синхросигнал [6], ограничивая область применения синхрогенератора формирователями черно-белых телевизионных изображений.

Используя программируемые логические матрицы (ПЛМ) [7], можно выполнить синхрогенератор для формирователей не только черно-белых изображений, но и цветных. Число микросхем в предлагаемом синхрогенераторе не больше, чем в синхрогенераторе, рассмотренном в [6].

Ниже приведены параметры формируемых сигналов и описан принцип работы синхрогенератора, выполненного на ПЛМ. Синхрогенератор формирует сигналы для чересстрочной развертки, однако без переделки его можно использовать для получения сигналов прогрессивной (построчной) развертки.

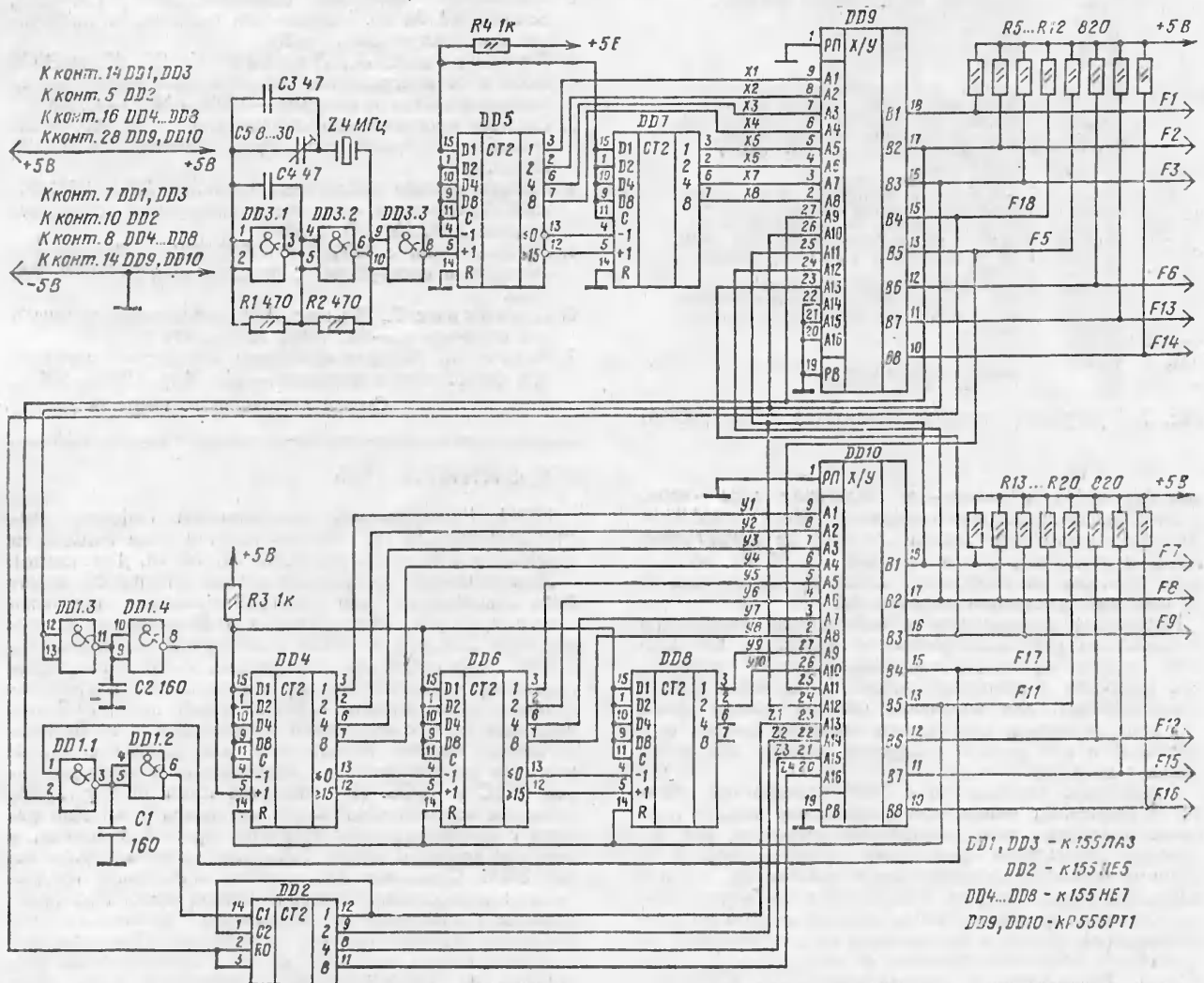


Рис. 1. Принципиальная схема синхрогенератора

Параметры сигналов, формируемых синхрогенератором

ССИ:		
период следования, мкс	64	
длительность, мкс	4,5	
СГИ:		
период следования, мкс	64	
длительность, мкс	12	
Интервал между фронтами СГИ и ССИ, мкс	1,5	
Уравнивающие импульсы:		
период следования, мкс	32	
длительность, мкс	2,25	
Интервал между соседними синхронизирующими импульсами полей:		
период повторения, мкс	32	
длительность, мкс	4,5	
ГИП:		
частота следования, Гц	50	
длительность, Н	25	
Длительность первой и второй последовательности уравнивающих импульсов, Н	2,5	
Длительность последовательности СИП, Н	2,5	
Длительность строчного импульса гашения сигнала цветности, мкс	7,5	
Импульсы цветовой синхронизации занимают строки	с 7 по 15	
	с 320 по 328	
	СГИ и ГИП	
Смесь гасящих импульсов включает в себя	Первую и вторую последовательности уравнивающих импульсов, СИП	
Полный синхросигнал включает в себя		
Импульсы, делящие активную часть строки на 16 интервалов:		
длительность интервала, мкс	3,25	
длительность импульса, мкс	0,25	
Импульсы, делящие активную часть поля на 12 интервалов:		
длительность интервала, Н	24	
длительность импульса, Н	1	
Напряжение питания, В	5±0,25	
Потребляемый ток, мА, не более	700	

Н — условное обозначение длительности строки.

Синхрогенератор (рис. 1) состоит из задающего генератора (DD3.1, DD3.2), счетчика горизонтальной дискретизации (DD5, DD7) с формирователем импульсов (DD9), счетчика вертикальной дискретизации (DD4, DD6, DD8) с формирователем импульсов (DD10), вспомогательного счетчика (DD2).

Частота задающего генератора стабилизирована кварцевым резонатором Z, а ее точная установка производится подстроечным конденсатором С5. Конденсатор С4 предотвращает возбуждение задающего генератора

на высших гармониках кварцевого резонатора.

С выхода развязывающего элемента DD3.3 сформированные импульсы частотой 4 МГц поступают на вход счетчика горизонтальной дискретизации DD5, DD7, который делит частоту задающего генератора на 256. С выходов этого счетчика времязадающие импульсные последовательности X1...X8 (рис. 2) поступают на входы формирователя импульсов горизонтальной дискретизации DD9, представляющего собой ПЛМ.

В формирователе DD9 вырабаты-

ваются следующие сигналы: СГИ (F1) \*, ССИ (F2), уравнивающие импульсы (F3), импульсы интервалов между соседними СИП (F4), строчные импульсы гашения сигналов цветности (F5), импульсы, делящие активную часть строки на 16 интервалов (F6), сигнал управления вспомогательным счетчиком (F18), смесь гасящих импульсов (F13), смесь синхронизирующих импульсов (F14). В получении последних трех сигналов используются также сигналы формирователя вертикальной дискретизации DD10.

С учетом многоцелевого использования времязадающих импульсных последовательностей X1...X8 в составе телевизионных устройств [3] временное положение сформированных импульсов выбрано так, что начало активной части строки совпадает с нулевым состоянием счетчика горизонтальной дискретизации.

С выхода формирователя DD9 сигнал F3 двойной строчной частоты поступает через цепочку на элементах DD1.3, DD1.4 на вход счетчика вертикальной дискретизации DD4, DD6, DD8, который устанавливается в нулевое состояние каждый раз после поступления на его вход 625 импульсов. Конденсатор С2 сглаживает короткие просечки, возникающие в выходном сигнале ПЛМ из-за различного времени срабатывания контактов, участвующих в формировании данного выходного сигнала, а элемент DD1.4 формирует импульсы с крутыми фронтами.

С выходов счетчика вертикальной дискретизации времязадающие импульсные последовательности Y1...Y10 (рис. 3) поступают на входы формирователя импульсов вертикальной дискретизации DD10. В нем формируются следующие сигналы: ГИП (F7), временной интервал следования уравнивающих импульсов и синхроимпульсов полей (F8), импульсы, делящие активную часть поля на 12 частей (F12), импульс сброса счетчика вертикальной дискретизации в нулевое состояние (F11), временной интервал следования синхроимпульсов полей (F9).

При формировании сигналов вертикальной дискретизации, так же как и для сигналов горизонтальной дискретизации, начало активной части поля совпадает с нулевым состоянием счетчика вертикальной дискретизации. Из времязадающих импульсных последовательностей Z1...Z4 (рис. 4), поступающих на формирователь DD10 с выходов вспомогательного счетчика DD2, получают: интервал действия цветовой синхронизации (F10 и F10), импульсы гаше-

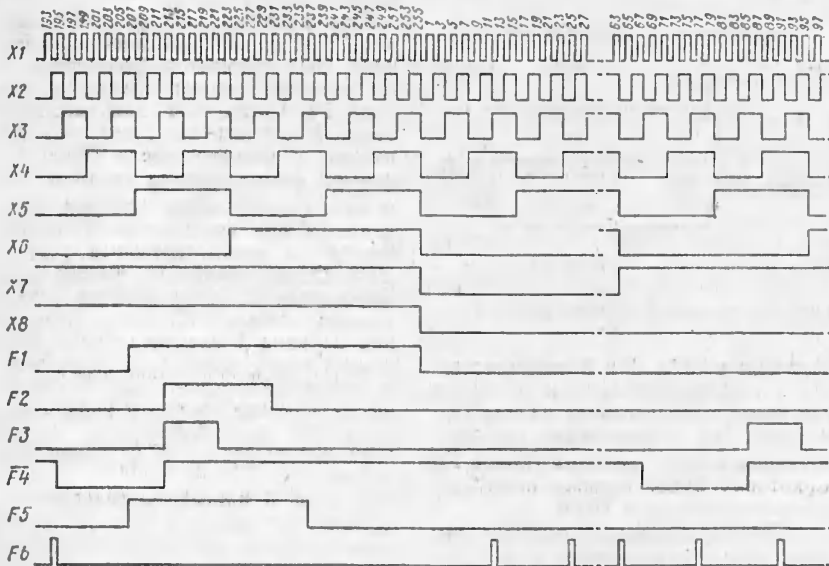


Рис. 2. Формирование сигналов горизонтальной дискретизации

\* Под F будем подразумевать и сигнал, и логическую функцию, описывающую данный сигнал.

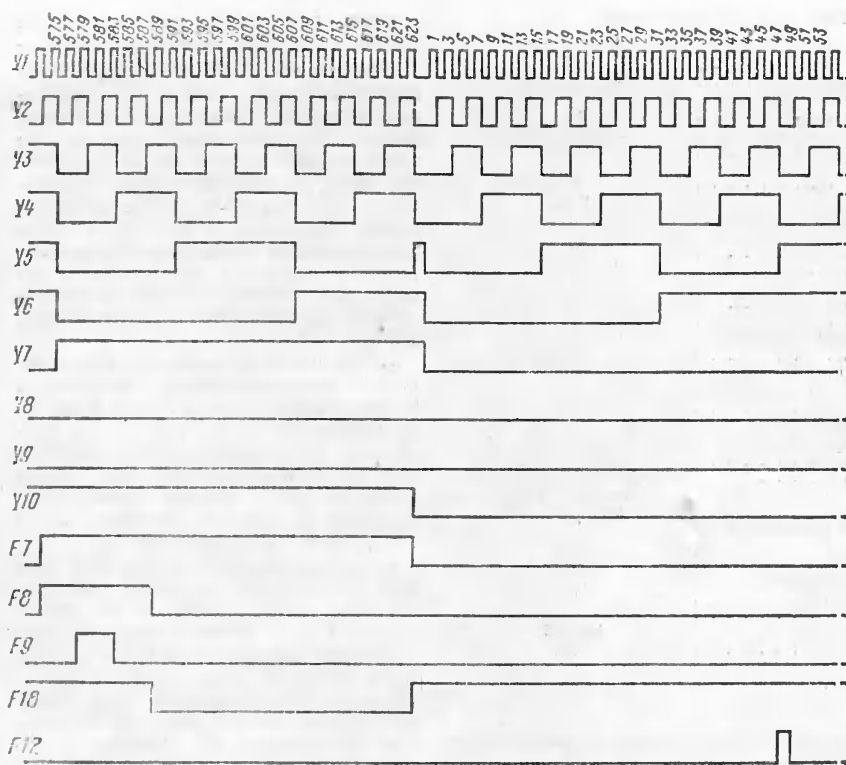


Рис. 3. Формирование сигналов вертикальной дискретизации

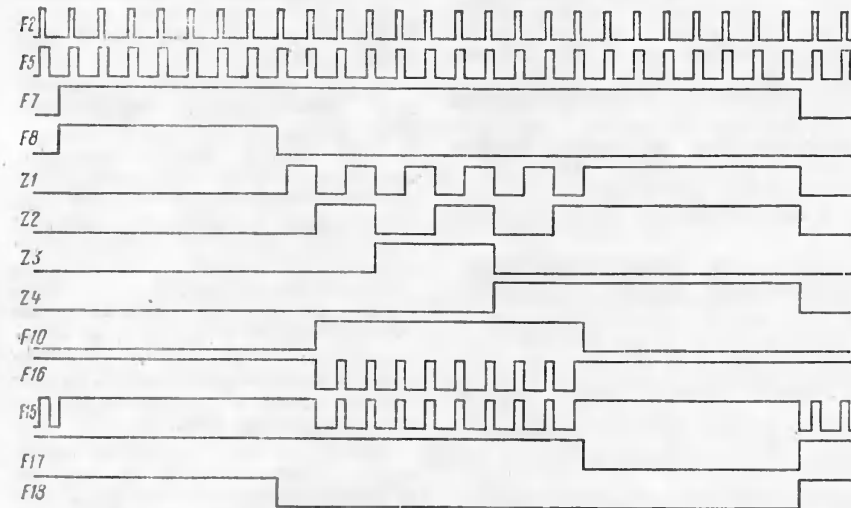


Рис. 4. Формирование сигналов управления цветовой синхронизацией

пия сигнала цветности (F15), импульсы цветовой синхронизации (F16) и сигнал управления вспомогательным счетчиком (F-17).

Определив состояния счетчиков, формирующих выходные сигналы, можно описать последние логическими функциями, которые минимизируем одним из способов [8]. Результаты минимизации логических функций, описывающих сигналы горизонтальной и вертикальной дискретизации, пред-

ставлены в табл. 1 и 2 соответственно; в таблицах указаны и состояния счетчиков, определяющих начало (а<sub>н</sub>) и конец (а<sub>к</sub>) формируемых сигналов. Функции в этих таблицах (кроме F4, о которой будет сказано ниже) запрограммированы в ПЛМ.

Исходная логическая функция сигнала F14 записывается в виде  $F14 = \overline{F8}F2 + F3F8\overline{F9} + F9\overline{F4}$ , а окончательная запись F14, запрограммиро-

ванная в ПЛМ, с учетом подстановки F4 из табл. 1, будет

$$F14 = \overline{F8}F2 + F3F8\overline{F9} + F9\overline{X3}X4X5\overline{X6}X7 + F9X2X3X4X5X6X7 + F9X4X5X6X7 + F9X6X7 + F9\overline{X7}.$$

Такая запись F14 (хотя она и несколько сложнее и занимает больше конъюнкторов в ПЛМ) позволяет не выводить сигнал F4 во внешние цепи, а освободившийся выход использовать для вывода других функций. На рис. 5 показано формирование сигнала F14.

Исходная логическая функция сигнала F13 выражается формулой

$$F13 = F1 + F7,$$

а при подстановке в нее F1 из табл. 2 получим окончательную запись F13, которая запрограммирована в ПЛМ:

$$F13 = X5\overline{X6}X7X8 + X6X7X8 + F7.$$

Рассмотрим получение импульсов F16 и F15.

В исходном состоянии, когда действует активная часть поля и высокий уровень сигнала F8 (рис. 4), вспомогательный счетчик DD2 удерживается по входу сброса в нулевом состоянии высоким уровнем сигнала F18. Логическая функция последнего имеет вид

$$F18 = \overline{F8}F7.$$

Ключ на элементах DD1.1, DD1.2 открыт, и импульсы сигнала F2 поступают на вход синхронизации вспомогательного счетчика DD2. Назначение конденсатора C1 (см. рис. 1) то же, что и конденсатора C2.

При появлении низкого уровня сигнала F18 со вспомогательного счетчика DD2 снимается блокировка, и он начинает считать импульсы сигнала F2. После того как вспомогательный счетчик отсчитает два импульса, в формирователе DD10 начинают формироваться сигналы F10 и F10, формирование которых оканчивается при поступлении 11-го импульса на вспомогательный счетчик DD2. Одновременно на выходе формирователя DD10 появляется низкий уровень сигнала F17, который, поступая на вход 1 элемента DD1.1, прерывает подачу импульсов F2 на вспомогательный счетчик DD2. По окончании действия высокого уровня сигнала F7 вспомогательный счетчик DD2 возвращается в исходное состояние.

В табл. 3 приведены значения состояний вспомогательного счетчика, определяющие начало и конец формируемых сигналов, и соответствующие этим сигналам минимизированные логические функции,

Таблица 1

Обозначение функции, сигнала	$a_n$	$a_k$	Выражение минимизированной логической функции
F1	208	255	$X5\overline{X6}X7X8 + X6X7X8$
F2	214	231	$X2X3\overline{X4}X5\overline{X6}X7X8 + X4X4X5\overline{X6}X7X8 + X4\overline{X5}X6X7X8$
F3	86	94	$X2X3\overline{X4}X5\overline{X6}X7 + X3\overline{X4}X5\overline{X6}X7 + X2X3X4X5\overline{X6}X7 + X1X2X3X4X5\overline{X6}X7$
F4	0	67	$X7 + X3\overline{X4}X5\overline{X6}X7 + X2X3X4X5\overline{X6}X7 + X4X5\overline{X6}X7 + X6X7$
F5	86 214 208	195 255 237	$X5\overline{X6}X7X8 + X4\overline{X5}X6X7X8 + X3\overline{X4}X5\overline{X6}X7X8 + X2X3X4\overline{X5}X6X7X8$
F6	13, 26, 39, 52, 65, 78, 91, 104, 117, 130, 143, 156, 169, 182, 195	—	$X1\overline{X2}X3X4\overline{X5}X6\overline{X7}X8 + X1X2\overline{X3}X4X5\overline{X6}X7\overline{X8} + X1X2X3\overline{X4}X5X6\overline{X7}X8 + X1X2X3X4\overline{X5}X6X7\overline{X8} + X1X2\overline{X3}X4X5X6\overline{X7}X8 + X1X2X3X4X5\overline{X6}X7X8 + X1\overline{X2}X3X4X5\overline{X6}X7\overline{X8} + X1X2\overline{X3}X4X5X6\overline{X7}X8 + X1X2X3\overline{X4}X5X6X7\overline{X8} + X1X2X3X4\overline{X5}X6X7X8$

Таблица 2

Обозначение функции, сигнала	$a_n$	$a_k$	Выражение минимизированной логической функции
F7	575	624	$Y1Y2Y3Y4Y5Y6\overline{Y7}Y8Y9Y10 + \overline{Y6}Y7\overline{Y8}Y9Y10 + \overline{Y5}Y6Y7\overline{Y8}Y9Y10 + \overline{Y1}Y2Y3Y4Y5Y6\overline{Y7}Y8Y9Y10$
F8	575	589	$Y1Y2Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y4}Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y3}Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6\overline{Y7}Y8Y9Y10$
F9	580	584	$Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y1}Y2Y3Y4Y5Y6Y7\overline{Y8}Y9Y10$
F11	625	—	$Y1\overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10$
F12	48 96 144 192 240 288 336 384 432 480 528	49 97 145 193 241 289 337 385 433 481 529	$\overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10 + \overline{Y2}Y3Y4Y5Y6Y7\overline{Y8}Y9Y10$

Исходные логические функции сигналов F15 и F16 выглядят так:

$$F15 = F5\overline{F7} + F7\overline{F10} + F5F10.$$

$$F16 = \overline{F10} + F5.$$

Подставив в эти выражения вместо F10 и  $\overline{F10}$  их значения из табл. 3, получим окончательные записи функций, которые запрограммированы в ПЛМ:

$$F15 = F5\overline{F7} + F7\overline{Z2Z3Z4} + F7Z1Z2Z3Z4 + F5Z2Z3Z4 + F5Z3Z4 + F5\overline{Z2Z3Z4} + F5\overline{Z1Z2Z3Z4},$$

$$F16 = \overline{Z2Z3Z4} + Z1Z2Z3Z4 + F5.$$

Сигналы F6 и F12 можно использовать для формирования испытатель-

## РЖ ВИНТИ, 1986

1Б192. Персональный компьютер Xep фирмы Apricot. Une machine puissante, multi-utilisateurs mais non compatible: Apricot xep. *Pham Duy Yul.*, "Sci. et vie micro", 1986 № 29, 63—64 (фр.)

Рассматривается персональный компьютер Xep фирмы Apricot (Великобритания), один из самых быстродействующих этого класса (напр., ЭВМ типа IBM PC-AT превосходит по быстродействию в 1,5—2 раза). Компьютер Xep состоит из центр. блока, клавиатуры, манипулятора типа «мышь» и блока питания мощностью 135 Вт. Высокое быстродействие обеспечивается за счет отказа от режима ожидания и большой частоты таймера (7,5 МГц вместо 6 МГц). Экран черно-белый с разрешающей способностью 800×400 точек или цветной с 640×350 точками 16 цветов из 64. Компьютер Xep не совместим с ЭВМ типа IBM PC-AT, но совместим с другими моделями Apricot. Его удобно использовать в многопостовом режиме или в составе локальных сетей; используется МП типа Intel 80286, ОЗУ имеет емк. 384 Кбайт, но может наращиваться до 896 Кбайт или даже до 4,9 Мбайт. Внешняя память на двух гибких НМД диаметром 89 мм емкостью 720 Кбайт или на одном гибком и одном жестком диске емк. 20 Мбайт. Операционная система MS-DOS, Xenix или MS-NET. Ил. 2.

## РЖ ВИНТИ, 1986

1Б189. Персональный компьютер VG 8235 фирмы Philips. Philips VG8235. *Garret Jann.*, "Sci. et vie micro", 1986, № 30, 41—43 (фр.)

Приводится описание нового персонального компьютера типа VG8235 фирмы Philips (Нидерланды), который работает в стандарте MSX2 и рекламируется как «семейный». Компьютер VG8235 построен на базе МП типа Z80A, частота таймера 3,58 МГц, операционная система MSXDOS, объем ОЗУ 128 Кбайт, объем памяти для видеотерминала 128 Кбайт, внешняя память 360 Кбайт. Монитор может быть использован как черно-белый, так и цветной. Последний имеет разрешающую способность 256×212 точек с 256 цветами. Программа представления информации позволяет воспроизводить линии различной толщины, получать эффект зеркального отражения по одной или двум осям, увеличивать или уменьшать изображения, копировать или деформировать их части, вводить в изображения тексты различных цветов, воспроизводить геометрические фигуры и т. п. Имеется возможность подключить печатающее устр-во, кассетный магнитофон, пульт управления для ипр. Ил. 4.

Обозначение функции, сигнала	$a_{II}$	$a_K$	Выражение минимизированной логической функции
F10	2	10	$Z\bar{2}\bar{3}\bar{Z}4 + Z\bar{3}\bar{Z}4 + \bar{Z}\bar{2}\bar{3}\bar{Z}4 + \bar{Z}1\bar{2}\bar{Z}3\bar{Z}4$
F10	0	1	$\bar{Z}\bar{2}\bar{3}\bar{Z}4 + Z1\bar{2}\bar{Z}3\bar{Z}4$
F17	11	—	$\bar{Z}1\bar{2}\bar{Z}3\bar{Z}4$

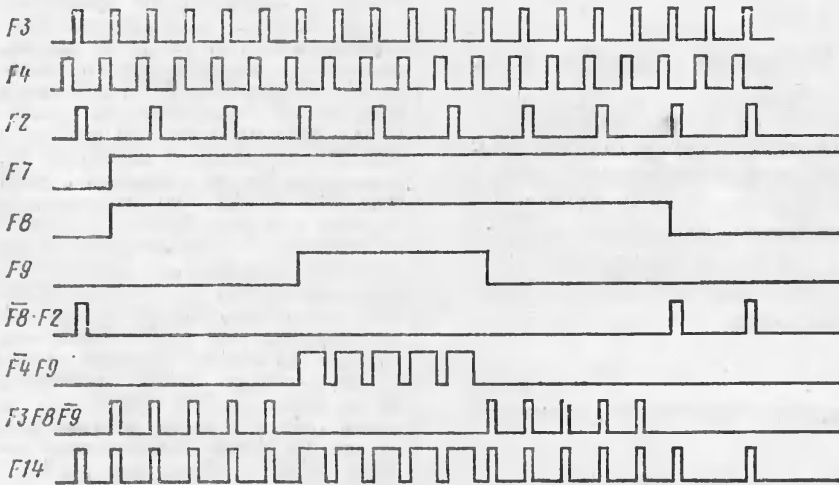


Рис. 5. Формирование смеси синхронизирующих импульсов

ных сигналов, например сетчатое поле, шахматное поле и др.

Программирование ПЛМ осуществляется в соответствии с рекомендациями по программированию, изложенными в технических условиях на микросхемы КР556РТ1.

Телефон для справок: 22-57-49, г. Омск.

## ЛИТЕРАТУРА

1. Овечкин М. А. Любительские телевизионные игры.— М.: Радио и связь, 1985 г.
  2. Соловейчик И. Е. Дисплей в системах с ЭВМ.— М.: Сов. радио, 1979.
  3. Гуглин И. Н. Телевизионные игровые автоматы и тренажеры.— М.: Радио и связь, 1982.
  4. Краснов С. К., Иванов В. Г. Контроль и настройка цветных телевизионных приемников.— М.: Связь, 1973.
  5. ГОСТ 7845—79. Система вещательного телевидения. Основные параметры. Методы измерений.— М.: Стандарт, 1979.
  6. Иванов В. Программируем телевизионный синхронизатор // Радио, телевизия, электроника.— 1985.— № 8.— С. 7—10.
  7. Березенко А. И. и др. Микропроцессорные комплекты повышенного быстродействия.— М.: Радио и связь, 1981.
  8. Поспелов Д. А. Логические методы анализа и синтеза схем.— М.: Энергия, 1968.
- Статья поступила 23 января 1986 г.

## Пятиугольник «МП»

В №7 за 1984 г. был напечатан тест начинающего автора «МП». Предлагаемые советы помогут ему в написании статьи.

В журнале «Microros. Rev. Lett» (1982.— Vol. 42.— P. 747) была опубликована небольшая статья одного из редакторов журнала Дж. Тригга, в которой дается ряд рекомендаций по улучшению грамматического стиля авторам, направляющим свои статьи в «M. R. L.». Ввиду очевидной важности затронутой в статье темы, статья была затем перепечатана в журналах «BELL-COURRIER» и «ЭВТ-курьер» (в переводе на русский язык). Последний перевод и предлагается вниманию читателя.

1. Заменяя существительные местоимениями, позаботьтесь о правильном его согласовании.
2. Между нас говоря: падеж местоимения тоже важен.
3. Если вы хотите использовать глагол, то спрягать его нужно правильно, а не как того захотит автор.
4. Глагол, кроме того, всегда должен согласовываться в числе с существительными.
5. Не надо нигде не использовать лишних отрицаний.
6. Плохо зная грамматику, сложные конструкции должны употребляться с осторожностью.
7. Которые являются придаточными предложениями, составлять надо правильно.
8. Мы хотим ответить, что менять лицо, от имени которого ведется изложение, автор этих строк не рекомендует.

9. Что касается незаконченных предложений.

10. Автор использующий причастные обороты должен не забывать о пунктуации.

11. В письмах статьях докладах ставьте запятые при перечислении.

12. Не используйте запятые, там, где они не нужны.

13. Вводные слова однако следует выделять запятыми.

14. Ставьте, где надо, твердый знак или хотя бы апостроф; объем статьи так все равно не сэкономит.

15. Не сокращайте!

16. Проверьте в тексте пропущенных слов.

17. Автор должен железно просечь насчет статьи: хочешь не слабо выступить — завязывай с жаргоном.

18. Если неполные конструкции — плохо.

19. Маленькое замечание о повторениях, которые иногда встречаются в статьях, которые печатаются в журналах, которые издаются и у нас, и за рубежом, которые иногда затуманивают мысль, которую хотел высказать автор, о которых мы и хотели сделать это замечание.

20. По нашему глубокому убеждению, мы полагаем, что автор, когда он пишет статью, определенно не должен приобретать дурную привычку, заключающуюся в том, чтобы использовать много ненужных слов, которые в действительности совершенно не являются необходимыми для того, чтобы выразить свою мысль.

21. Метафора — это гвоздь в ботинке и лучше ее выполоть.

22. Неделите не делимое и не соединяйте разное, а кое что пишете через дефис.



## ОДНОКРАТНО ПРОГРАММИРУЕМЫЕ ПЗУ СЕРИИ КР556

Однократно программируемые ПЗУ серии КР556 выполнены по планарно-эпитаксиальной технологии, тип логики — ТТЛ с диодами Шотки. Микросхемы этой серии обладают высоким быстродействием (время выборки не более 85 нс) и относятся к числу наиболее распространенных среди однократно программируемых ПЗУ. Могут применяться в различных устройствах вычислительной техники для хранения программ, констант, системного программного обеспечения в микропроцессорных системах и устройствах.

В состав серии КР556 входят ПЗУ с 8- и 4-разрядной организацией. Такая организация ПЗУ является экономичной и наиболее полно удовлетворяет потребностям широко распространенных микропроцессорных систем с байтовой обработкой данных. Номенклатура однократно программируемых ПЗУ серии КР556 и их технические характеристики представ-

лены в табл. 1. Значения предельно допустимых режимов эксплуатации микросхем серии КР556 приведены в табл. 2.

## Основные принципы программирования

В качестве элементов запоминания в микросхемах серии КР556 используются ячейки памяти с плавкими нитридовыми переключателями. Процесс программирования микросхем данного типа сводится к разрушению плавких переключателей в необходимых местах. При этом на адресные входы микросхем подается код адреса, а на выходы — импульсы программирования определенной амплитуды и длительности\*. Для обеспечения качества программирования микросхемы с записанной информацией подвергаются электротермотренировке в течение не менее 168 ч при температуре 125 °С с последующим контролем правильности записанной информации путем

проверки работоспособности и электрических параметров.

При определении объема заказа микросхем потребитель должен руководствоваться значением коэффициента программирования. Коэффициент программирования — отношение числа микросхем, у которых после программирования правильно записана информация и электрические параметры соответствуют установленным нормам, к общему числу микросхем, подвергнутых программированию.

Коэффициент программирования гарантируется предприятием-изготовителем при определенных объемах поставки в зависимости от типа микросхем.

Для микросхем типа КР556РТ4, КР556РТ4А, КР556РТ5, КР556РТ11, КР556РТ15, КР556РТ18 коэффициент программирования гарантируется более 0,5 при поставке до 1000 шт.; для микросхем КР556РТ4, КР556РТ5 — более 0,65; для микросхем КР556РТ12...КР556РТ16 и КР556РТ18 более 0,7; для микросхем КР556РТ4А, КР556РТ11, КР556РТ17 — более 0,9 при поставке свыше 1000 микросхем. Указанные значения коэффициентов программирования гарантируются при выполнении потребителем требований руководств по программированию и могут уточняться предприятием-изготовителем.

Предприятие-изготовитель оставляет за собой право поставлять ПЗУ, имеющие начальную информацию не более, чем в четырех ячейках матрицы. Это условие оговаривается в ТУ, а ячейки с начальной информацией указываются в сопроводительном документе. При записи информации в ПЗУ, у которых имеются ячейки с начальной информацией, потребителю необходимо выбрать такую программу, для которой записываемая информация в этих ячейках совпадает с начальной или не требуется последующее считывание информации из этих ячеек.

**Надежность.** Гарантийная наработка на отказ 20 000 ч в пределах гарантийного срока хранения (15 лет) запрограммированных микросхем. Срок хранения запрограммированных микросхем включает в себя срок хранения незапрограммированных микросхем. Срок хранения незапрограммированных микросхем в упаковке предприятия-изготовителя при хранении в отапливаемых складах не более шести месяцев, в том числе не более трех месяцев на складе предприятия-

Таблица 1

## Технические характеристики

Микросхема	Функциональное соответствие	Основные технические характеристики				Тип корпуса	Номер ТУ
		информационная емкость (бит) и организация (слов x разряд)	время выборки, нс	ток потребления, мА	тип выхода		
КР556РТ4	3601	1К (256 × 4)	70	130	ОК	238.16-2	348.322-04ТУ
КР556Т4АР	3601	1К (256 × 4)	45	130	ОК	238.16-2	348.322-04ТУ
КР556РТ5	3604	4К (512 × 8)	70	190	ОК	239.24-2	348.322-05ТУ
КР556РТ11	93427С	1К (256 × 4)	45	130	ТС	238.16-2	348.322-11ТУ
КР556РТ12	N82S136	4К (1К × 4)	60	140	ОК	2104.18-5	348.322-12ТУ
КР556РТ13	N82S137	4К (1К × 4)	60	140	ТС	2104.18-5	348.322-13ТУ
КР556РТ14	DM87S184	8К (2К × 4)	60	140	ОК	2104.18-5	348.322-14ТУ
КР556РТ15	DM87S185	8К (2К × 4)	60	140	ТС	2104.18-5	348.322-15ТУ
КР556РТ17	3624А	4К (512 × 3)	50	175	ТС	239.24-2	348.322-17ТУ
КР556РТ16	HM—76641-5	54К (8К × 8)	85	190	ТС	239.24-2	348.322-16ТУ
КР556РТ18	HM—77661-5	16К (2К × 8)	60	180	ТС	239.24-2	348.322-18ТУ

Таблица 2

## Предельно допустимые значения параметров микросхем серии КР556

Параметр	Обозначение	Норма	
		не менее	не более
Напряжение питания, В	U <sub>cc</sub>	4,75	5,25
Входное напряжение низкого уровня, В	U <sub>IL</sub>	0	0,5
Входное напряжение высокого уровня, В	U <sub>IH</sub>	2,4	4,5
Входной ток, мА	I <sub>I</sub>	—0,25	—

\* См. тематическую подборку статей «Учись работать с ПЗУ», — 1985, — 3. — С. 72—87.

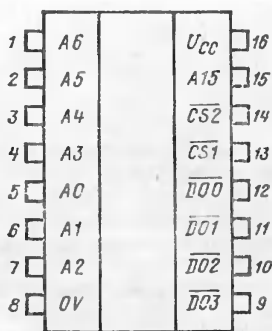


Рис. 1. Условное графическое изображение микросхем KR556PT4, KR556PT4A, KR556PT11

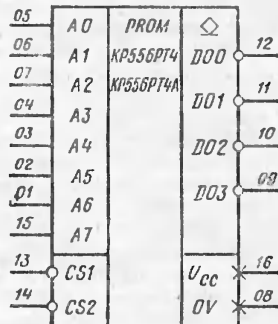


Рис. 2. Условное графическое обозначение микросхем KR556PT4, KR556PT4A с функциональным расположением выводов

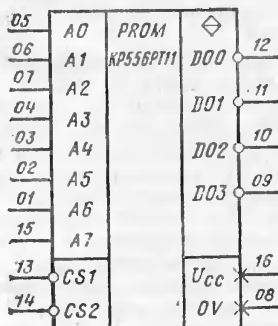


Рис. 3. Условное графическое обозначение микросхемы KR556PT11 с функциональным расположением выводов

изготовителя. Срок хранения незапрограммированных микросхем исчисляется с даты их изготовления, указанной в маркировке микросхем.

Ниже рассматриваются основные технические характеристики, электрические параметры, структурные схемы, временные диаграммы работы микросхем KR556PT4, KR556PT4A, KR556PT11. В последующих выпусках «Справочной информации» будет приведено описание микросхем KR556PT5, KR556PT17, KR556PT12, KR556PT13, KR556PT14, KR556PT15, KR556PT16, KR556PT18 и методика их программирования.

**Режимы работы микросхем KR556PT4, KR556PT4A и KR556PT11**  
 Микросхемы KR556PT4, KR556PT4A и KR556PT11 представляют собой однократно программируемые ПЗУ емкостью 1024 бита, с организацией 256 4-разрядных слов. Условное графическое обозначение микросхем приведено на рис. 1—3, а назначение выводов — в табл. 3. Электрическая структурная схема представлена на рис. 4.

Таблица 3

Назначение выводов микросхем KR556PT4, KR556PT4A, KR556PT11

Вывод	Назначение
1...4	Адресные входы A6...A3
5...7	Адресные входы A0...A2
8	Общий, 0
9...12	Выходы, DO3...DO0
13...14	Входы выбора микросхемы CS1, CS2
15	Адресный вход A7
16	Напряжение источника питания, 5 В

с кодом, подаваемым на адресные входы A0...A2.

Считанное 4-разрядное слово через усилители считывания U0...U3 поступает на выходы DO0...DO3. Управление усилителями считывания осуществляется схемой разрешения выборки при поступлении на ее входы CS1 и CS2 (выбор микросхемы) напряжения низкого уровня код («00»). Использование двух сигналов CS позволяет выбирать микросхемы при создании больших объемов ПЗУ.

Для микросхем KR556PT4 и KR556PT4A усилители считывания имеют выходы с открытым коллектором, для микросхем KR556PT11 с тремя состояниями (состояние «выключено»). Перевод выходов микросхемы KR556PT11 в состояние «выключено» осуществляется при подаче на входы CS1, CS2 любого кода, отличного от «00».

В исходном состоянии (до программирования) в микросхемах KR556PT4, KR556PT4A и KR556PT11 по всем адресам и разрядам записан низкий уровень («Лог.0»).

При программировании микросхем код адреса подается на адресные входы A0...A7, а данные — на выходы DO0...DO3. Запись «Лог.1» в соответствующие разряды осуществ-

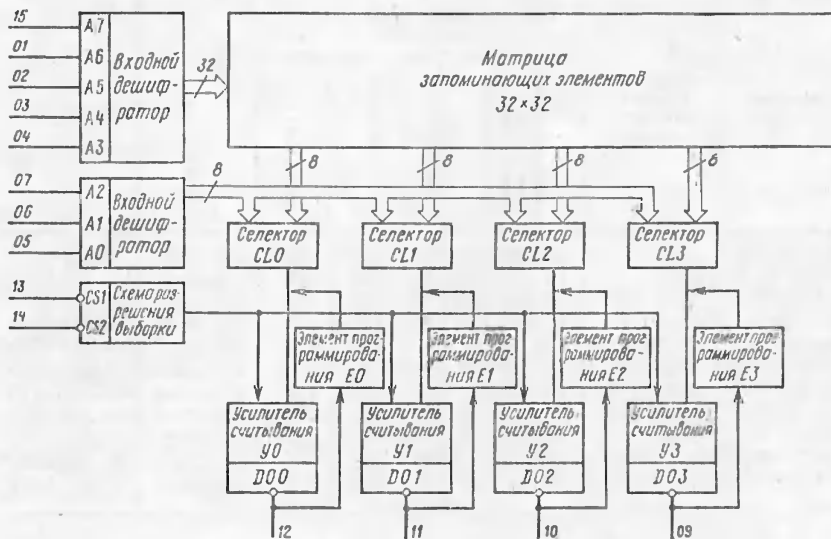


Рис. 4. Электрическая структурная схема

Матрица запоминающих элементов микросхем KR556PT4, KR556PT4A и KR556PT11 имеет организацию 32 строки на 32 столбца. Выбор одной из 32 строк осуществляет входной дешифратор, на который подается код адреса A3...A7. Выбранная строка (32 столбца) содержит восемь 4-разрядных слов. Выбор одного из этих слов обеспечивается селекторами CLO...CL3, управляемыми выходным дешифратором. Последний формирует управляющие сигналы в соответствии

является через элементы программирования (E0...E3) путем пережигания перемычек. Параметры сигналов, подаваемых на выходы DO0...DO3 в режиме программирования, оговорены в инструкции по программированию.

Принцип работы микросхем поясняется таблицей истинности (табл. 4). Таблица истинности приведена для положительной логики; в ней указаны напряжения, подаваемые на выходы микросхем KR556PT4, KR556PT4A и

Таблица истинности

Входы		D00...D03			Режим работы
CS1	CS2	KP556PT4	KP556PT4A	KP556PT11	
0	0	0/1	0/1	0/1	Считывание
Любая комбинация, не совпадающая с предыдущей		1	1	Z	Хранение

Таблица 5

## Основные электрические параметры

Наименование параметра, единица измерения	Обозначение	Норма			Режим измерения
		KP556PT4	KP556PT4A	KP556PT11	
Выходное напряжение низкого уровня, В, не более	$U_{DOL}$	0,5	0,5	0,5	$U_{CC}=4,75 В$ $U_{IL}=0,8 В$ $U_{IH}=2,0 В$ $I_{DOL}=-15 мА$
Выходное напряжение высокого уровня, В, не менее	$U_{DOH}$	—	—	2,4	$U_{CC}=4,75 В$ $U_{IL}=0,8 В$ $U_{IH}=2,0 В$ $I_{DOH}=-2,0 мА$
Входной ток низкого уровня, мА, не менее	$I_{IL}$	-0,25	-0,25	-0,25	$U_{CC}=5,25 В$ $U_{IL}=0,5 В$
Входной ток высокого уровня, мкА, не более	$I_{IH}$	40	40	40	$U_{CC}=5,25 В$ $U_{IH}=4 В$
Выходной ток высокого уровня, мкА, не более	$I_{DOH}$	100	100	—	$U_{CC}=5,25 В$ $U_{IH}(CS)=2 В$
Выходной ток низкого уровня в состоянии «Выключено», мкА, не менее	$I_{OZL}$	—	—	-50	$U_{CC}=5,25 В$ $U_{DOL}=0,5 В$
Выходной ток высокого уровня в состоянии «Выключено», мкА, не более	$I_{OZH}$	—	—	50	$U_{CC}=5,25 В$ $U_{DOH}=5,25 В$
Ток потребления, мА, не более	$I_{CC}$	130	130	130	$U_{CC}=5,25 В$

KP556PT11 при различных режимах работы. Уровни отсчета входных и выходных параметров микросхем показаны на рис. 5 и 6. Основные электрические параметры показаны в табл. 5, временные параметры — в табл. 6.

## Указания по применению и эксплуатации

При применении микросхем на всех этапах технологического процесса

производства аппаратуры следует принимать меры по их защите от статического электричества. Допустимое значение статического потенциала 30 В. В составе радиоэлектронной аппаратуры необходимо использовать микросхемы, совместимые по вход-

Рис. 6. Уровни отсчета входных и выходных параметров микросхемы KP556PT11

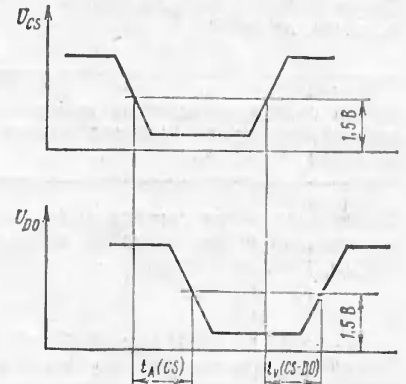
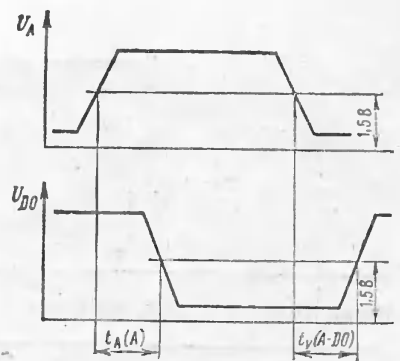
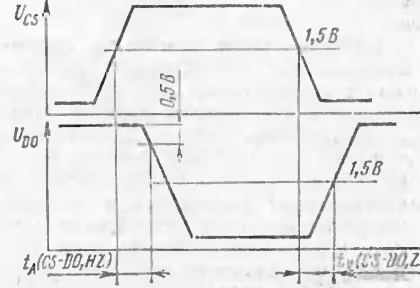
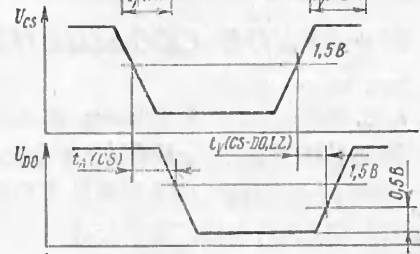
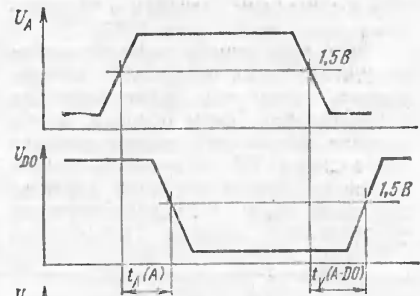


Рис. 5. Уровни отсчета входных и выходных параметров микросхем KP556PT4 и KP556PT4A



Временные параметры микросхем

Параметр	Обозначение	Нормы, не			Примечание
		КР556РТ4	КР556РТ4А	КР556РТ11	
Время выборки адреса, не более	$t_A(A)$	70	45	45	1)
Время выборки сигнала выбора микросхемы, не более	$t_A(CS)$	30	25	25	1)
	$t_A(CS - DO, HZ)$	—	—	25	2)
Время сохранения сигнала выходной информации после сигнала адреса, не более	$t_V(A - DO)$	70	45	45	1)
Время сохранения сигнала выходной информации после сигнала выбора микросхемы, не более	$t_V(CS - DO)$	30	25	—	1)
	$t_V(CS - DO, LZ)$	—	—	25	1)
	$t_V(CS - DO, HZ)$	—	—	25	2)

Примечание: 1)  $U_{CC}=5B$ ;  $C_L=30$ ;  $R_{L1}=300$  Ом;  $R_{L2}=620$  Ом. Сопротивление нагрузки  $R_{L1}$  включается между выводом 16 и проверяемым выходом (выводы 9...12); сопротивление  $R_{L2}$  и емкость  $C_L$  — между проверяемым выходом (выводы 9...12) и выводом 8.

2)  $U_{CC}=5B$ ;  $C_L=30$ ;  $R_{L1}=1000$  Ом.

ним и выходным сигналам с параметрами микросхем серии КР556.

При организации цепей питания на печатных платах необходимо предусмотреть установку развязывающих конденсаторов таким образом, чтобы питание микросхемы соответствовало требованиям ТУ. В процессе ремонта аппаратуры и контроля параметров микросхем в контактирующих устройствах заменять микросхемы

можно только при отключенных источниках питания. Тепловой режим микросхем должен быть таким, чтобы температура на корпусе не превышала  $70^\circ C$ .

(Подготовлено т. Воробьевой Н. Н.).  
Телефон для справок 536-57-55,  
Москва.

Статья поступила 15 декабря 1986 г.

## КРАТКОЕ СООБЩЕНИЕ

УДК 681.326—181.4

А. В. Найденов, А. А. Туманов, И. Е. Комаров, В. А. Романенков

### МИКРОЭВМ «ИСКРА 226» В СИСТЕМЕ ПРОЕКТИРОВАНИЯ КОНТРОЛЛЕРОВ НА БАЗЕ БИС КР580

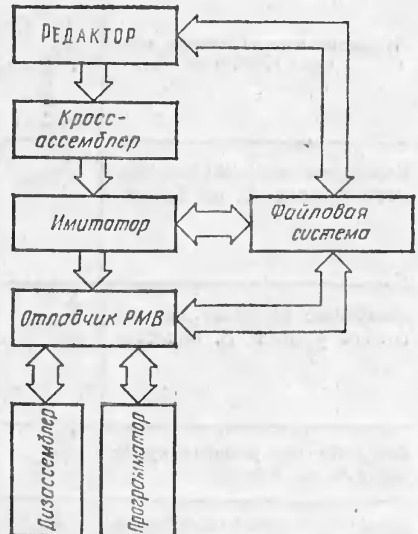
Проектирование и отладка микропроцессорных контроллеров, не имеющих традиционных для ЭВМ периферийных устройств и средств программирования, требуют наличия систем разработки. Такие системы базируются на мини- и микроЭВМ и обеспечивают разработку и отладку микропроцессорных устройств в среде кроссового программирования. Помимо имитационного способа отладки в таких системах используется

спутниковая микроЭВМ для отладки в реальном масштабе времени с подключением к ней периферийных устройств и блоков, дополняющих ее до конкретного разрабатываемого устройства. Архитектура микроЭВМ должна совпадать с архитектурой разрабатываемого микропроцессорного контроллера.

Смоленским СКТБ СПУ на базе ЭВМ «Искра 226» создана система «МИКРОС-Т» для проектирова-

ния микроконтроллеров, построенных на БИС серии КР580. При этом в качестве базовой — архитектура контроллера «Электроника К1-20». Это позволяет использовать в разрабатываемых контроллерах его монитор и программы арифметики с плавающей запятой.

Система «МИКРОС-Т» состоит из микроЭВМ «Искра 226» и подключенной к ней через приборный интерфейс спутниковой микроЭВМ «МИКРОС-РПМ», построенной на основе контроллера «Электроника К1-20» с дополнительным ОЗУ (4К байт), программатором ППЗУ и источником питания.



Структура программного обеспечения «МИКРОС-Т»

Система проектирования работает в четырех основных режимах: подготовки программы, имитационной отладки, отладки в реальном масштабе времени и программирования ППЗУ. Указанные выше режимы работы поддерживаются двумя программами: КРОСС-580 и ОТЛАДЧИК РМВ (см. рисунок). Необходимое условие работы программы ОТЛАДЧИК РМВ — связь между микроЭВМ «Искра 226» и «МИКРОС РПМ» через БИС параллельного интерфейса (КР580ВВ55А).

Микропроцессорный контроллер с помощью системы «МИКРОС-Т» проектируется за шесть этапов: подготовка текста программы, получение объектного модуля, имитационная отладка программы, отладка макета системы пользователя, отладка в реальном масштабе времени, запись отлаженной программы в ППЗУ.

Статья поступила 20 ноября 1986 г.

УДК 681.326—181.4

Воробьев А. Д., Кнеллер Э. Г., Пац В. Б. ППЭВМ «Истра»: архитектура, технические характеристики // Микропроцессорные средства и системы, 1987.— № 1.— С. 15.

Характеризуется одноплатая ППЭВМ «Истра» с трехпроцессорной архитектурой, 4-портовым ОЗУ (1256М байт), ПЗУ объемом 64К байт, эмулирующая персональные ЭВМ на базе МПК БИС серий КР580 и КР1810.

UDC 681.326-181.4

Vorobiev A. D., Kneller E. C., Patz V. B. Professional personal computer «ISTRA»: architecture and technical specification. // Microprocessor devices and systems.— 1987.— N. 1.— P. 15.

A description of single-board professional personal computer with 3-processor architecture, 4-port 1.256 MB RAM, 64 KB ROM is given. Computer can emulate 8- and 16-bit personal computers using КР580 or КР1810 CPUs.

УДК 681.322.1

Вигдорчик Г. В., Леонов П. П., Климович В. П., Вохменцев М. Я., Семик В. П. Персональная ЭВМ ПК-11 // Микропроцессорные средства и системы.— 1987.— № 1.— С. 16.

В краткой форме рассматриваются характеристики персональной ЭВМ ПК-11, выполненной на основе микропроцессора К1801ВМ2 и БИС серии К580.

UDC 681.322.1

Vigdorichik G. V., Leonov P. P., Klimkovich V. P., Vokhmentzev M. Ya., Semik V. P. PK-11 personal computer. Microprocessor devices and systems.— 1987.— № 1.— P. 16.

A brief description of 16-bit personal computer using К1801ВМ2 CPU with LSI-11 compatible instruction set and КР580 peripheral LSIs.

УДК 681.322.2

Вигдорчик Г. В., Вохменцев М. Я., Климович В. П., Леонов П. П. Персональная ЭВМ «Квант» // Микропроцессорные средства и системы.— 1987.— № 1.— С. 18.

Рассмотрена профессиональная персональная ЭВМ, сравнимая по системе команд, программному обеспечению, возможностям использования широкого набора периферийных устройств и быстродействию с миниЭВМ СМ-4.

UDC 681.322.2

Vigdorichik G. V., Vokhmentzev M. Ya., Klimkovich V. P., Leonov P. P. «Quant» personal computer // Microprocessor devices and systems.— 1987.— N. 1.— P. 18.

Technical description of new professional personal computer is given. The computer has SM-4-compatible instruction set and software-support, and has comparable operation speed and the same variety of peripheral.

УДК 681.326

Алексенко А. Г., Глазков М. А., Галытсын А. А. Высоконадежная ПЭВМ на базе БИС К1810ВМ86 // Микропроцессорные средства и системы.— 1987.— № 1.— С. 21.

Рассматривается высокопроизводительная трехпроцессорная микроЭВМ, для обеспечения достоверной работы которой применены специальные встроенные средства самодиагностики. Вычислительное ядро системы составляют БИС К1810ВМ86 и К1810ВМ87. В качестве диагностического узла к ним подсоединена однокристалльная микроЭВМ КМ1816ВЕ48, способная функционировать и анализировать состояние системы, даже когда последняя полностью неработоспособна. Выбор типа процессорных БИС определил используемую ОС CP/M-86, для которой дается краткое описание.

UDC 681.326

Aleksenko A. G., Glazkov M. A., Galyt-syn A. A. A reliable PC with К1810ВМ86 CPU. // Microprocessor devices and systems, 1987.— N. 1.— P. 21.

The article presents powerful three-processor microcomputer with built-in self-diagnostic hardware, which increases reliability of the computer. Two processors (К1810ВМ86 and К1810ВМ87) constitute main processor of the system, while the third one (КМ1816ВЕ48) serves for diagnostics and can operate properly even when the whole system is totally inoperable. The computer works under CP/M-86 operating system.

УДК 681.3.06

Брябрин В. М., Блинов Д. М. Интегрированная система для решения прикладных задач // Микропроцессорные средства и системы.— 1987.— № 1.— С. 28.

Рассматривается краткая характеристика интегрированных пакетов программ и особенности их использования в контексте построения систем обработки информации. Приведен пример использования пакета Framework в системе обработки информации для сельхозпредприятий на промышленной основе.

UDC 681.3.06

Bryabrin V. M., Blinov D. M. Integrated software systems solve applied problems. // Microprocessor devices and systems, 1987.— N. 1.— P. 28.

The authors give brief review of integrated software packages and show some details of their application in data management systems. The method of using «Framework» software kit in data management system designed for industrial agricultural enterprises is described as an illustration.

УДК 681.325.5

Пилипович В. А., Есман А. К., Ермилов А. А., Савченко А. А. 16-разрядный микроконтроллер со встроенными средствами поиска неисправностей с помощью сигнатурного анализа // Микропроцессорные средства и системы. — 1987. — № 1. — С. 46.

Даны аппаратные и программные характеристики 16-разрядного микроконтроллера (на базе БИС К1801ВМ1), управляющего устройством ввода изображений в мини-ЭВМ СМ-4.

UDC 681.325.5

Pilipovich V. A., Yesman A. K., Yermilov A. A., Savchenko A. A. 16-bit microcontroller with built-in signature analysis diagnostic unit // Microprocessor devices and systems. — 1987. — N. 1. — P. 46.

Hardware and software features of 16-bit microcontroller with K1801BM1 CPU used in videodigitizer for SM4 minicomputer are reviewed.

УДК 681.32

Соколовский А. С., Яковлев Н. И., Смолин А. Т., Сытник М. Г. Комбинированный цифровой прибор для диагностирования неисправностей микропроцессорных систем // Микропроцессорные средства и системы. — 1987. — № 1. — С. 50.

Даны функциональные и технические характеристики многофункционального прибора для диагностирования микропроцессорных систем средствами логического и сигнатурного анализа, контактных и бесконтактных измерений электрических сигналов и импульсного стимулирования.

UDC 681.32

Sokolovsky A. S., Yakovlev N. I., Smolin A. T., Sytnik M. G. Combined digital diagnostic instrument for microprocessor system troubleshooting. // Microprocessor devices and systems. — 1987. — N. — P. 50.

The article features multifunction stand-alone diagnostic unit type 43305 designed for search and exact localization of troubles in microprocessor systems using non-destructive static and dynamic current sense methods. The instrument is useful for tests during development, manufacturing and service stages.

УДК 681.322.1

Гайдучок Р. М., Шумский Г. А. Портативная система отладки — тестер «САДКО» // Микропроцессорные средства и системы. — 1987. — № 1. — С. 63.

Даны характеристики системы автоматической диагностики, контроля и отладки («САДКО»), позволяющей отладить аппаратную часть, написать или скорректировать и отладить прикладные программы и запрограммировать ППЗУ для устройств, выполненных на базе БИС КР580ВМ80А.

UDC 681.322.1

Gayduchok R. M., Shumsky G. A. Portable microprocessor development system «SADKO» // Microprocessor devices and systems. — 1987. — N. 1. — P. 63.

Main technical features of automatic diagnostic, development and test system for КР580 microprocessor family are given. The system facilitates hardware and software development and debugging and performs PROM programming in the field.

УДК 681.326.74

Бородин С. М., Зайцев В. Л., Новиков Ю. В. Быстродействующий логический анализатор для аппаратно-программных комплексов разработки микропроцессорных систем // Микропроцессорные средства и системы. — 1987. — № 1. — С. 65.

Определена структура и базовые модули доступных для широкого круга пользователей логических анализаторов с быстродействием до 200 МГц с наращиваемыми разрядностью и быстродействием.

UDC 681.326.74

Borodin S. M., Zaitsev V. L., Novikov Yu. V. High-speed logic analyser for hardware/software microprocessor development systems. // Microprocessor devices and systems. 1987. — N. 1. — P. 65.

The structure and basic units for widely available logic analysers are discussed. The instruments can work at up to 200 MHz sampling frequency and have expandable word length and increaseable sampling frequency.

УДК 681.325

Щелкунов Н. Н., Дианов А. П. Одноплатаный 16-разрядный микроконтроллер общего назначения // Микропроцессорные средства и системы. — 1987. — № 1. — С. 87.

Предложена схема одноплатаного 16-разрядного микроконтроллера, построенного на базе высокопроизводительного микропроцессора К1810ВМ86. Микроконтроллер является функционально законченным программируемым системным ядром общего назначения с полным набором средств для поддержки работы в режиме реального времени. Обеспечена возможность многоплатаного расширения функций модуля.

UDC 681.325

Shelkunov N. N., Dianov A. P. A single-board 16-bit microcontroller for multiple applications. // Microprocessor devices and systems. — 1987. — N. 1. — P. 87.

A circuit diagram for single-board 16-bit microcontroller built around powerful CPU К1810ВМ86 is proposed. The microcontroller is a complete programmable system kernel module and has all necessary circuitry for real-time operation support. The system can be expanded by add-on boards.

# МИКРОПРОЦЕССОРНАЯ ТЕМАТИКА

## В КНИГАХ ИЗДАТЕЛЬСТВА «РАДИО И СВЯЗЬ»

Книги по микропроцессорной тематике занимают видное место в литературе, выпускаемой издательством «Радио и связь», причем с каждым годом растет число изданий, имеющих прикладную направленность. Здесь речь пойдет лишь о некоторых изданиях, вышедших в 1986 году, или планируемых к выпуску в обозримой перспективе.

Сначала о выпущенных книгах. Практические вопросы проектирования микропроцессорных устройств и систем на их основе рассмотрены в работе Б. В. Шевкопляса «Микропроцессорные структуры. Инженерные решения». В ней дано порядка ста оригинальных структурных и схемных решений, в большинстве своем признанных изобретениями. Вошедшие в книгу материалы предварительно обсуждались несколькими потоками слушателей факультета повышения квалификации при Московском институте электронной техники и высказанные ими замечания по возможности были учтены автором. К достоинствам книги, на наш взгляд, следует отнести простоту и лаконичность изложения материала.

В традиционной серии Массовая библиотека инженера «Электроника» вышла книга В.-Б. Абрайтиса, С. Ю. Седаускаса и А.-В. В. Пятраускаса «Микропроцессорный комплект БИС высокого быстродействия К1800». Авторы описывают структурную ор-

ганизацию, схемотехнические решения, принцип работы, выполняемые функции, типовые схемы применения, электрические параметры и особенности использования данного микропроцессорного комплекта. Наряду с этим в книге раскрывается специфика построения принципиальных и функциональных схем БИС на эмиттерно-связанной логике, их конструктивно-технологические особенности, обеспечивающие высокую скорость выполнения логических операций при минимально потребляемой мощности. Небольшая по объему книга окажет практическую помощь инженерам-проектировщикам электронно-вычислительной аппаратуры.

Микропроцессорной технике уделяется все большее внимание и на страницах учебной литературы. В качестве примера можно указать на пособие М. Ф. Пономарева и Б. Г. Коноплева «Конструирование и расчет микросхем и микропроцессоров» для студентов вузов, обучающихся по специальности «Конструирование и производство электронно-вычислительной аппаратуры».

Вышла в свет книга Ч. Юэна, К. Бичема и Дж. Рсбинсона «Микропроцессорные системы и их применение при обработке сигналов» (перевод с английского). Структурно книга разделена на две части. Первая ее часть рассчитана практически на неподготовленного читателя, вво-

дит его в различные аспекты технологии микропроцессорных систем; может быть полезна и разработчикам этих систем. Вторая часть книги рассчитана на читателя, знакомого с различными аспектами сбора данных и обработки сигналов на ЭВМ, которого уже интересуют вопросы применения микропроцессорных систем при решении прикладных задач.

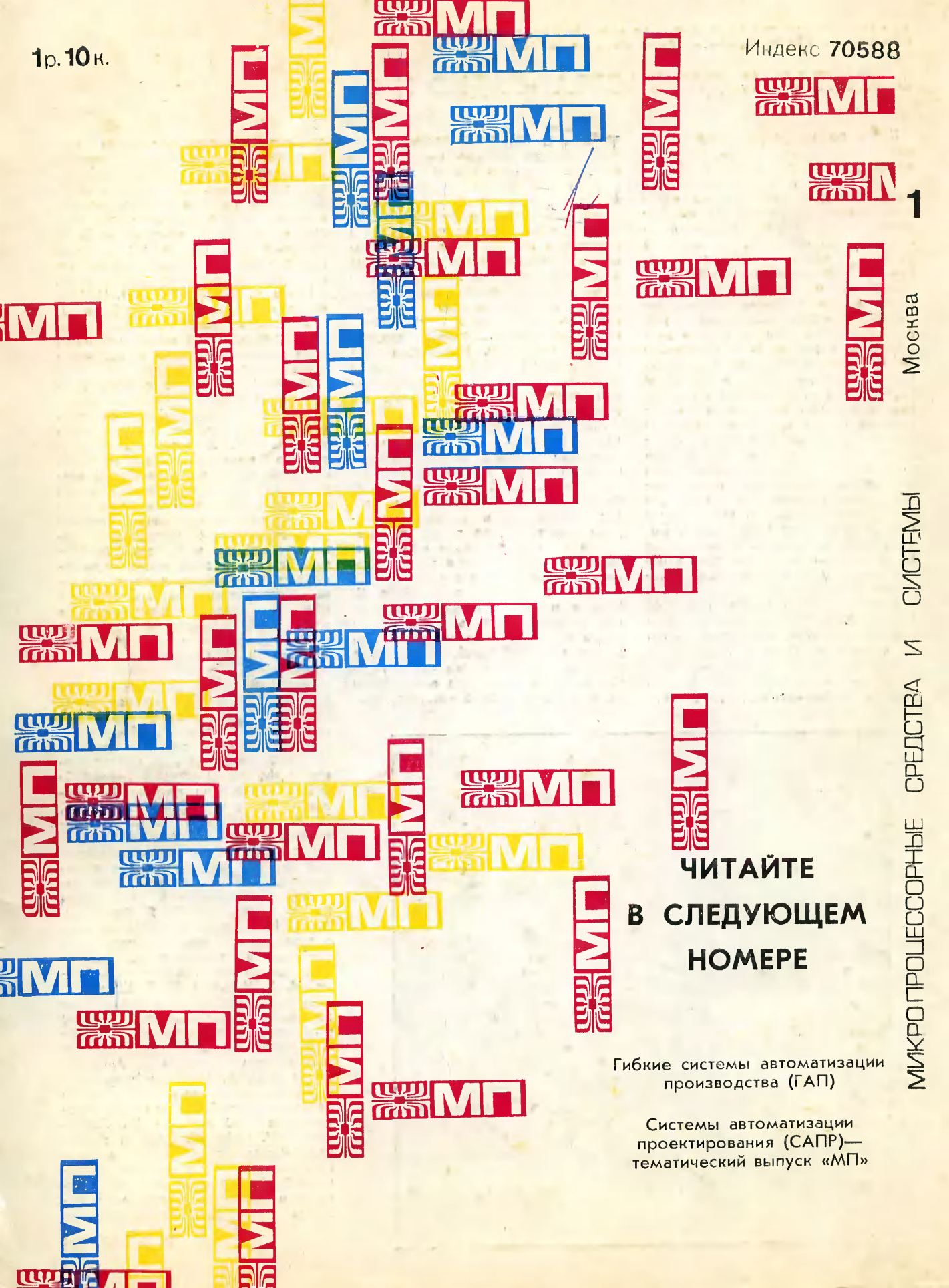
Книга А. В. Шилейко и Т. И. Шилейко «Микропроцессоры» была запланирована как научно-популярная, однако, в ней может найти для себя много полезного и подготовленный читатель.

Вопросы, связанные с микропроцессорной техникой, можно встретить в книгах издательства по различной тематике. Так, в книге ныне покойного Г. Я. Мирского «Электронные измерения» (4-е издание, переработанное и дополненное) значительное место отведено изложению принципов построения и возможностей измерительных приборов, содержащих микропроцессорные устройства и системы. Микропроцессоры в этой книге «присутствуют» практически в каждой главе. Можно также назвать спрочник «Применение микросхем в электронной вычислительной технике» коллектива авторов под редакцией Б. Н. Файзулаева и Б. В. Тарабрина; «Проектирование технических средств электронной вычислительной техники» (авторы Е. Г. Пронин и В. С. Шохат); перевод с английского книги Р. Томаса и Дж. Йейтса «Операционная система UNIX: Руководство для программистов»; выпуск «Массовой радиобиблиотеки» «Основы цифровой техники» (авторы Л. А. Мальцева, Э. М. Фромберг и В. С. Ямпольский) и другие.

Ряд изданий по микропроцессорной технике готовится к выпуску в 1987 г. Это книги для инженерно-технических работников: П. О. Видениекс, Я. Я. Вентиньш, А. А. Кравченко «Проблемно-ориентированные микропроцессорные системы в производстве радиоэлектронной аппаратуры»; Н. П. Байда, И. В. Кузьмин, В. Т. Шпилевой «Микропроцессорные системы элементарного диагностирования РЭА»; учебник для техникумов «Цифровые устройства и микропроцессорные системы» (авторы Б. А. Калабеков и И. А. Мамзелев); перевод с английского языка «Подпрограммы на языке ассемблера для микропроцессоров 8080 и 8085» (Л. Левенталь и У. Сейвилл). Ведется работа над фундаментальным справочником коллектива авторов под редакцией В. А. Шахнова «Микропроцессоры и микропроцессорные комплекты интегральных микросистем».

И. К. КАЛУГИН






1



Москва

  
**ЧИТАЙТЕ  
В СЛЕДУЮЩЕМ  
НОМЕРЕ**

Гибкие системы автоматизации  
производства (ГАП)

Системы автоматизации  
проектирования (САПР)—  
тематический выпуск «МП»

МИКРОПРОЦЕССОРНЫЕ СРЕДСТВА И СИСТЕМЫ